
eKTF5832

8位微控制器

产品规格书

版本0.3

义隆电子股份有限公司

2016.03



商标告知:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2016 义隆电子股份有限公司

所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件(如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



义隆电子股份有限公司

总公司:

地址: 台湾新竹科学园区创
新一路 12 号, 30076
电话: +886 3 563-9977
传真: +886 3 563-9966
webmaster@emc.com.tw
<http://www.emc.com.tw>

香港分公司:

义隆电子(香港)有限公司
九龙观塘巧明街 95 号世达中心 19
楼 A 室
电话: +852 2723-3376
传真: +852 2723-7780

USA:

ELAN Information
Technology Group (U.S.A.)
PO Box 601
Cupertino, CA 95015
U.S.A.
Tel: +1 408 366-8225
Fax: +1 408 366-8225

深圳分公司:

义隆电子(深圳)有限公司
地址: 深圳市南山区高新科技产业园
南区高新南六道迈科龙大厦 8A,
518057
电话: +86 755 2601-0565
传真: +86 755 2601-0500
elan-sz@elanic.com.cn

上海分公司:

义隆电子(上海)有限公司
地址: 上海市浦东新区张江
高科技园区碧波路 5 号科苑
大楼 6 楼, 201203
电话: +86 21 5080-3866
传真: +86 21 5080-0273
elan-sh@elanic.com.cn

目录

1	综述.....	1
2	特征.....	1
3	引脚配置	2
	3.1 封装: QFN 32.....	2
4	引脚配置	4
	4.1eKTF5832 核心引脚	4
5	功能结构图.....	8
6	功能描述	9
	6.1 操作寄存器.....	9
	6.1.1 R0: IAR (间接寻址寄存器).....	9
	6.1.2 R1: BSR (Bank 选择控制寄存器).....	9
	6.1.3 R2: PCL (程序计数器的低位).....	10
	6.1.4 R3: SR (状态寄存器).....	15
	6.1.5 R4: RSR (RAM 选择寄存器).....	16
	6.1.6 Bank 0 R5 ~ R8: (端口 5 ~ 端口 8).....	16
	6.1.7 Bank 0 R9 ~ RA: (保留).....	16
	6.1.8 Bank 0 RB~RD: (IOCR5 ~ IOCR7).....	16
	6.1.9 Bank 0 RE: OMCR (工作模式控制寄存器).....	16
	6.1.10 Bank 0 RF: EIESCR (外部中断边沿选择控制寄存器).....	18
	6.1.11 Bank 0 R10: WUCR1 (唤醒控制寄存器 1).....	18
	6.1.12 Bank 0 R11: WUCR2 (唤醒控制寄存器 2).....	19
	6.1.13 Bank 0 R12: WUCR3 (唤醒控制寄存器 3).....	19
	6.1.14 Bank 0 R13: (保留).....	20
	6.1.15 Bank 0 R14: SFR1 (状态标志寄存器 1).....	20
	6.1.16 Bank 0 R15: (保留).....	20
	6.1.17 Bank 0 R16: SFR3 (状态标志寄存器 3).....	20
	6.1.18 Bank 0 R17: SFR4 (状态标志寄存器 4).....	21
	6.1.19 Bank 0 R18: (保留).....	21
	6.1.20 Bank 0 R19: SFR6 (状态标志寄存器 6).....	21
	6.1.21 Bank 0 R1A: (保留).....	22
	6.1.22 Bank 0 R1B: IMR1 (中断屏蔽寄存器 1).....	22
	6.1.23 Bank 0 R1C: (保留).....	22
	6.1.24 Bank 0 R1D: IMR3 (中断屏蔽寄存器 3).....	22
	6.1.25 Bank 0 R1E: IMR4 (中断屏蔽寄存器 4).....	23
	6.1.26 Bank 0 R1F: (保留).....	24
	6.1.27 Bank 0 R20: IMR6 (中断屏蔽寄存器 6).....	24
	6.1.28 Bank 0 R21: WDTCR (看门狗定时器控制寄存器).....	24

6.1.29 Bank 0 R22: TCCCR (TCC 控制寄存器)	25
6.1.30 Bank 0 R23: TCCD (TCC 数据寄存器)	26
6.1.31 Bank 0 R24 ~ R2F: (保留)	26
6.1.32 Bank 0 R30: I2CCR1 (I2C 状态和控制寄存器 1)	26
6.1.33 Bank 0 R31: I2CCR2 (I2C 状态和控制寄存器 2)	27
6.1.34 Bank 0 R32: I2CSA (I2C 从机地址寄存器)	28
6.1.35 Bank 0 R33: I2CDB (I2C 数据缓冲寄存器)	28
6.1.36 Bank 0 R34: I2CDAL (I2C 设备地址寄存器)	29
6.1.37 Bank 0 R35: I2CDAH(I2C 设备地址寄存器)	29
6.1.38 Bank 0 R36: SPICR(SPI 控制寄存器)	29
6.1.39 Bank 0 R37: SPIS(SPI 状态寄存器)	30
6.1.40 Bank 0 R38: SPIR(SPI 读缓冲寄存器)	31
6.1.41 Bank 0 R39: SPIW(SPI 写缓冲寄存器)	31
6.1.42 Bank 0 R3A ~ R4F:(保留)	31
6.1.43 Bank 1 R5: IOCR8	31
6.1.44 Bank 1 R6 ~ R7: (保留)	31
6.1.45 Bank 1 R8: P5PHCR (端口 5 上拉控制寄存器)	31
6.1.46 Bank 1 R9: P6PHCR (端口 6 上拉控制寄存器)	32
6.1.47 Bank 1 RA: P78PHCR (端口 7~8 上拉控制寄存器)	32
6.1.48 Bank 1 RB: P5PLCR (端口 5 下拉控制寄存器)	33
6.1.49 Bank 1 RC: P6PLCR (端口 6 下拉控制寄存器)	33
6.1.50 Bank 1 RD: P78PLCR (端口 7~8 下拉控制寄存器)	33
6.1.51 Bank 1 RE: P5HDSCR (端口 5 高驱动/高灌控制寄存器)	34
6.1.52 Bank 1 RF: P6HDSCR (端口 6 高驱动/高灌控制寄存器)	34
6.1.53 Bank 1 R10: P78HDSCR (端口 7~8 高驱动/高灌控制寄存器)	34
6.1.54 Bank 1 R11: P5ODCR (端口 5 漏极开路控制寄存器)	35
6.1.55 Bank 1 R12: P6ODCR (端口 6 漏极开路控制寄存器)	35
6.1.56 Bank 1 R13: P78ODCR (端口 7~8 漏极开路控制寄存器)	35
6.1.57 Bank 1 R14 ~ R15: (保留)	35
6.1.58 Bank 1 R16: PWMSCR (PWM 时钟源控制寄存器)	35
6.1.59 Bank 1 R17: PWMACR (PWM1 控制寄存器)	36
6.1.60 Bank 1 R18: PRDAL (PWMA 周期的低字节)	37
6.1.61 Bank 1 R19: PRDAH (PWM1 周期的高字节)	37
6.1.62 Bank 1 R1A: DTAL (PMWA 占空比的低字节)	37
6.1.63 Bank 1 R1B: DTAH (PMWA 占空比的高字节)	37
6.1.64 Bank 1 R1C: TMRAL (定时器 1 的低字节)	37
6.1.65 Bank 1 R1D: TMRAH (定时器 1 的高字节)	37
6.1.66 Bank 1 R1E: PWMBR (PWMB 控制寄存器)	38
6.1.67 Bank 1 R1F: PRDBL (PWMB 周期的低字节)	38
6.1.68 Bank 1 R20: PRDBH (PWMB 周期的高字节)	38
6.1.69 Bank 1 R21: DTBL (PMWB 占空比的低字节)	39
6.1.70 Bank 1 R22: DTBH (PMWB 占空比的高字节)	39

6.1.71 Bank 1 R23: TMRBL (定时器 B 的低字节).....	39
6.1.72 Bank 1 R24: TMRBH (定时器 B 的高字节).....	39
6.1.73 Bank 1 R25: PWMCCR (PWM 控制寄存器).....	39
6.1.74 Bank 1 R26: PRDCL (PWM 周期的低字节).....	40
6.1.75 Bank 1 R27: PRDCH (PWM 周期的高字节).....	40
6.1.76 Bank 1 R28: DTCL (PWM 占空比的低字节).....	40
6.1.77 Bank 1 R29: DTCH (PWM 占空比的高字节).....	40
6.1.78 Bank 1 R2A: TMRCL (定时器 C 的低字节).....	41
6.1.79 Bank 1 R2B: TMRCH (定时器 C 的高字节).....	41
6.1.80 Bank 1 R2C ~ R44: (保留).....	41
6.1.81 Bank 1 R45: TBPTL (表格指针低位寄存器).....	41
6.1.82 Bank 1 R46: TBPTH (表格指针高位寄存器).....	41
6.1.83 Bank 1 R47: STKMON (堆栈指针).....	42
6.1.84 Bank 1 R48: PCH (程序计数器的高位).....	42
6.1.85 Bank 1 R49: LVDCR (低电压侦测器控制寄存器).....	42
6.1.86 Bank 1 R4A~ R4F: (保留).....	43
6.1.87 Bank 2 R5 ~ R46: (保留).....	43
6.1.88 Bank 2 R47: DACR (DAC 控制寄存器).....	43
6.1.89 Bank 2 R48: DACD (数模转换器数据缓冲).....	43
6.1.90 Bank 2 R49 ~ R4F: (保留).....	43
6.1.91 R50~R7F, Banks 0~3 R80~RFF.....	43
6.2TCC/WDT 和分频比.....	44
6.3I/O 端口.....	45
6.3.1 端口 5~8 输入状态改变唤醒/中断功能的使用.....	47
6.4 复位与唤醒.....	48
6.4.1 唤醒和中断工作模式的综述.....	49
6.4.2 状态寄存器的 RST, T, 和 P 的状态.....	51
6.4.3 复位后寄存器初始值综述.....	52
6.5 中断.....	63
6.6 双 PWM (脉宽调制).....	65
6.6.1 概述.....	65
6.6.2 控制寄存器.....	66
6.6.3 加定时器计数器 (TMRX: TMRxH/TMRxL).....	67
6.6.4 PWM 时间周期 (PRDX: PRDxL/H).....	67
6.6.5 PWM 占空比(DTX: DTxH/DT1L).....	67
6.6.6 PWM 编程过程/步骤.....	68
6.7 SPI (串行外围接口).....	69
6.7.1 概述 & 特性.....	69
6.7.2 SPI 功能描述.....	71
6.7.3 SPI 信号 & 引脚描述.....	72
6.7.4 SPI 模式时序.....	74
6.8 I2C 功能.....	75

6.8.1	7 位从机地址.....	77
6.8.2	10 位从机地址.....	78
6.8.3	主模式.....	80
6.8.4	从机模式 I2C 发送.....	80
6.9	振荡器.....	81
6.9.1	振荡模式.....	81
6.9.2	内部 RC 振荡模式.....	81
6.10	上电探讨.....	82
6.11	外部上电复位电路.....	82
6.12	残留电压保护.....	82
6.13	代码选项.....	84
6.13.1	代码选项寄存器(Word 0).....	84
6.13.2	代码选项寄存器(Word 1).....	85
6.13.3	代码选项寄存器(Word 2).....	86
6.13.4	代码选项寄存器(Word 3).....	87
6.14	指令集.....	88
7	绝对最大值.....	92
8	DC 电气特性.....	92
9	AC 电气特性.....	94

附录

A	封装类型.....	95
B	封装信息.....	96
	B.1 eKTF5832QN32.....	96
	B.2 eKTF5832QN24.....	97
C	编码与封装信息.....	98

修订本规格书历史

版本	修订描述	日期
0.1	初版	2015/01/13
0.2	修正格式及修正错误内容	2015/03/24
0.3	修正错误内容	2016/03/24



1 综述

eKTF5832 是采用低功耗高速 CMOS 工艺设计开发的 8 位微控制器。集成有：12K*16 位可编程 ROM，单线或双线触摸传感器。电容式触摸板传感器是用塑料或玻璃衬底作为盖板。

系统控制器根据手指位置和人体连接状态将指尖位置的数据转换为按键按下。eKTF5832 OCD 可以用来开发此款微控制器和许多其它款义隆的闪存 IC 的用户程序。

2 特征

- CPU 配置
 - 12K×16位片内ROM
 - (48+1024)字节的通用目的寄存器
 - 16级堆栈用于子程序嵌套
 - 休眠模式的耗电流典型值为1uA
 - 3级可编程低电压复位电压(LVR): 3.5V, 2.8V, 2.4V
 - 一组4级可编程低电压检测(LVD): 4V, 3.2V, 2.8V, 2.5V
 - 4种CPU工作模式(正常, 低速, 空闲, 休眠)
- I/O 端口 配置
 - VOH&VIH/VIL依靠独立的IO_VDD
 - 4组双向 I/O 端口: P5 ~ P8
 - 4组可编程引脚状态改变唤醒端口: P5~P8
 - 4组可编程下拉I/O 端口: P5~P8
 - 4组可编程上拉I/O 端口: P5~P8
 - 4组可编程漏极开路I/O端口: P5~P8
 - 4组可编程高灌/高驱动I/O 端口: P5~P8
- 工作电压范围:
 - IC LDO2.8V~5.5V 在-40~85°C (工业级)
- 工作频率范围(基于两个时钟):
 - 主振荡器:
 - IRC 模式:
 - 副振荡器:
 - IRC 模式: 16k/32k
- 外围配置
 - 8位实时时钟/计数器(TCC), 可选择信号源、触发边沿、溢出中断
 - 定时器A、B、C共享16位分辨率的三个脉冲宽度调制(PWMA, PWMB, PWMC)
 - 提供24个传感器引脚
 - 1通道256阶数/模转换器
 - 串行发送/接收接口 (SPI): 3线同步传输
 - 带有7/10位地址和8位数据发送/接收模式的 I²C 功能
 - 省电模式(休眠模式)
 - 带扫描的空闲模式
- 15 个可用中断: (2个外部, 13个内部)
 - 外部中断: INT0, INT1
 - TCC 溢出中断
 - 输入端口状态改变中断(从休眠模式唤醒)
 - PWMA, PWMB, PWMC周期匹配完成
 - I²C发送/接收/停止中断
 - SPI 中断
 - LVD中断
 - 系统保持中断
- 指令为单指令周期
- 封装类型:
 - 32 QFN(5x5x0.8mm) : eKTF5832QN32
 - 24 QFN(4x4x0.8mm) : eKTF5832QN24

注: 绿色产品不含有害物质。

内部 RC 频率	漂移率			
	温度 (-40°C~+85°C)	电压 (2.8V~5.5V)	制程	总计
1 MHz	±2%	±1%	±1%	±4%
4 MHz	±2%	±1%	±1%	±4%
6 MHz	±2%	±1%	±1%	±4%
8 MHz	±2%	±1%	±1%	±4%
12 MHz	±2%	±1%	±1%	±4%
16 MHz	±2%	±1%	±1%	±4%

3 引脚配置

3.1 封装: QFN 32

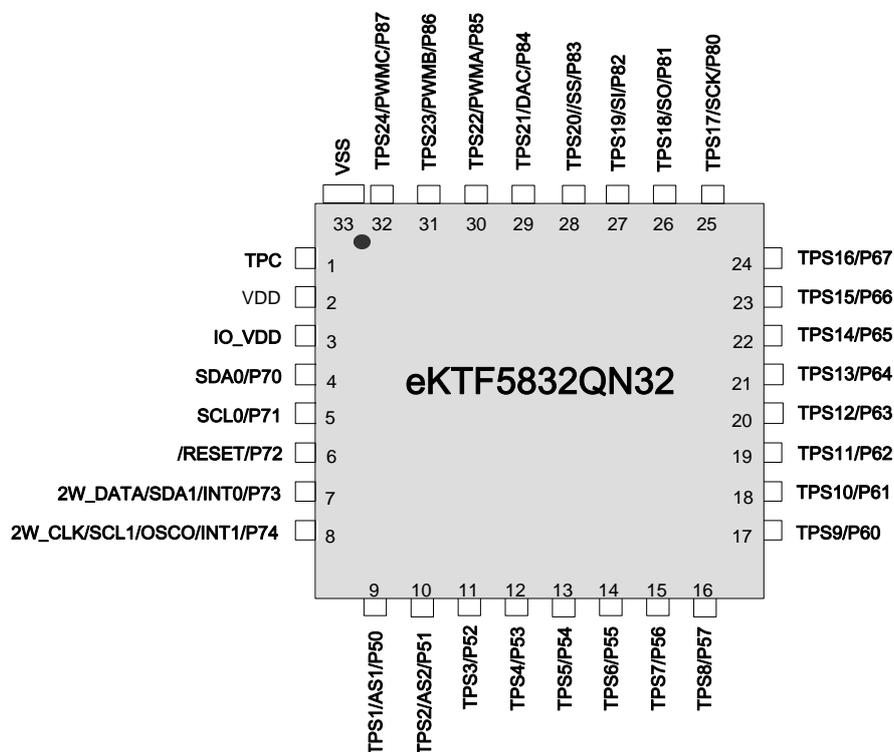


图 3-1 QFN-32 引脚配置

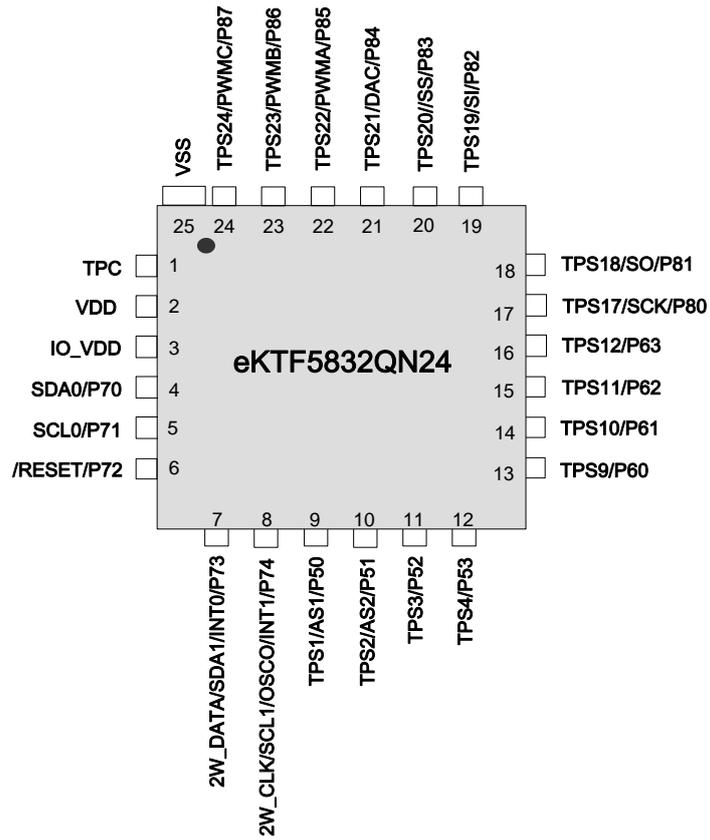


图 3-2 QFN-24 引脚配置

4 引脚配置

4.1 eKTF5832核心引脚

名称	功能	输入类型	输出类型	描述
VDD	VDD	Power	-	核心电源
AVDD	TK VDD	Power	-	TK 电源
IO_VDD	I/O VDD	Power	-	I/O 电源(IOH, VIH, VIL)
VSS	VSS	Power	-	地
TPC	TPC	AN	-	触控器外部电容器引脚
P50/TPS1/AS1	P50	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS1	AN	-	TPS1 为触控键感应器引脚
	AS1	AN	-	主动屏蔽引脚
P51/TPS2/AS2	P51	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS2	AN	-	TPS2 为触控键感应器引脚
	AS2	AN	-	主动屏蔽引脚
P52/TPS3	P52	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS3	AN	-	TPS3 为触控键感应器引脚
P53/TPS4	P53	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS4	AN	-	TPS4 为触控键感应器引脚
P54/TPS5	P54	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS5	AN	-	TPS5 为触控键感应器引脚
P55/TPS6	P55	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS6	AN	-	TPS6 为触控键感应器引脚
P56/TPS7	P56	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS7	AN	-	TPS7 为触控键感应器引脚

名称	功能	输入类型	输出类型	描述
P57/TPS8	P57	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS8	AN	-	TPS8 为触控键感应器引脚
P60/TPS9	P60	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS9	AN	-	TPS9 为触控键感应器引脚
P61/TPS10	P61	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS10	AN	-	TPS10 为触控键感应器引脚
P62/TPS11	P62	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS11	AN	-	TPS11 为触控键感应器引脚
P63/TPS12	P63	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS12	AN	-	TPS12 为触控键感应器引脚
P64/TPS13	P64	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS13	AN	-	TPS13 为触控键感应器引脚
P65/TPS14	P65	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS14	AN	-	TPS14 为触控键感应器引脚
P66/TPS15	P66	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS15	AN	-	TPS15 为触控键感应器引脚
P67/TPS16	P67	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS16	AN	-	TPS16 为触控键感应器引脚
P70/SDA0	P70	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	SDA0	ST	CMOS	I ² C 串行数据线。它为漏极开路

名称	功能	输入类型	输出类型	描述
P71/SCL0	P71	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	SCL0	ST	CMOS	I ² C 串行时钟线。它为漏极开路
P72//RESET	P72	-	-	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路功能
	/RESET	ST	-	内部上拉复位引脚
P73/SDA1/INT0 /2W_DATA	P73	-	-	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路功能
	SDA1	ST	CMOS	I ² C 串行数据线。它为漏极开路
	INT0	ST	-	外部中断引脚
	2W_DATA	ST	CMOS	OCD 数据线
P74/SCL1OSCO/ NT1 /2W_CLK	P74	-	-	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路功能
	SCL1	ST	CMOS	I ² C 串行时钟线。它为漏极开路
	OSCO	-	CMOS	内部 RC 振荡器的时钟输出
	INT1	ST	-	外部中断引脚
	2W_CLK	ST	CMOS	OCD 时钟线
P80/TPS17/SCK	P80	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS17	AN	-	TPS17 为触控键感应器引脚
	SCK	ST	CMOS	SPI 串行时钟输入/输出
P81/TPS18/SO	P81	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS18	AN	-	TPS18 为触控键感应器引脚
	SO	-	CMOS	SPI 串行数据输出
P82/TPS19/SI	P82	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS19	AN	-	TPS19 为触控键感应器引脚
	SI	ST	-	SPI 串行数据输入
P83/TPS20//SS	P83	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS20	AN	-	TPS20 为触控键感应器引脚
	/SS	ST	-	SPI 从机模式使能

名称	功能	输入类型	输出类型	描述
P84/TPS21/DAC	P84	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS21	AN	-	TPS21 为触控键感应器引脚
	DAC	AN	-	数模转换器引脚
P85/TPS22/PWMA	P85	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS22	AN	-	TPS22 为触控键感应器引脚
	PWMA	-	CMOS	PWMA 输出
P86/TPS23/PWMB	P86	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS23	AN	-	TPS23 为触控键感应器引脚
	PWMB	-	CMOS	PWMB 输出
P87/TPS24/PWMC	P87	ST	CMOS	双向 I/O 引脚, 有可编程下拉, 上拉, 漏极开路, 引脚改变唤醒功能
	TPS24	AN	-	TPS24 为触控键感应器引脚
	PWMC	-	CMOS	PWMC 输出

注意: OCD: 片内调试系统

5 功能结构图

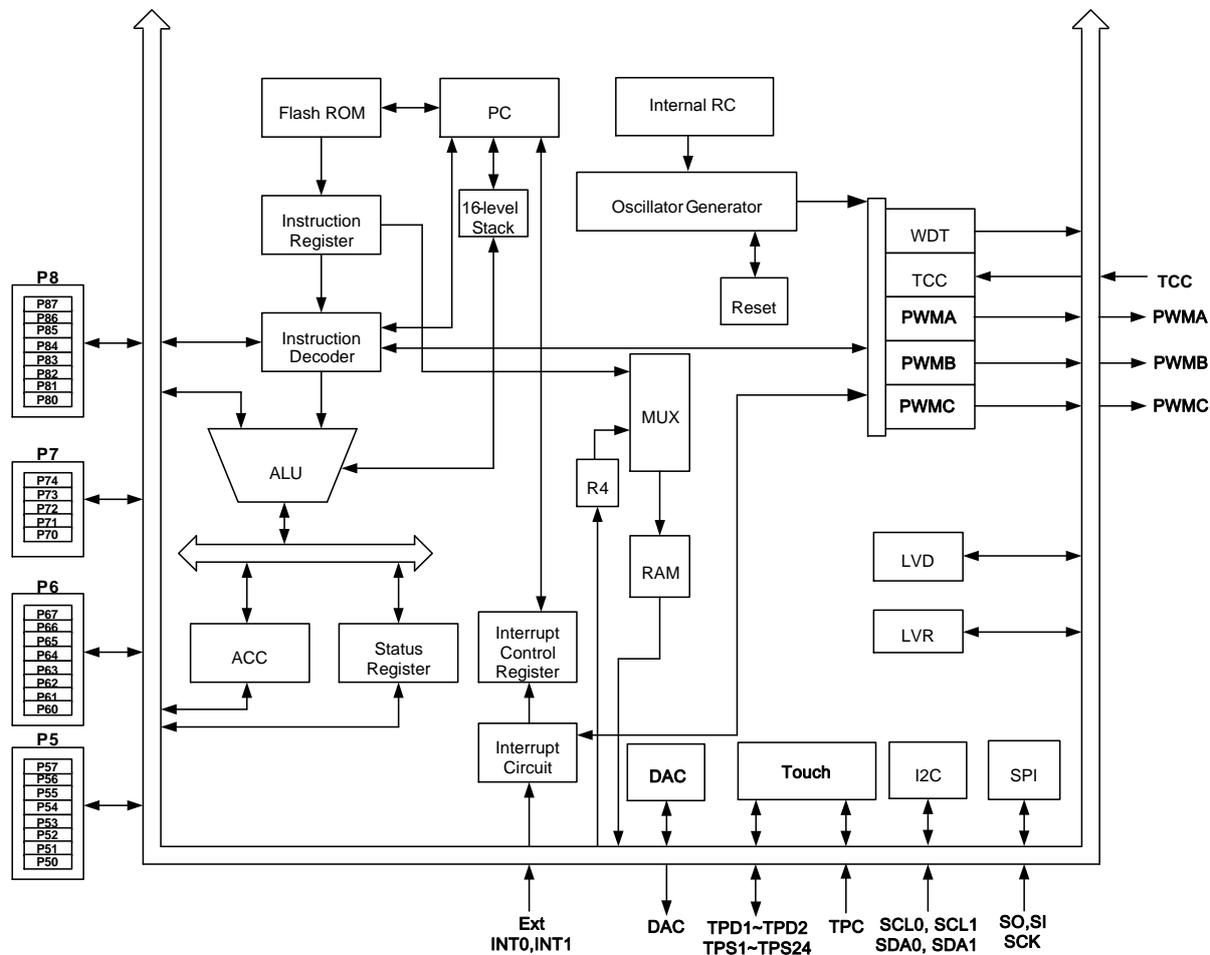


图5-1 eKTF5832 功能结构图

6 功能描述

6.1 操作寄存器

6.1.1 R0: IAR (间接寻址寄存器)

R0 不是一个在物理寄存器空间存在的寄存器。它被用于间接寻址指针，任何使用R0作为存取数据指针的指令实际存取的是RAM选择寄存器(R4)所指向的数据。

6.1.2 R1: BSR (Bank选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	SBS1	SBS0	-	GBS2	GBS1	GBS0
-	-	R/W	R/W	0	R/W	R/W	R/W

Bits 7~6: 未使用，一直为“0”。

Bits 5~4 (SBS1~SBS0): 特殊寄存器 bank 选择位。用于选择特殊寄存器 R5~R4F 的 Bank 0/1/2。

SBS1	SBS0	特殊寄存器 Bank
0	0	0
0	1	1
1	0	2
1	1	X

Bit 3: 未使用，一直为“0”。

Bits 2~0 (GBS2~GBS0): 通用寄存器 bank 选择位。用于选择 R80~RFF 的 Bank 0~7。

GBS2	GBS1	GBS0	RAM Bank
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

6.1.3 R2: PCL (程序计数器的低位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W							

Bits 7~0 (PC7~PC0): 程序计数器的低字节。

- 基于器件类型，R2 和硬件堆栈为 16 位宽。其结构图描述如图 6-1。
- 产生 12K×16 位片内 Flash ROM 地址定位相关指令代码。一个程序页是 4096 字长。
- R2 在复位条件下全清 "0"。
- "JMP"指令直接加载程序计数器的低 12 位。因此，"JMP"允许 PC 跳转到一个程序页内的任意位址。
- "CALL" 指令加载PC的低12位，然后将当前PC的值加1推入堆栈。因此，子程序的入口地址可位于一个程序页的任意位址。
- "LJMP" 指令允许直接加载 PC 的低 14 位。因此，"LJMP"允许 PC 跳转到 12K (2^{14}) 空间地址的任意位址。
- "LCALL" 指令加载 PC 的低 14 位，然后将 PC+1 推入堆栈。因此，子程序的入口地址可以为 12K (2^{14})空间地址的任意位址。
- "RET" ("RETL k", "RETI") 指令将栈顶值加载到程序计数器中。
- "ADD R2, A" 允许一个相对地址值与当前 PC 相加，PC 的第 9 位和以上位逐次增加。
- "MOV R2, A"可从"A"寄存器加载一个地址值到PC的低8位，PC的第9和第10位保持不变。
- 除了像"ADD R2,A" 这样向 R2 写入值的指令外，其它任何指令(例如，"MOV R2, A", "BC R2, 6","INC R2", 等.)的执行都不会使 PC 的第九位和以上(PC8~PC12) 改变。
- 除了"LCALL", "CALL", "LJMP", 和 "JMP"指令外，所有指令都是单指令周期 ($F_{sys}/2$) 指令。"LCALL" 和 "LJMP" 指令需要两个指令周期。

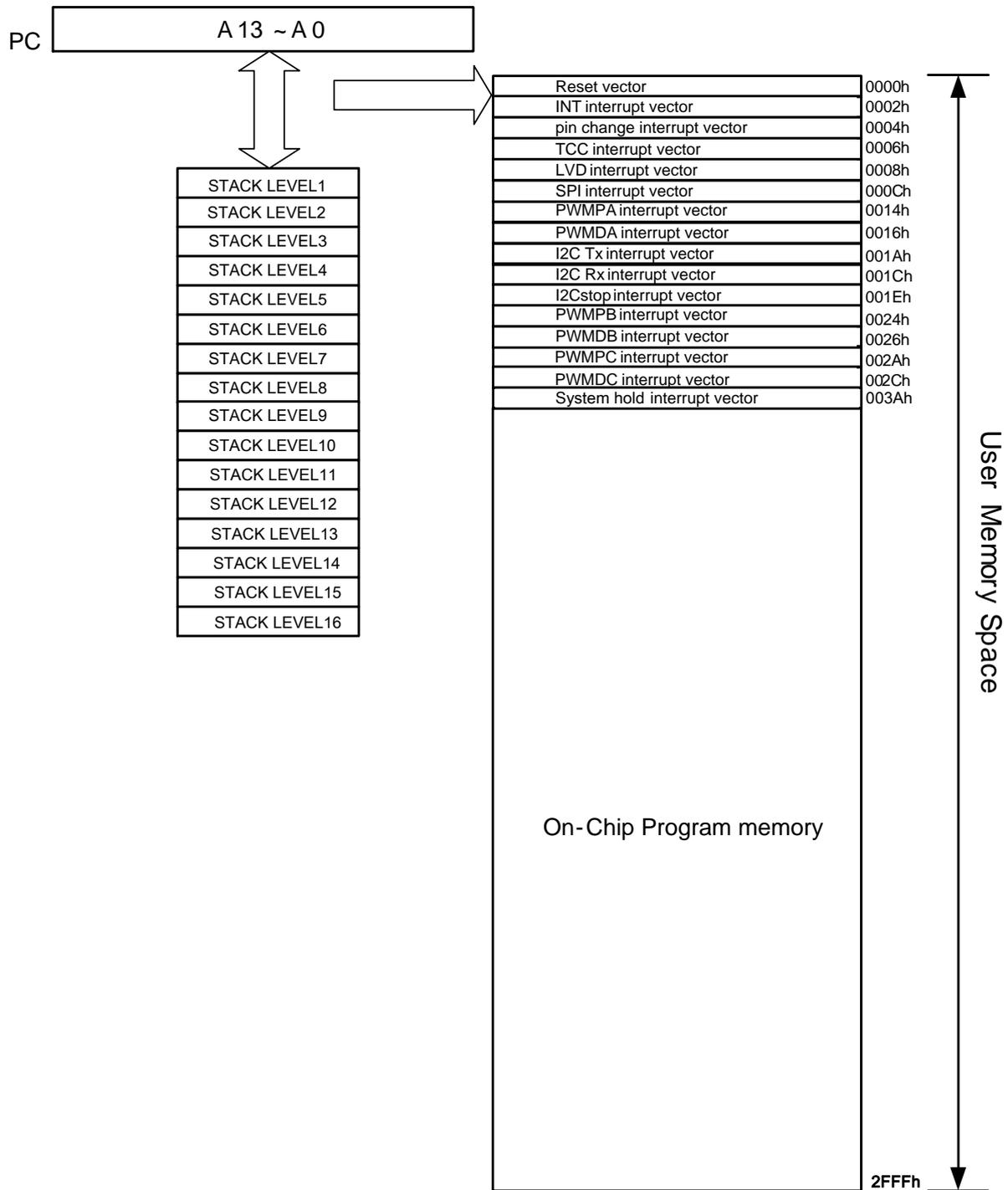


图 6-1 eKTF5832 程序计数器结构

■ 数据存储配置

地址	Bank 0	Bank 1
0X00	IAR (间接寻址寄存器)	
0X01	BSR (Bank 选择控制寄存器)	
0X02	PCL (程序计数器低位)	
0X03	SR (状态寄存器)	
0X04	RSR (RAM 选择寄存器)	
0X05	端口 5	IOCR8
0X06	端口 6	未使用
0X07	端口 7	未使用
0X08	端口 8	P5PHCR
0X09	未使用	P6PHCR
0X0A	未使用	P78PHCR
0x0B	IOCR5	P5PLCR
0X0C	IOCR6	P6PLCR
0X0D	IOCR7	P78PLCR
0X0E	OMCR (工作模式控制寄存器)	P5HDSCR
0X0F	EIESCR (外部中断边沿选择控制寄存器)	P6HDSCR
0X10	WUCR1	P78HDSCR
0X11	WUCR2	P5ODCR
0X12	WUCR3	P6ODCR
0X13	未使用	P78ODCR
0X14	SFR1 (状态标志寄存器 1)	未使用
0X15	未使用	未使用
0X16	SFR3 (状态标志寄存器 3)	PWMSCR
0X17	SFR4 (状态标志寄存器 4)	PWMACR
0X18	未使用	PRDAL
0X19	SFR6 (状态标志寄存器 6)	PRDAH
0X1A	未使用	DTAL
0X1B	IMR1 (中断屏蔽寄存器 1)	DTAH
0X1C	未使用	TMRAL
0X1D	IMR3 (中断屏蔽寄存器 3)	TMRAH
0X1E	IMR4 (中断屏蔽寄存器 4)	PWMBSCR
0X1F	未使用	PRDBL
0X20	IMR6 (中断屏蔽寄存器 6)	PRDBH
0X21	WDTCR	DTBL

地址	Bank 0	Bank 1
0X22	TCCCR	DTBH
0X23	TCCD	TMRBL
0X24	未使用	TMRBH
0X25	未使用	PWMCCR
0X26	未使用	PRDCL
0X27	未使用	PRDCH
0X28	未使用	DTCL
0X29	未使用	DTCH
0X2A	未使用	TMRCL
0x2B	未使用	TMRCH
0X2C	未使用	未使用
0X2D	未使用	未使用
0X2E	未使用	未使用
0X2F	未使用	未使用
0X30	I2CCR1	未使用
0X31	I2CCR2	未使用
0X32	I2CSA	未使用
0X33	I2CDB	未使用
0X34	I2CDAL	未使用
0X35	I2CDAH	未使用
0X36	SPICR	未使用
0X37	SPIS	未使用
0X38	SPIR	未使用
0X39	SPIW	未使用
0X3A	未使用	未使用
0x3B	未使用	未使用
0X3C	未使用	未使用
0X3D	未使用	未使用
0X3E	未使用	未使用
0X3F	未使用	未使用
0X40	未使用	未使用
0X41	未使用	未使用
0X42	未使用	未使用
0X43	未使用	未使用
0X44	未使用	未使用
0X45	未使用	TBPTL
0X46	未使用	TBPTH

0X47	未使用		STKMON					
0X48	未使用		PCH					
0X49	未使用		LVDCR					
0X4A	未使用		未使用					
0x4B	未使用		未使用					
0X4C	未使用		未使用					
0X4D	未使用		未使用					
0X4E	未使用		未使用					
0X4F	未使用		未使用					
0X50	通用寄存器							
0X51								
:								
:								
0X7F								
0X80	Bank 0	Bank 1	Bank 2	Bank 3	Bank 4	Bank 5	Bank 6	Bank 7
0X81								
:								
:								
:								
0XFE								
0XFF								

6.1.4 R3: SR (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT	N	OV	T	P	Z	DC	C
F	R/W						

Bit 7 (INT): 中断使能标志位

0: 由 DISI 或硬件中断屏蔽中断

1: 由 ENI/RETI 指令使能中断

Bit 6 (N): 负标志位

负标志位存储输出结果的最高有效位的状态

0: 操作结果不为负

1: 操作结果为负

Bit 5 (OV): 溢出标志位

当补数溢出发生作为操作的结果，OV 置位。

0: 无溢出发生

1: 溢出发生

Bit 4 (T): 时间溢出位

执行 "SLEP" 和 "WDTC" 指令或上电时置为 "1"，WDT 溢出时复位为 "0"。

Bit 3 (P): 掉电位

上电或执行 "WDTC" 指令时置 "1"。

执行 "SLEP" 指令时复位为 "0"。

Bit 2 (Z): 零标志位

如果算术或逻辑运算的结果为零置位为 "1"。

Bit 1 (DC): 辅助进位标志位

Bit 0 (C): 进位或借位标志位

C: 在算术运算时，当进位发生，C 置位，当借位发生，C 则清零。进位标志置位或清零，取决于执行的操作。

对于 ADD, ADC, INC, INCA 指令

0: 无进位发生

1: 进位发生

对于 SUB, SUBB, DEC, DECA, NEG 指令

0: 借位发生

1: 无借位发生

对于 RLC, RRC, RLCA, RRCA 指令

进位标志作为最低有效位元(LSB)和最高有效位元(MSB)之间的一个连接。

6.1.5 R4: RSR (RAM选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
R/W							

Bit 7~0 (RSR7~RSR0): 这些位用来在间接地址模式选择寄存器(地址 00 ~ FF)。更多的细节, 请参考 6.1.1 节, *R0:IAR (间接寻址寄存器)*。

6.1.6 Bank 0 R5 ~ R8: (端口 5 ~ 端口 8)

R5, R6, R7, 和 R8 是 I/O 数据寄存器。

6.1.7 Bank 0 R9 ~ RA: (保留)

6.1.8 Bank 0 RB~RD: (IOCR5 ~ IOCR7)

这些寄存器用来控制 I/O 口的方向。都可以读和写。

0: 设置相应 I/O 引脚为输出

1: 设置相应 I/O 引脚为高阻态

6.1.9 Bank 0 RE: OMCR (工作模式控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CPUS	IDLE	-	-	-	RCM2	RCM1	RCM0
R/W	R/W	-	-	-	R/W	R/W	R/W

Bit 7 (CPUS): CPU 振荡源选择位

0: Fs: 副振荡器

1: Fm: 主振荡器(默认)

当 CPUS = 0, CPU 振荡源选择副振荡器, 同时主振荡器停振。

Bit 6 (IDLE): 空闲模式使能位. 这个位决定了 SLEP 指令之后进入何种模式(见下图)

0: “IDLE = 0” + SLEP 指令 → 休眠模式

1: “IDLE = 1” + SLEP 指令 → 空闲模式(默认)

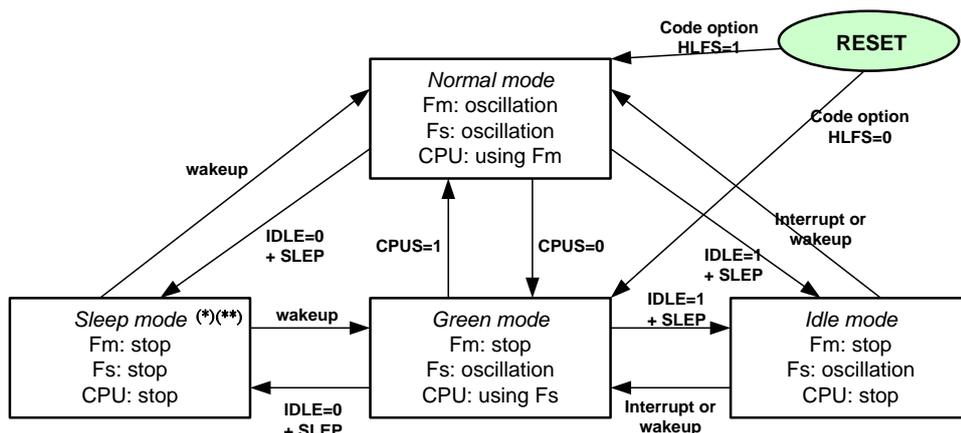


图 6-2 CPU工作模式

注意

(*)

如果看门狗功能在进入休眠模式前使能，一些电路像计时器(它的时钟源为Fs)必须停止计数。

如果看门狗功能在进入休眠模式前使能，一些电路像计时器(它的时钟源为外部引脚)可继续计数，当相关的中断使能，它的中断标志位在匹配条件下有效。但CPU不能通过此事件唤醒。

(**)

转换操作休眠模式→正常模式, 低速模式→正常模式:

如果定时器的时钟源为Fm，计时器/计数器必须在休眠或低速模式下停止计数。直到时钟源稳定在正常模式，定时器可以继续计数。时钟源稳定意味着CPU在正常模式下开始工作。

转换操作休眠模式→低速模式:

如果定时器的时钟源为Fs，定时器必须在休眠模式停止计数。直到时钟源稳定在低速模式下定时器可以继续计数。时钟源稳定意味着CPU开始在低速模式下工作。

转换操作休眠模式→正常模式:

如果定时器的时钟源为Fs，定时器必须在休眠模式停止计数。直到时钟源稳定在正常模式下定时器可以继续计数。时钟源稳定意味着CPU开始在正常模式下工作。

CPU 模式转换	IRC 频率	CPU 开始工作前的等待时间
休眠 → 正常	12M, 16M	WSTO + 32 个时钟(主频)
空闲 → 正常		
低速 → 正常	1M, 4M, 6M, 8M	WSTO + 8/32 个时钟(主频)
休眠 → 低速	32kHz	WSTO + 8 个时钟(副频)
空闲 → 低速		

WSTO: 开始振荡的等待时间 (Waiting time of Start-to-Oscillation)

Bits 5~3: 未使用，一直为“0”。

Bits 2~0 (RCM2~RCM0): 内部 RC 模式选择位

*默认值相关代码选项字 1 RCM2~RCM0

*RCM2	*RCM1	*RCM0	频率 (MHz)
0	0	0	4
0	0	1	1
0	1	0	6
0	1	1	8
1	0	0	12
1	0	1	16

6.1.10 Bank 0 RF: EIESCR (外部中断边沿选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	EIES1	EIES0	-	-
-	-	-	-	R/W	R/W	-	-

Bits 7~4: 未使用，一直为“0”。

Bit 3~2 (EIES1~0): 外部中断边沿选择位

0: 下降沿中断

1: 上升沿中断

Bits 1~0: 未使用，一直为“0”。

6.1.11 Bank 0 R10: WUCR1 (唤醒控制寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		LVDWK		INTWK1	INTWK0		
		R/W		R/W	R/W		

Bits 7~6, 4: 未使用，一直为“0”。

Bit 5 (LVDWK): 低电压侦测唤醒使能位

0: 禁止低电压侦测唤醒

1: 使能低电压侦测唤醒

Bits 3~2 (INTWK1~0): 外部中断 (INT 引脚) 唤醒功能使能位

0: 禁止外部中断唤醒

1: 使能外部中断唤醒

当外部中断状态改变用于进入中断向量或将 IC 从休眠模式/空闲模式唤醒，INTWK 位必须设置为“使能”。

Bits 1~0: 未使用，一直为“0”。

6.1.12 Bank 0 R11: WUCR2 (唤醒控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	SPIWK	I2CWK	-	-
-	-	-	-	R/W	R/W	-	-

Bits 7~4: 未使用，一直为“0”。

Bit 3 (SPIWK): SPI 唤醒使能位。适用于 SPI 工作在从机模式。

0: 禁止 SPI 唤醒

1: 使能 SPI 唤醒

Bit 2 (I2CWK): I²C 唤醒使能位。适用于 I²C 工作在从机模式。

0: 禁止 I²C 唤醒

1: 使能 I²C 唤醒

注意

当 I²C 在从机模式时，它不能在低速模式下与 MCU 通信。当 MCU 在低速模式时，SCL 保持并持续为低电平。当 MCU 转换为正常模式时 SCL 释放。

Bits 1~0: 未使用，一直为“0”。

6.1.13 Bank 0 R12: WUCR3 (唤醒控制寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICWKP8	ICWKP7	ICWKP6	ICWKP5	-	-	-	-
R/W	R/W	R/W	R/W	-	-	-	-

Bits 7~4 (ICWKP8~ICWKP5): 端口 8/7/6/5 引脚状态改变唤醒使能位

0: 禁止唤醒功能

1: 使能唤醒功能

Bits 3~0: 未使用，一直为“0”。

唤醒信号	条件信号	休眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
引脚状态改变中断	ICWKP _x = 0, P _x ICIE = 0	唤醒无效				中断无效			
	ICWKP _x = 0, P _x ICIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ICWKP _x = 1, P _x ICIE = 0	唤醒 + 下一条指令				中断无效			
	ICWKP _x = 1, P _x ICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

注意

当MCU从休眠模式或空闲模式唤醒，则ICSF 必须为 1。如果 ICSF为 0，则意味着引脚状态未改变或引脚改变ICIE是禁止的。所以MCU不能唤醒。

6.1.14 Bank 0 R13: (保留)

6.1.15 Bank 0 R14: SFR1 (状态标志寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		LVDSF		EXSF1	EXSF0		TCSF
		F		F	F		F

当中断条件触发时，相应的状态标志位置为“1”。

Bits 7~6, 4, 1: 未使用，一直为“0”。

Bit 5 (LVDSF): 低电压侦测状态标识

LVDEN	LVDS1, LVDS0	LVD 电压中断电平	LVDSF
1	11	4.0V	1*
1	10	3.2V	1*
1	01	2.8V	1*
1	00	2.5V	1*
0	XX	NA	0

*如果 Vdd 电压穿越 LVD 电压中断电平，则 LVDSF =1。

Bits 3~2 (EXSF1~0):外部中断状态标志

Bit 0 (TCSF): TCC 溢出中断标志。当 TCC 溢出时置位，由软件清零。

注意

如果功能使能，则相应的状态标志将激活无论中断屏蔽是否使能

6.1.16 Bank 0 R15: (保留)

6.1.17 Bank 0 R16: SFR3 (状态标志寄存器 3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	PWMCPSF	PWMCDSF	PWMBPSF	PWMBDSF	PWMAPSF	PWMADSF
-	-	F	F	F	F	F	F

Bits 7~6: 未使用，一直为“0”。

Bit 5 (PWMCPSF): PWMC 周期匹配状态标志位 (脉宽调制)。当选择的周期满足时置位。由软件清零。

Bit 4 (PWMCDSF): PWMC 占空比匹配状态标志位(脉宽调制)。当选择的占空比满足时置位。由软件清零。

Bit 3 (PWMBPSF): PWMB 周期匹配状态标志位 (脉宽调制)。当选择的周期满足时置位。由软件清零。

Bit 2 (PWMBDSF): PWMB 占空比匹配状态标志位(脉宽调制)。当选择的占空比满足时置位。由软件清零。

Bit 1 (PWMA PSF): PWMA 周期匹配状态标志位 (脉宽调制)。当选择的周期满足时置位。由软件清零。

Bit 0 (PWMA DSF): PWMA 占空比匹配状态标志位(脉宽调制)。当选择的占空比满足时置位。由软件清零。

注意

如果功能使能, 则相应的状态标志将激活无论中断屏蔽是否使能。

6.1.18 Bank 0 R17: SFR4 (状态标志寄存器4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICSF	P7ICSF	P6ICSF	P5ICSF	SPISF	I2CSTPSF	I2CRSF	I2CTSF
F	F	F	F	F	F	F	F

Bit 7~4 (P8ICSF~P5ICSF): 端口 5~8 输入状态改变标志位。当端口 5~8 输入状态改变时置位。由软件清零。

Bit 3 (SPISF): SPI 模式状态标志位。标志位由软件清零。

Bit 2 (I2CSTPSF): I²C 停止状态标志位。当 I²C 停止信号出现时置位。

Bit 1 (I2CRSF): I²C 接收状态标志位。当 I²C 接收 1 字节数据时置位并应答 ACK 信号。由固件或禁止 I²C 清零。

Bit 0 (I2CTSF): I²C 发送状态标志位。当 I²C 发送 1 字节数据和接收握手信号(ACK 或 NACK)时置位。由固件或禁止 I²C 清零。

注意

如果功能使能, 则相应的状态标志将激活无论中断屏蔽是否使能。

6.1.19 Bank 0 R18: (保留)

6.1.20 Bank 0 R19: SFR6 (状态标志寄存器6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHSF							
F							

Bit 7 (SHSF): 系统保持状态标识位。当系统保持发生时置位, 通过软件复位。

Bits 6~0: 未使用, 一直为“0”。

6.1.21 Bank 0 R1A: (保留)

6.1.22 Bank 0 R1B: IMR1 (中断屏蔽寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDIE	-	EXIE1	EXIE0	-	TCIE
-	-	R/W	-	R/W	R/W	-	R/W

Bits 7~6, 4, 1: 未使用，一直为“0”。

Bit 5 (LVDIE): LVDSF 中断使能位

0: 禁止 LVDSF 中断

1: 使能 LVDSF 中断

Bit 3 (EXIE1): EXSF1 中断使能及 /INT1 功能使能为。

0: P74/INT1/SCL1/OSCO 为 P74/SCL1/OSCO 引脚，EXSF1 总是等于 0。

1: 使能 EXSF1 中断， P74/INT1/SCL1/OSCO 为/INT1 引脚。

Bit 2 (EXIE0): EXSF0 中断使能和 /INT0 功能使能位

0: P73/INT0/SDA1 作为 P73/SDA1 引脚。EXSF0 一直为 0。

1: 使能 EXSF0 中断且 P73/INT0/SDA1 作为 /INT0 引脚

Bit 0 (TCIE): TCSF 中断使能位

0: 禁止 TCSF 中断

1: 使能 TCSF 中断

注意

如果中断屏蔽和指令“ENI”使能，当相应状态标志置位时则程序计数器将跳到相应的中断向量。

6.1.23 Bank 0 R1C: (保留)

6.1.24 Bank 0 R1D: IMR3 (中断屏蔽寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	PWMCPIE	PWMC DIE	PWMBPIE	PWMBDIE	PWMAPIE	PWMA DIE
-	-	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，一直为“0”。

Bit 5 (PWMCPPIE): PWMCPSPF 中断使能位

0: 禁止 PWM 周期匹配中断

1: 使能 PWM 周期匹配中断

Bit 4 (PWMCDIE): PWMCDSPF 中断使能位

0: 禁止 PWM 占空比匹配中断

1: 使能 PWM 占空比匹配中断

Bit 3 (PWMBPIE): PWMBPSF 中断使能位

0: 禁止 PWMB 周期匹配中断

1: 使能 PWMB 周期匹配中断

Bit 2 (PWMBDIE): PWMBDSPF 中断使能位

0: 禁止 PWMB 占空比匹配中断

1: 使能 PWMB 占空比匹配中断

Bit 1 (PWMAPIE): PWMAPSPF 中断使能位

0: 禁止 PWMA 周期匹配中断

1: 使能 PWMA 周期匹配中断

Bit 0 (PWMAPIE): PWMA DSPF 中断使能位

0: 禁止 PWMA 占空比匹配中断

1: 使能 PWMA 占空比匹配中断

注意

如果中断屏蔽和指令“ENI”使能, 当相应状态标志置位时则程序计数器将跳到相应的中断向量。

6.1.25 Bank 0 R1E: IMR4 (中断屏蔽寄存器 4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICIE	P7ICIE	P6ICIE	P5ICIE	SPIIE	I2CSTPIE	I2CRIE	I2CTIE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~4 (P8ICIE~P5ICIE): PxICSF 中断使能位

0: 禁止 PxICSF 中断

1: 使能 PxICSF 中断

Bit 3 (SPIIE): 中断使能位

0: 禁止 SPSF 中断

1: 使能 SPSF 中断

Bit 2 (I2CSTPIE): I²C 停止中断使能位

0: 禁止中断

1: 使能中断

Bit 1 (I2CRIE): I²C 接口 Rx 中断使能位

0: 禁止中断

1: 使能中断

Bit 0 (I2CTIE): I²C 接口 Tx 中断使能位

0: 禁止中断

1: 使能中断

注意

如果中断屏蔽和指令“ENI”使能, 当相应状态标志置位时则程序计数器将跳到相应的中断向量。

6.1.26 Bank 0 R1F: (保留)

6.1.27 Bank 0 R20: IMR6 (中断屏蔽寄存器6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHIE							
R/W							

Bit 7 (SHIE): SHSF 中断使能为

0: 禁止 SHSF 中断

1: 使能 SHSF 中断

Bits 6~0: 未使用, 一直为“0”。

6.1.28 Bank 0 R21: WDTCR (看门狗定时器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	-	-	-	PSWE	WPSR2	WPSR1	WPSR0
R/W	-	-	-	R/W	R/W	R/W	R/W

Bit 7 (WDTE): 看门狗定时器使能位。WDTE 可读写。

0: 禁止 WDT

1: 使能 WDT

Bits 6~4: 未使用，一直为“0”。

Bit 3 (PSWE): WDT 分频比使能位

0: 分频比禁止位。WDT 分频比为 1:1.

1: 分频比使能位。WDT 分频比由 bits 2~0 设置

Bits 2~0 (WPSR2~WPSR0): WDT 分频比

WPSR2	WPSR1	WPSR0	WDT 分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.29 Bank 0 R22: TCCCR (TCC控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	TCCS	-	-	PSTE	TPSR2	TPSR1	TPSR0
0	R/W	0	0	R/W	R/W	R/W	R/W

Bits 7: 未使用，一直为“0”。

Bit 6 (TCCS): TCC 时钟源选择位

0: Fs (副时钟)

1: Fm (主时钟)

Bits 5~4: 未使用，一直为“0”。

Bit 3 (PSTE): TCC 分频比使能位

0: 分频比禁止位。TCC 分频比为 1:1.

1: 分频比使能位。TCC 分频比由 Bit 2 ~ Bit 0 设置。

Bits 2~0 (TPSR2~TPSR0): TCC 分频比位

TPSR2	TPSR1	TPSR0	TCC 分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.30 Bank 0 R23: TCCD (TCC数据寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
R/W							

Bits 7~0 (TCC7~TCC0): TCC 数据

计数器由指令周期时钟累加,和其它寄存器一样可读写。

6.1.31 Bank 0 R24 ~ R2F: (保留)

6.1.32 Bank 0 R30: I2CCR1 (I²C状态和控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Strobe/Pend	IMS	ISS	STOP	SAR_EMPTY	ACK	FULL	EMPTY
R/W	R/W	R/W	R/W	R	R	R	R

Bit 7 (Strobe/Pend): 在主机模式,当作选通信号来控制 I²C 电路发送 SCL 时钟。在接收或发送握手信号(ACK 或 NACK)后自动复位。在从机模式,它作为未决信号。用户在写入数据给 Tx 缓冲或从 Rx 缓冲得到数据后应该清零,来告知从机 I²C 电路释放 SCL 信号。

Bit 6 (IMS): I²C 主机/从机模式选择位

0: 从机(默认)

1: 主机

Bit 5 (ISS): I²C 快速/标准模式选择位 (如果 Fm 是 4MHz 且 I2CTS1~0<0,0>)

0: 标准模式 (100K bit/s)

1: 快速模式 (400K bit/s)

Bit 4 (STOP): 在主机模式,如果 STOP=1 且 R/nW=1,则 MCU 在发送 STOP 信号之前必须返回 nACK 信号给从机设备。如果 STOP=1 且 R/nW=0,则 MCU 在接收到 ACK 信号后发送 STOP 信号。MCU 在发送 STOP 信号给从机后清零。

在从机模式, 如果 STOP=1 且 R/nW=0 则 MCU 必须返回 nACK 信号给主机。

Bit 3 (SAR_EMPTY): 当 MCU 从 I²C 从机地址寄存器发送 1 字节的数据且接收到 ACK(或 nACK)信号时置位. 当 MCU 写 1 字节的数据给 I²C 从机地址寄存器时清零。

Bit 2 (ACK): 当设备应答确认信号(ACK)时 ACK 条件位置 1. 当设备应答不确认信号(nACK) 时清零。

Bit 1 (FULL): 当 I²C 接收缓冲寄存器满时由硬件置位. 当 MCU 从 I²C 接收缓冲读数据时由硬件清零。

Bit 0 (EMPTY): 当 I²C 发送缓冲寄存器空且接收到 ACK (或 nACK)信号时由硬件置位。当 MCU 向 I²C 发送缓冲寄存器写入新数据时由硬件清零。

6.1.33 Bank 0 R31: I2CCR2 (I²C 状态和控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
R	R/W	R/W	R	R/W	R/W	R/W	R/W

Bit 7 (I2CBF): I²C 忙标志位

0: 从机模式下如果接收到 STOP 信号或 I²C 从机地址不匹配时清"0"

1: 当 I²C 在从机模式下与主机通信时置位

* 当 START 信号出现时置位。当 I2C 禁止或从机模式下出现 STOP 信号时清零。

Bit 6 (GCEN): I²C 通用访问功能使能位

0: 禁止通用访问功能

1: 使能通用访问功能

Bit 5 (I2COPT): I²C 引脚选择位。用于转换 I²C 功能的引脚位置。

0: 配置 I²C 引脚在 P70 (SDA0)和 P71 (SCL0)

1: 配置 I²C 引脚在 P73 (SDA1) 和 P74 (SCL1).

*默认值对应代码选项字 2 的 I2COPT

Bit 4 (BBF): 忙标志位。主机模式 I²C 检测忙。只读。

当 START 信号出现时置位。当主机模式下 STOP 信号时清零。

Bits 3~1 (I2CTS2~I2CTS0): I²C 发送时钟选择位。当使用不同的工作频率 (Fm), 为了使 SCL 时钟与标准/快速模式一致, 这些位必须设置正确。

● I2CCR1 Bit5 = 1, 快速模式:

I2CTS2	I2CTS1	I2CTS0	SCL CLK	工作Fm (MHz)
0	0	0	NA	NA
0	0	1	Fm/10	4
0	1	0	Fm/15	6
0	1	1	Fm/20	8
1	0	0	Fm/30	12
1	0	1	Fm/40	16

● I2CCR1 Bit5 = 0, 标准模式:

I2CTS2	I2CTS1	I2CTS0	SCL CLK	工作 Fm (MHz)
0	0	0	Fm/10	1
0	0	1	Fm/40	4
0	1	0	Fm/60	6
0	1	1	Fm/80	8
1	0	0	Fm/120	12
1	0	1	Fm/160	16
1	1	1	NA	NA

Bit 0 (I2CEN): I²C 使能位

0: 禁止 I²C 模式

1: 使能 I²C 模式 (默认)

6.1.34 Bank 0 R32: I2CSA (I²C从机地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
R/W							

Bits 7~1 (SA6~SA0): 应用 I²C 时, 当 MCU 用作主机, 这些位是从机设备地址的寄存器。

Bit 0 (IRW): 应用 I²C 时, 当 MCU 用作主机, 这些位是读/写发送控制位

0: 写

1: 读

6.1.35 Bank 0 R33: I2CDB (I²C数据缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
R/W							

Bits 7~0 (DB7~DB0): I²C 接收/发送数据缓冲

6.1.36 Bank 0 R34: I2CDAL (I²C设备地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
R/W							

Bits 7~0 (DA7~DA0): 在 I²C 应用时, 当 MCU 用作从机, 此寄存器存储 MCU 地址。它用于识别 I2C 总线数据以提取传送给 MCU 的信息。

注意
从机地址 0x77 为 WTR 使用保留。

6.1.37 Bank 0 R35: I2CDAH(I2C设备地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DA9	DA8
-	-	-	-	-	-	R/W	R/W

Bits 7~2: 未使用, 一直为“0”。

Bits 1~0 (DA9~DA8): 设备地址位

6.1.38 Bank 0 R36: SPICR(SPI控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
R/W							

Bit 7 (CES): 时钟边沿选择位

0: 在上升沿时数据移出, 在下降沿数据移入。在低电平时数据保持。

1: 在下降沿时数据移出, 在上升沿数据移入。在高电平时数据保持。

Bit 6 (SPIE): SPI 使能位

0: 禁止 SPI 模式

1: 使能 SPI 模式

Bit 5 (SRO): SPI 读溢出位

0: 未溢出

1: 当前面的数据还保持在 SPIR 寄存器的时候就已经接收了一个新的数据。在此条件下, SPIS 寄存器中的数据被损坏。为了避免设置此位, 尽管只执行发送也要读 SPIR 寄存器。这只发生在从机模式。

Bit 4 (SSE): SPI 移位使能位

0: 移位完成后清零, 读下一字节移位。

1: 开始移位, 当前字节正在发送时保持为 "1"。

Bit 3 (SDOC): SDO 输出状态控制位

0: 串行数据输出后, SDO 保持为高

1: 串行数据输出后, SDO 保持为低

Bits 2~0 (SBRS2~SBRS0): SPI 波特率选择位

SBRS2	SBRS1	SBRS0	模式	SPI 波特率
0	0	0	主机	Fosc/2
0	0	1	主机	Fosc/4
0	1	0	主机	Fosc/8
0	1	1	主机	Fosc/16
1	0	0	主机	Fosc/32
1	0	1	主机	Fosc/64
1	1	0	从机	/SS 使能
1	1	1	从机	/SS 禁止

6.1.39 Bank 0 R37: SPIS(SPI状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DORD	TD1	TD0	0	OD3	OD4	0	RBF
R/W	R/W	R/W	-	R/W	R/W	-	R

Bit 7 (DORD): 数据移位类型控制位

0: 左移 (MSB 先发送)

1: 右移 (LSB 先发送)

Bits 6~5 (TD1~TD0): SDO 状态输出延时时间选择(只适用于正常模式)。当 CPU 振荡源使用 Fs, 延时时间是 1 CLK。

注意

TD1~TD0位只适用于正常模式 → 正常模式。如果在休眠模式 → 正常模式条件下, 唤醒时间是“切换时间 + 1CLK”。

TD1	TD0	延时时间
0	0	8 CLK
0	1	16 CLK
1	0	24 CLK
1	1	32 CLK

Bit 4: 未使用, 一直为“0”。

Bit 3 (OD3): 漏极开路控制位

0: 禁止 SDO 漏极开路

1: 使能 SDO 漏极开路

Bit 2 (OD4): 漏极开路控制位

0: 禁止 SCK 漏极开路

1: 使能 SCK 漏极开路

Bit 1: 未使用，一直为“0”。

Bit 0 (RBF): 读缓冲满标志位

0: 接收未完成，且 SPIR 未完全交换数据。

1: 接收完成，且 SPIR 已完全交换数据。

6.1.40 Bank 0 R38: SPIR(SPI读缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
R	R	R	R	R	R	R	R

Bits 7~0 (SRB7~SRB0): SPI 读数据缓冲

6.1.41 Bank 0 R39: SPIW(SPI写缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
R/W							

Bits 7~0 (SWB7~SWB0): SPI 写数据缓冲

6.1.42 Bank 0 R3A ~ R4F:(保留)

6.1.43 Bank 1 R5: IOCR8

这些寄存器控制 I/O 口的方向。它们可读写。

1: 设置相应的 I/O 引脚为高阻状态

0: 设置相应的 I/O 引脚为输出

6.1.44 Bank 1 R6 ~ R7: (保留)

6.1.45 Bank 1 R8: P5PHCR (端口 5 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
R/W							

Bit 7 (PH57): P57 引脚上拉使能控制位

0: 使能内部上拉

1: 禁止内部上拉

Bit 6 (PH56): P56 引脚上拉使能控制位

Bit 5 (PH55): P55 引脚上拉使能控制位

Bit 4 (PH54): P54 引脚上拉使能控制位

Bit 3 (PH53): P53 引脚上拉使能控制位

Bit 2 (PH52): P52 引脚上拉使能控制位

Bit 1 (PH51): P51 引脚上拉使能控制位

Bit 0 (PH50): P50 引脚上拉使能控制位

6.1.46 Bank 1 R9: P6PHCR (端口 6 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
R/W							

Bit 7 (PH67): P67 引脚上拉使能控制位

Bit 6 (PH66): P66 引脚上拉使能控制位

Bit 5 (PH65): P65 引脚上拉使能控制位

Bit 4 (PH64): P64 引脚上拉使能控制位

Bit 3 (PH63): P63 引脚上拉使能控制位

Bit 2 (PH62): P62 引脚上拉使能控制位

Bit 1 (PH61): P61 引脚上拉使能控制位

Bit 0 (PH60): P60 引脚上拉使能控制位

6.1.47 Bank 1 RA: P78PHCR (端口 7~8 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HPH	P8LPH	P7HPH	P7LPH
-	-	-	-	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，一直为“0”。

Bit 3 (P8HPH): 端口 8 高 4 位引脚上拉使能控制位

0: 使能内部上拉

1: 禁止内部上拉

Bit 2 (P8LPH): 端口 8 低 4 位引脚上拉使能控制位

Bit 1 (P7HPH): 端口 7 高 4 位引脚上拉使能控制位

Bit 0 (P7LPH): 端口 7 低 4 位引脚上拉使能控制位

6.1.48 Bank 1 RB: P5PLCR (端口 5 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
R/W							

Bit 7 (PL57): P57 引脚下拉使能控制位

0: 使能内部下拉

1: 禁止内部下拉

Bit 6 (PL56): P56 引脚下拉使能控制位

Bit 5 (PL55): P55 引脚下拉使能控制位

Bit 4 (PL54): P54 引脚下拉使能控制位

Bit 3 (PL53): P53 引脚下拉使能控制位

Bit 2 (PL52): P52 引脚下拉使能控制位

Bit 1 (PL51): P51 引脚下拉使能控制位

Bit 0 (PL50): P50 引脚下拉使能控制位

6.1.49 Bank 1 RC: P6PLCR (端口 6 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
R/W							

Bit 7 (PL67): P67 引脚下拉使能控制位

Bit 6 (PL66): P66 引脚下拉使能控制位

Bit 5 (PL65): P65 引脚下拉使能控制位

Bit 4 (PL64): P64 引脚下拉使能控制位

Bit 3 (PL63): P63 引脚下拉使能控制位

Bit 2 (PL62): P62 引脚下拉使能控制位

Bit 1(PL61): P61 引脚下拉使能控制位

Bit 0 (PL60): P60 引脚下拉使能控制位

6.1.50 Bank 1 RD: P78PLCR (端口 7~8 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HPL	P8LPL	P7HPL	P7LPL
-	-	-	-	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，一直为“0”。

Bit 3 (P8HPL): 端口 8 高 4 位引脚下拉使能控制位

0: 使能内部下拉

1: 禁止内部下拉

Bit 2 (P8LPL): 端口 8 低 4 位引脚下拉使能控制位

Bit 1 (P7HPL): 端口 7 高 4 位引脚下拉使能控制位

Bit 0 (P7LPL): 端口 7 低 4 位引脚下拉使能控制位

6.1.51 Bank 1 RE: P5HDSCR (端口 5 高驱动/高灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H57	H56	H55	H54	H53	H52	H51	H50
R/W							

Bits 7~0 (H57~H50): P57~P50 高驱动/高灌电流控制位

0: 使能高驱动/高灌

1: 禁止高驱动/高灌

6.1.52 Bank 1 RF: P6HDSCR (端口 6 高驱动/高灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H67	H66	H65	H64	H63	H62	H61	H60
R/W							

Bits 7~2, 0 (H67~H60): P67~P60 高驱动/高灌电流控制位

0: 使能高驱动/高灌

1: 禁止高驱动/高灌

6.1.53 Bank 1 R10: P78HDSCR (端口 7~8 高驱动/高灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HHDS	P8LHDS	P7HHDS	P7LHDS
-	-	-	-	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，一直为“0”。

Bit 3 (P8HHDS): 端口 8 高 4 位使能高驱动/高灌控制位

0: 使能高驱动/高灌

1: 禁止高驱动/高灌

Bit 2 (P8LHDS): 端口 8 低 4 位使能高驱动/高灌控制位

Bit 1 (P7HHDS): 端口 7 高 4 位使能高驱动/高灌控制位

Bit 0 (P7LHDS): 端口 7 低 4 位使能高驱动/高灌控制位

6.1.54 Bank 1 R11: P5ODCR (端口 5漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
R/W							

Bits 7~0 (OD57~OD50): 漏极开路控制位

0: 禁止漏极开路功能

1: 使能漏极开路功能

6.1.55 Bank 1 R12: P6ODCR (端口 6漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
R/W							

Bits 7~0 (OD67~OD60): 漏极开路控制位

0: 禁止漏极开路功能

1: 使能漏极开路功能

6.1.56 Bank 1 R13: P78ODCR (端口 7~8漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HOD	P8LOD	P7HOD	P7LOD
-	-	-	-	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，一直为“0”。

Bit 3 (P8HOD): 端口 8 高 4 位使能漏极开路控制位

0: 禁止漏极开路功能

1: 使能漏极开路功能

Bit 2 (P8LOD): 端口 8 低 4 位使能漏极开路控制位

Bit 1 (P7HOD): 端口 7 高 4 位使能漏极开路控制位

Bit 0 (P7LOD): 端口 7 低 4 位使能漏极开路控制位

6.1.57 Bank 1 R14 ~ R15: (保留)
6.1.58 Bank 1 R16: PWMSCR (PWM时钟源控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	PWMCS	PWMBS	PWMAS
-	-	-	-	-	R/W	R/W	R/W

Bits 7~3: 未使用，一直为“0”。

Bit 2 (PWMCS): PWMC 定时器时钟选择

0: 副频 Fs (默认)

1: 主频 Fm

Bit 1 (PWMBS): PWMB 定时器时钟选择

0: 副频 Fs (默认)

1: 主频 Fm

Bit 0 (PWMA): PWMA 定时器时钟选择

0: 副频 Fs (默认)

1: 主频 Fm

6.1.59 Bank 1 R17: PWMACR (PWM1控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMAE	-	-	-	TAEN	TAP2	TAP1	TAP0
R/W	-	-	-	R/W	R/W	R/W	R/W

Bit 7 (PWMAE): PWMA 使能位

0: 禁止 (默认)

1: 使能。复用引脚作为 PWMA 引脚

Bits 6~4: 未使用，一直为“0”直。

Bit 3 (TAEN): TMRA 使能位。只有当此位置位时所有的 PWM 功能才有效。

0: TMRA 关闭 (默认值)

1: TMRA 打开

PWMXEN	TXEN	功能描述
0	0	不作为 PWM 功能, I/O 引脚, 或其它引脚功能。
0	1	定时器功能, I/O 引脚, 或其它引脚功能。
1	0	PWM 功能, 波形保持为低电平。
1	1	PWM 功能, PWM 正常输出波形。

Bits 2~0 (TAP2~TAP0): TMRA 时钟分频比选择位

TAP2	TAP1	TAP0	分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.60 Bank 1 R18: PRDAL (PWMA周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
R/W							

Bits 7~0 (PRDA7~0): 此寄存器的内容为 PWMA 周期的低字节

注意
 如果需要重新加载PWMA的占空比/周期, 则PRDAL寄存器必须更新。

6.1.61 Bank 1 R19: PRDAH (PWMA 周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDA15	PRDA14	PRDA13	PRDA12	PRDA11	PRDA10	PRDA9	PRDA8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDA15~8): 此寄存器的内容为 PWMA 周期的高字节

6.1.62 Bank 1 R1A: DTAL (PMWA占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
R/W							

Bits 7~0 (DTA7~0): 此寄存器的内容为 PWMA 占空比的低字节

6.1.63 Bank 1 R1B: DTAH (PMWA占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTA15	DTA14	DTA13	DTA12	DTA11	DTA10	DTA9	DTA8
R/W							

Bits 7~0 (DTA15~8]: 此寄存器的内容为 PWMA 占空比的高字节

6.1.64 Bank 1 R1C: TMRAL (定时器A的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRA7~0): 此寄存器的内容为计数的 PWMA 定时器的低字节, 这些位只读。

6.1.65 Bank 1 R1D: TMRAH (定时器A的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRA15	TMRA14	TMRA13	TMRA12	TMRA11	TMRA10	TMRA9	TMRA8
R	R	R	R	R	R	R	R

Bits 7~0 (TMRA15~8): 此寄存器的内容为计数的 PWM1 定时器的高字节。这些位只读。

6.1.66 Bank 1 R1E: PWMBCCR (PWMB控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMBE	-	-	-	TBEN	TBP2	TBP1	TBP0
R/W	-	-	-	R/W	R/W	R/W	R/W

Bit 7 (PWMBE): PWMB 使能位

0: 禁止 (默认)

1: 使能。复用脚作为 PWMB 引脚。

Bits 6~4: 未使用，一直为“0”。

Bit 3 (TBEN): TMRB 使能位。只有此位置位所有的 PWM 功能才有效。

0: TMRB 关闭(默认值)

1: TMRB 打开

Bits 2~0 (TBP2~TBP0): TMRB 时钟分频比选择位

TBP2	TBP1	TBP0	分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.67 Bank 1 R1F: PRDBL (PWMB周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
R/W							

Bits 7~0 (PRDB7~0): 此寄存器的内容为 PWMB 周期的低字节

注意
如果需要重新加载PWMB的占空比/周期，则PRDBL寄存器必须更新。

6.1.68 Bank 1 R20: PRDBH (PWMB周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDB15	PRDB14	PRDB13	PRDB12	PRDB11	PRDB10	PRDB9	PRDB8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDB15~8): 此寄存器的内容为 PWMB 周期的高字节

6.1.69 Bank 1 R21: DTBL (PMWB占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
R/W							

Bits 7~0 (DTB7~0): 此寄存器的内容为 PWMB 占空比的低字节

6.1.70 Bank 1 R22: DTBH (PMWB占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTB15	DTB14	DTB13	DTB12	DTB11	DTB10	DTB9	DTB8
R/W							

Bits 7~0 (DTB15~8): 此寄存器的内容为 PWMB 占空比的高字节

6.1.71 Bank 1 R23: TMRBL (定时器B的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRB7~0): 此寄存器的内容为计数的 PWMB 定时器的低字节。这些位只读。

6.1.72 Bank 1 R24: TMRBH (定时器B的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRB15	TMRB14	TMRB13	TMRB12	TMRB11	TMRB10	TMRB9	TMRB8
R	R	R	R	R	R	R	R

Bits 7~0 (TMRB15~8): 此寄存器的内容为计数的 PWMB 定时器的高字节。这些位只读。

6.1.73 Bank 1 R25: PWMCCR (PWMC控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMCE	-	-	-	TCEN	TCP2	TCP1	TCP0
R/W	-	-	-	R/W	R/W	R/W	R/W

Bit 7 (PWMCE): PWMC 使能位元

0: 禁止(默认)

1: 使能, 复合引脚作为 PWMC 的引脚

Bits 6~4: 未使用, 一直设置为 "0"

Bit 3 (TCEN): TMRC 使能位。只有此位置位所有的 PWM 功能才有效。

0: TMRC 关闭 (默认值)

1: TMRC 开启

Bits 2~0 (TCP2~TCP0): TMRC 时钟分频比选择为

TCP2	TCP1	TCP0	分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.74 Bank 1 R26: PRDCL (PWMC周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDC7	PRDC6	PRDC5	PRDC4	PRDC3	PRDC2	PRDC1	PRDC0
R/W							

Bits 7~0 (PRDC7~0): 寄存器的内容为 PWMC 周期的低字节

*PWMC 占空比/周期因 PRDCL 寄存器重新加载

6.1.75 Bank 1 R27: PRDCH (PWMC周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDC15	PRDC14	PRDC13	PRDC12	PRDC11	PRDC10	PRDC9	PRDC8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDC15~8): 寄存器的内容为 PWMC 周期的高字节

6.1.76 Bank 1 R28: DTCL (PWMC占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTC7	DTC6	DTC5	DTC4	DTC3	DTC2	DTC1	DTC0
R/W							

Bits 7~0 (DTC7~0): 寄存器的内容为 PWMC 占空比的低字节

6.1.77 Bank 1 R29: DTCH (PWMC占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTC15	DTC14	DTC13	DTC12	DTC11	DTC10	DTC9	DTC8
R/W							

Bits 7~0 (DTC15~8): 寄存器的内容为 PWMC 占空比的高字节

6.1.78 Bank 1 R2A: TMRCL (定时器C的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRC7	TMRC6	TMRC5	TMRC4	TMRC3	TMRC2	TMRC1	TMRC0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRC7~0): 寄存器的内容为 PWM 定时器的低字节。只读。

6.1.79 Bank 1 R2B: TMRCH (定时器C的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRC15	TMRC14	TMRC13	TMRC12	TMRC11	TMRC10	TMRC9	TMRC8
R	R	R	R	R	R	R	R

Bits 7~0 (TMRC15~8): 寄存器的内容为 PWM 定时器的高字节。只读。

6.1.80 Bank 1 R2C ~ R44: (保留)

6.1.81 Bank 1 R45: TBPTL (表格指针低位寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
R/W							

Bits 7~0 (TB7~TB0): 表格指针地址的 Bits 7~0

6.1.82 Bank 1 R46: TBPTH (表格指针高位寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HLB	RDS	TB13	TB12	TB11	TB10	TB9	TB8
R/W							

Bit 7 (HLB): 从 ROM 或数据区获得机器码的 MLB 或 LSB

0: 从此地址读取的字节值为 Bit7 ~Bit0

1: 从此地址读取的字节值为 Bit15~Bit8

Bit 6 (RDS): ROM/数据区选择位，读机器码信息区域选择。

0: ROM(默认)

1: 数据区(数据地址 000~17F)

HLB	RDS	读到寄存器中的数值描述
0	0	读到的值是机器码的 Bit7 ~ Bit0
0	1	读到的值是数据区的 Bit7 ~ Bit0
1	0	读到的值是机器码的 Bit15 ~ Bit8
1	1	读到的值是数据区的 Bit15~Bit8

Bits 5~0 (TB13~TB8): 表格指针地址的 Bits 13~8

6.1.83 Bank 1 R47: STKMON (堆栈指针)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STOV	-	-	STL4	STL3	STL2	STL1	STL0
R	-	-	R	R	R	R	R

Bit 7(STOV): 堆栈指针溢出指示位。只读。

Bits 4~0 (STL4~0): 堆栈指针数值。只读。

6.1.84 Bank 1 R48: PCH (程序计数器的高位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	PC13	PC12	PC11	PC10	PC9	PC8
-	-	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7~6: 未使用，一直设置为 "0"

Bits 5~0 (PC13~PC8): 程序计数器的高位字节

6.1.85 Bank 1 R49: LVDCR (低电压侦测器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LVDEN		LVDS1	LVDS0	LVDB			
R/W		R/W	R/W	R			

Bit 7 (LVDEN): 低电压侦测器使能位

0: 禁止低电压侦测器

1: 使能低电压侦测器

Bits 5~4 (LVDS1~LVDS0): 低电压侦测电平位

LVDEN	LVDS1, LVDS0	LVD 电压中断电平	LVDB
1	00	VDD <2.5V	0
		VDD >2.7V	1
1	01	VDD <2.8V	0
		VDD >3.0V	1
1	10	VDD <3.2V	0
		VDD >3.4V	1
1	11	VDD <4V	0
		VDD >4.2V	1
0	XX	NA	1

Bit 3 (LVDB): 低电压侦测状态位。只读。当 VDD 引脚电压低于 LVD 电压中断电平(通过 LVDS1 ~ LVDS0 选择)，此位元被清零。

0: 低电压被侦测

1: 低电压未被侦测或 LVD 功能禁止

Bits 6, 2~0: 未使用, 一直设置为 "0"

6.1.86 Bank 1 R4A~ R4F: (保留)

6.1.87 Bank 2 R5 ~ R46: (保留)

6.1.88 Bank 2 R47: DACR (DAC数模转换控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	-	DAE
-	-	-	-	-	-	-	R/W

Bits 7~1: 未使用, 一直设置为 "0"

Bits 0 (DAE): P84 引脚的 DAC 使能位

0: 禁止 DAC, P84/TPS21/DAC 作为 P84/TPS21 引脚

1: 使能 DAC 作为模拟输出引脚

6.1.89 Bank 2 R48: DACD (数模转换器数据缓冲)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DAD0[7]	DAD0[6]	DAD0[5]	DAD0[4]	DAD0[3]	DAD0[2]	DAD0[1]	DAD0[0]
R/W							

Bits 7~0 (DAD0[7]~DAD0[0]): DAC 数据缓冲

6.1.90 Bank 2 R49 ~ R4F: (保留)

6.1.91 R50~R7F, Banks 0~3 R80~RFF

这些为 8 位通用目的寄存器。

6.2 TCC/WDT 和分频比

TCC 和 WDT 各有一个 8 位计数器作为预分频器。TCCCR (Bank0 R22)的 TPSR0~TPSR2 位决定 TCC 的预分频比。同样的, WDTCR (章节 6.1.28 Bank 0 R21) 的 WPSR0~WPSR2 位决定 WDT 的预分频比。每次写指令给 TCC 预分频计数器都会被清零。WDT 和其预分频比被“WDTC”、“SLEP”指令清零。下图 6-3 描述了 TCC/WDT 的电路结构。

TCCD (6.1.30Bank 0 R23) 是一个 8 位 定时/计数器。TCC 的时钟源只能为内部时钟且每一个 Fc 时钟周期 TCC 加 1 (无预分频比)。**TCC 在休眠模式时停止运行。**

看门狗定时器是一个自由运行的片内 RC 振荡器,当振荡器驱动器关闭后(例如在休眠模式),WDT 还在继续运行。无论是正常模式还是休眠模式,WDT 定时溢出(如果使能)将使 MCU 复位。在正常模式下 WDT 的禁止和使能通过软件设置,(请参考 WDTCR (6.1.28 Bank 0 R21)寄存器的 WDTE 位)。如没有设置 WDT 的预分频比,则 WDT 溢出的时间是 18 ms¹ (一个振荡起振时间)。

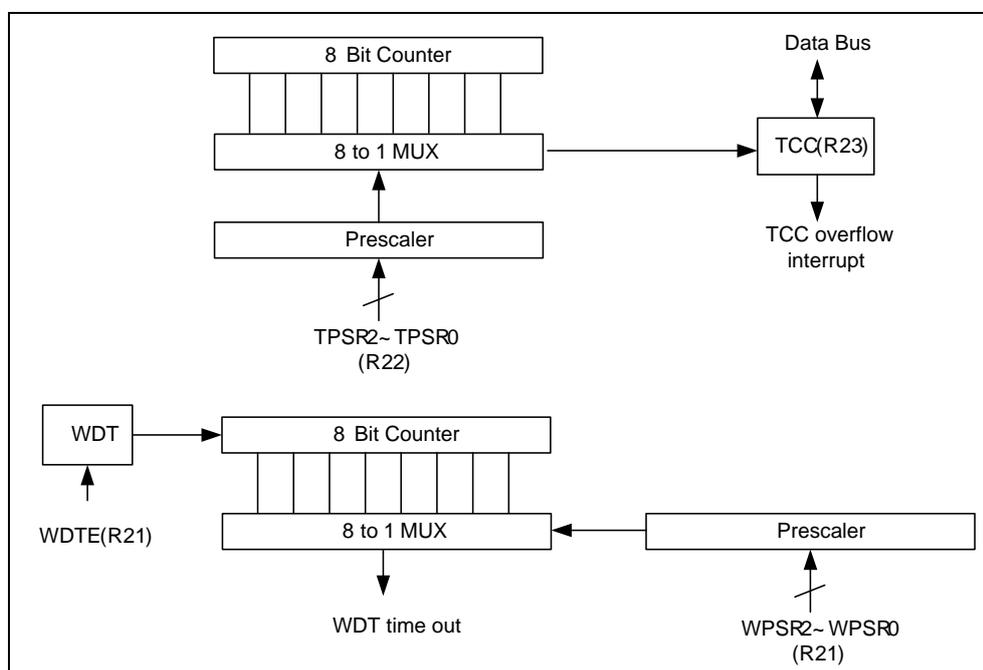


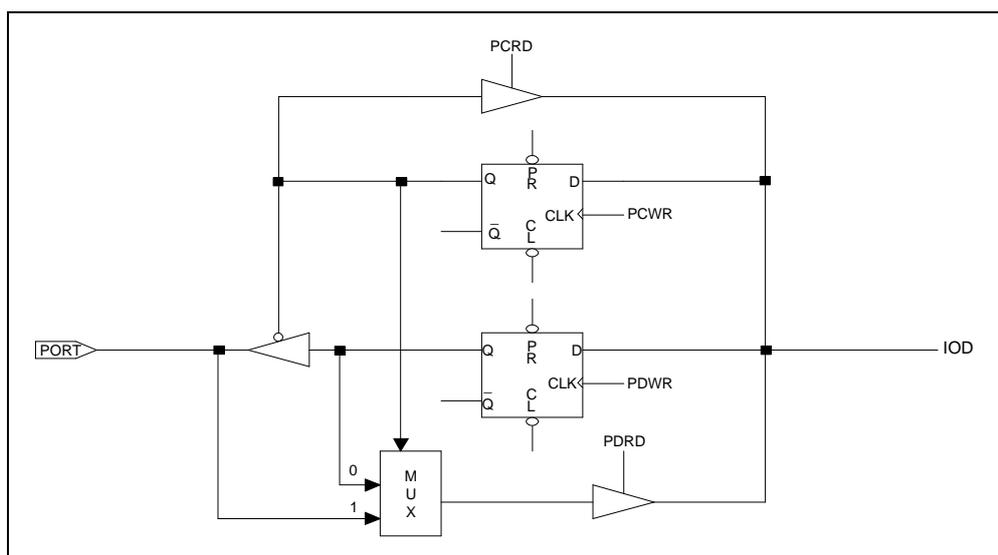
图6-3 TCC 和 WDT 功能框图

¹ VDD=5V, WDT 超时周期 = 16.5ms ± 8%.
VDD=3V, WDT 超时周期 = 18ms ± 8%.

6.3 I/O 端口

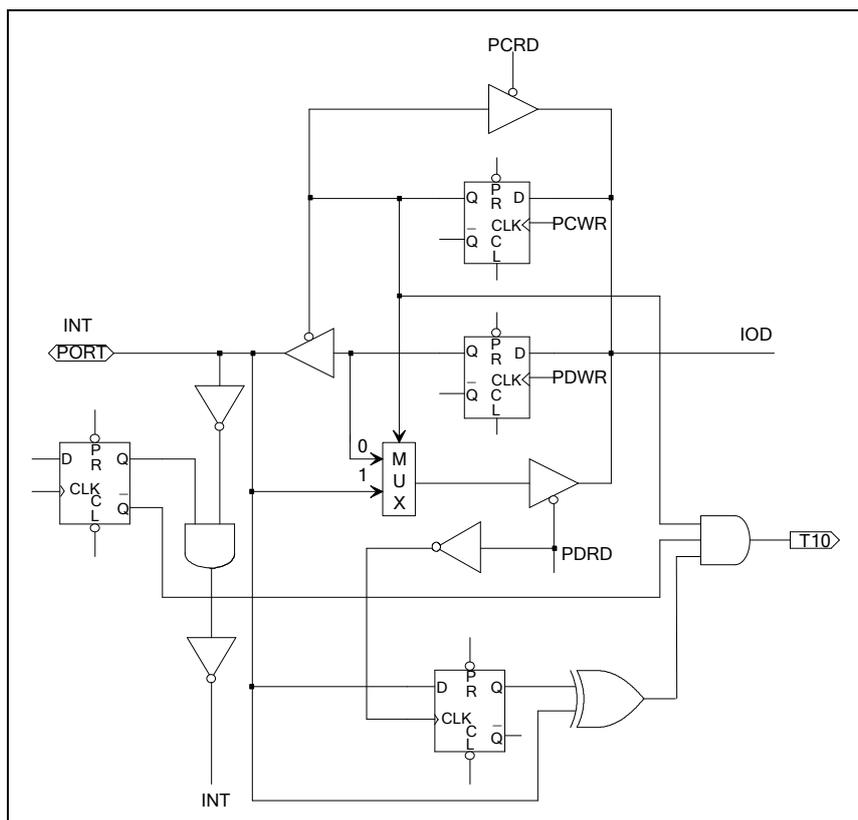
I/O 端口端口 5~端口 8 均为三态双向端口。所有引脚都可以通过软件设为内部上拉和下拉。另外，它们都可以通过软件设为漏极开路输出和高灌/高驱动。端口 5~8 提供了输入状态改变中断和唤醒功能。通过设定 I/O 数据寄存器(IOC5 ~ IOC8)每一个 I/O 引脚都可以定义为“输入”或“输出”引脚。

I/O 数据寄存器和 I/O 控制寄存器都是可读写的。端口 5 ~ 端口 8 的 I/O 接口电路如图 6-4a 到 6-4d 所示。



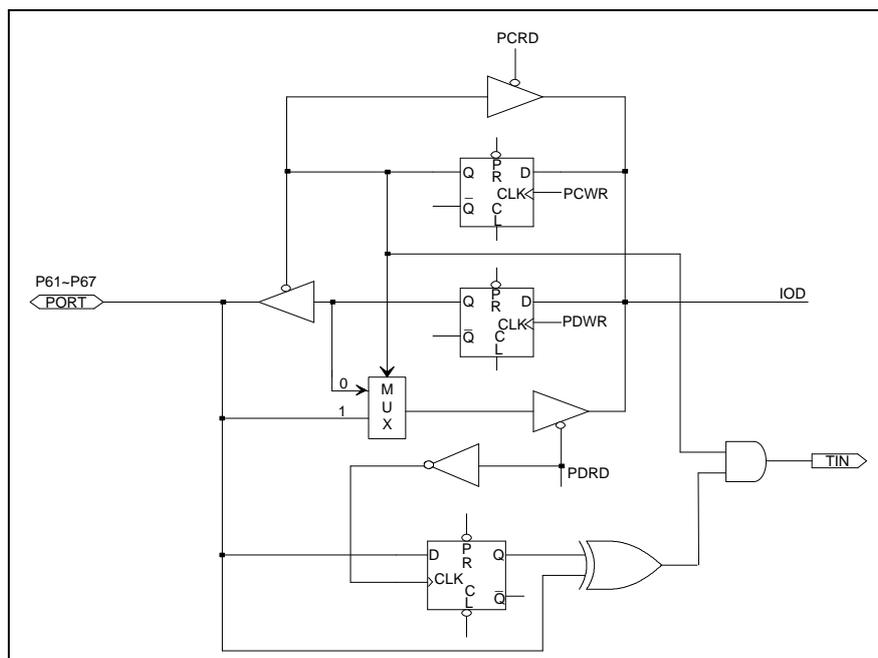
注意: 下拉没有在图中显示

图 6-4a 端口 5~8 I/O 端口和 I/O 控制寄存器电路图



注意: 上拉 (下拉) 和漏极开路在图中未显示.

图 6-4b /INT 的 I/O 端口和 I/O 控制寄存器电路



注意: 上拉 (下拉) 和漏极开路在图中未显示.

图 6-4c 端口 5~8 I/O 端口和 I/O 控制寄存器电路

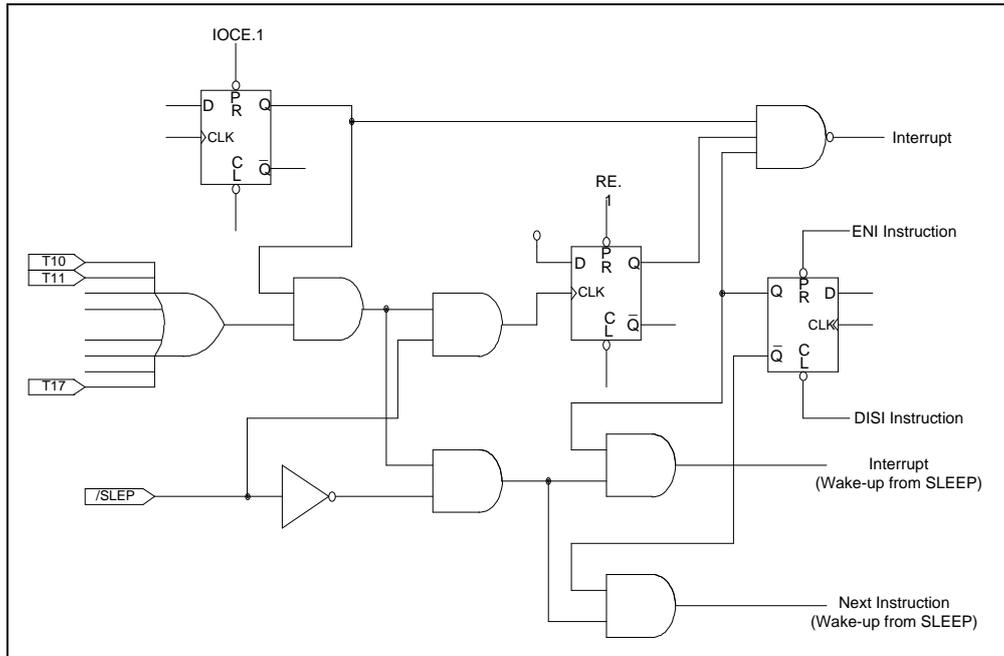


图 6-4d I/O 端口 5~8 输入状态改变中断/唤醒框图

6.3.1 端口 5~8 输入状态改变唤醒/中断功能的使用

1. 唤醒

a) 休眠前:

- 1) 禁止 WDT
- 2) 读 I/O 口 (MOV R6, R6)
- 3) 执行 "ENI" 或 "DISI"
- 4) 使能唤醒位 (设置 ICWKP_x = 1)
- 5) 执行 "SLEP" 指令

b) 唤醒后:

→ 下一条指令

2. 唤醒和中断

a) 休眠前

- 1) 禁止 WDT
- 2) 读 I/O 口 (MOV R6, R6)
- 3) 执行 "ENI" 或 "DISI"
- 4) 使能唤醒位 (设置 ICWKP_x = 1)
- 5) 使能中断 (设置 PxICIE = 1)
- 6) 执行 "SLEP" 指令

b) 唤醒后

- 1) 如果 "ENI" → 中断向量 (0006H)
- 2) 如果 "DISI" → 下一条指令

6.4 复位与唤醒

复位由下列事件之一引起:

- 1) 上电复位
- 2) /RESET 引脚输入"低"
- 3) WDT 溢出 (如果使能)
- 4) LVR (如果使能)

检测到复位后设备复位时间大约保持 18ms^2 (一个振荡起振的周期)。如果 /Reset 引脚为"低"或 WDT 溢出激活, 复位就会产生。在 IRC 模式, 复位时间是 $8/32$ 个时钟。一旦发生复位, 将执行以下功能(请参考下图 6-5):

- 振荡器继续运行, 或起振。
- 程序计数器 (R2) 设为"0"。
- 所有 I/O 端口引脚被配置为输入模式 (高阻抗模式)。
- 看门狗和分频比清零。
- 控制寄存器位的设置, 在以下 6.4.3 章节的复位后寄存器初值综述表格中有列出。

通过执行"SLEEP"指令进入休眠(掉电)模式。当进入休眠模式, WDT (如果使能)清零但保持运行。然后唤醒(在 IRC 模式唤醒时间是 $8/32$ 时钟)。控制器可以由以下事件唤醒:

- 1) /RESET 引脚输入外部复位
- 2) WDT 溢出(如果使能)
- 3) 外部 (/INT)引脚改变 (如果 INTWE 使能)
- 4) 端口输入状态改变 (如果 ICWKPx 使能)
- 5) 当 SPI 作为从机时接收数据 (如果 SPIWK 使能)
- 6) 当 I²C 作为从机时接收数据 (如果 I2CWK 使能)
- 7) TCC 计数模式产生溢出(如果 TCIE 使能)

前两个事件 (1 & 2) 将使 eKTF5832 复位。R3 寄存器的 T 和 P 标志用来决定复位源 (唤醒)。事件 3 到 7 作为持续的程序执行且全局中断 (执行"ENI"或"DISI") 决定了唤醒之后是否转向中断向量。如果在 SLEEP 前执行了 ENI, 则唤醒后程序从地址 0x02~0x40 开始执行。如果在 SLEEP 之前执行了 DISI, 则在唤醒之后将执行下一条指令。

只有事件 3 到 6 可以在进入休眠前使能。也就是:

- a) 如果 WDT 在休眠前使能, eKTF5832 只能在事件 1 或 2 发生时唤醒。细节请参考 6.5 节的中断,
- b) 如果外部中断引脚 (/INT) 状态改变用来唤醒 eKTF5832 则 EXWE 位在休眠前要使能 (WDT 须禁止)。因此, eKTF5832 只能在事件 3 发生时可以唤醒。
- c) 如果输入状态改变用来唤醒 eKTF5832 则在唤醒之前要使能相应的唤醒设置 (WDT 须禁止)。所以, eKTF5832 只能在事件 4 发生时可以唤醒。

² Vdd = 5V, 起振周期= $16.8\text{ms} \pm 8\%$
Vdd = 3V, 起振周期= $18\text{ms} \pm 8\%$

- d) SPI 作为从机且 Bank0 R11 寄存器的 SPIWK 位在休眼前使能 (WDT 须禁止), 则 SPI 接收数据后将唤醒 eKTF5832, 所以, eKTF5832 只能在事件 5 发生时可以唤醒。
- e) 当 I²C 作为从机且 Bank0 R11 寄存器的 I2CWK 位在休眼前使能 (WDT 须禁止), 则 I²C 在接收到数据之后将唤醒 eKTF5832。所以, eKTF5832 只能由事件 6 唤醒。

6.4.1 唤醒和中断工作模式的综述

唤醒信号	条件信号	休眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
外部 INT	INTWK = 0, EXIE = 0	/INT 引脚禁止							
	INTWK = 0, EXIE = 1	唤醒无效.				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	INTWK = 1, EXIE = 0	/INT 引脚禁止							
	INTWK = 1, EXIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TCC INT	TCIE = 0	唤醒无效				中断无效.			
	TCIE = 1	唤醒无效.		唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
PWM1/2 (当定时器 1/2 匹配 PRD1/2)	PWMXPIE=0	唤醒无效				中断无效			
	PWMxPIE=1	唤醒无效.		唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
引脚改变 INT	ICWKPx = 0, PxICIE = 0	唤醒无效.				中断无效.			
	ICWKPx = 0, PxICIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ICWKPx = 1, PxICIE = 0	唤醒 + 下一条指令				中断无效.			
	ICWKPx = 1, PxICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
低电压检测	LVDWK = 0, LVDIE = 0	唤醒无效.				中断无效.			
	LVDWK = 0, LVDIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	LVDWK = 1, LVDIE = 0	唤醒 + 下一条指令				中断无效.			

	LVDWK = 1, LVDIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
I ² C INT (从机模式)	I2CWK = 0, I2CxIE = 0	唤醒无效.				I ² C 不能使用		中断无效.	
	I2CWK = 0, I2CxIE = 1	唤醒无效.				I ² C 不能使用		下一条指 令	中断 + 中断向量
	I2CWK = 1, I2CxIE = 0	唤醒 + 下一条指令 I²C 必须在从机模式				I ² C 不能使用		中断无效.	
	I2CWK = 1, I2CxIE = 1	唤醒 + 下一条指 令	唤醒 + 中断向量	唤醒 + 下一条指 令	唤醒 + 中断向量	I ² C 不能使用		下一条指 令	中断 + 中断向量
SPI INT (从机模式)	SPIWK = 0, SPIE = 0	唤醒无效.				中断无效.			
	SPIWK = 0, SPIE = 1	唤醒无效.				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	SPIWK = 1, SPIE = 0	唤醒 + 下一条指令 SPI 必须在从机模式				中断无效.			
	SPIWK = 1, SPIE = 1	唤醒 + 下一条指 令	唤醒 + 中断向量	唤醒 + 下一条指 令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
WDT 溢出 时间		复位	复位	复位	复位	复位	复位	复位	复位

注意

唤醒后:

1. 如果中断使能 → 中断+下一条指令
2. 如果中断禁止 → 下一条指令

6.4.2 状态寄存器的 RST, T, 和 P 的状态

复位由下列事件之一引起:

- 1) 上电复位
- 2) 在 /RESET 引脚上有一个高-低-高脉冲
- 3) 看门狗定时器溢出
- 4) LVR 发生

下表中的 T 和 P 用来判断 MCU 如何唤醒。下一张表显示了影响 T 和 P 的事件。

■ RST, T 和 P 复位后的值:

复位类型	T	P
上电复位	1	1
/RESET 在工作模式	P*	P*
/RESET 从休眠模式唤醒	1	0
WDT 在工作模式	0	P*
WDT 从休眠模式唤醒	0	0
引脚状态改变从休眠模式唤醒	1	0

* P: 复位前的值

■ 事件影响下的 T 和 P 的值:

事件	T	P
上电	1	1
WDTC 指令	1	1
WDT 溢出	0	*P
SLEP 指令	1	0
引脚状态改变从休眠模式唤醒	1	0

* P: 复位前的值

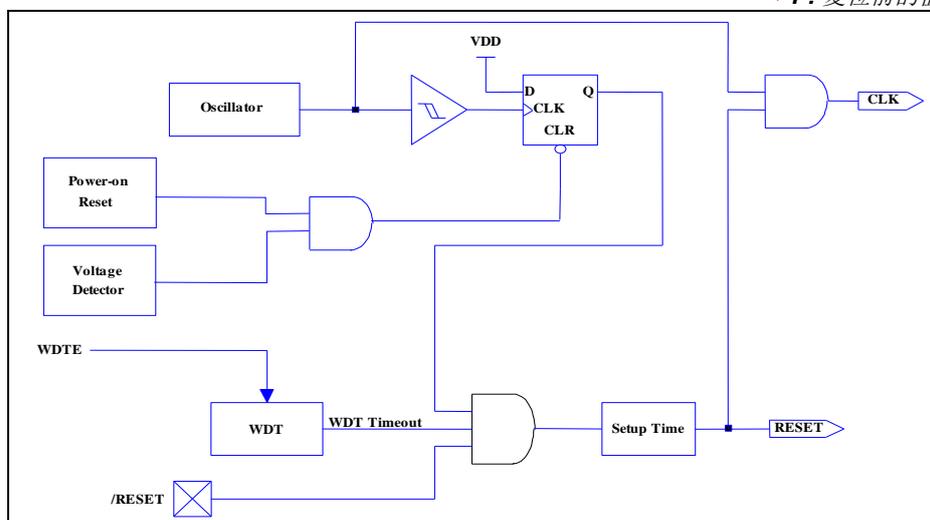


图6-5 复位控制器功能框图

6.4.3 复位后寄存器初始值综述

说明: U: 未知或不关心 P: 复位前的值
C: 与代码选项相同 t: 请参考 6.4.2 章节的表

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	R0 (IAR)	位名称	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x01	R1 (BSR)	位名称	0	0	SBS1	SBS0	0	GBS2	GBS1	GBS0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	P	0	P	P	P
0x02	R2 (PCL)	位名称	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x03	R3 (SR)	位名称	INT	N	OV	T	P	Z	DC	C
		上电	0	U	U	1	1	U	U	U
		/RESET 和 WDT	0	P	P	t	t	P	P	P
		从休眠/空闲模式唤醒	P	P	P	t	t	P	P	P
0x04	R4 (RSR)	位名称	RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x05	Bank 0, R5 (Port 5)	位名称	P57	P56	P55	P54	P53	P52	P51	P50
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x06	Bank 0, R6 (Port 6)	位名称	P67	P66	P65	P64	P63	P62	P61	P60
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x07	Bank 0, R7 (Port 7)	位名称	-	-	-	P74	P73	P72	P71	P70
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	P	P	P	P	P
0x08	Bank 0, R8 (Port 8)	位名称	P87	P86	P85	P84	P83	P82	P81	P80
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0B	Bank 0, RB (IOCR5)	位名称	IOC57	IOC56	IOC55	IOC54	IOC53	IOC52	IOC51	IOC50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0C	Bank 0, RC (IOCR6)	位名称	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0D	Bank 0, RD (IOCR7)	位名称	-	-	-	IOC74	IOC73	IOC72	IOC71	IOC70
		上电	0	0	0	1	1	1	1	1
		/RESET 和 WDT	0	0	0	1	1	1	1	1
		从休眠/空闲模式唤醒	0	0	0	P	P	P	P	P
0x0E	Bank 0, RE (OMCR)	位名称	CPUS	IDLE	-	-	-	RCM2	RCM1	RCM0
		上电	Code option	1	0	0	0	代码选项	代码选项	代码选项
		/RESET 和 WDT	Code option	1	0	0	0	代码选项	代码选项	代码选项
		从休眠/空闲模式唤醒	P	P	0	0	0	P	P	P
0x0F	Bank 0, RF EIESCR	位名称	-	-	-	-	EIES1	EIES0	-	-
		上电	0	0	0	0	1	1	0	0
		/RESET 和 WDT	0	0	0	0	1	1	0	0
		从休眠/空闲模式唤醒	0	0	0	0	P	P	0	0

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x10	Bank 0, R10 (WUCR1)	位名称	-	-	LVDWK	-	INTWK1	INTWK0	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	P	P	P	0	0
0x11	Bank 0, R11 WUCR2	位名称	-	-	-	-	SPIWK	I2CWK	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	0	P	P	0	0
0x12	Bank 0, R12 WUCR3	位名称	ICWKP8	ICWKP7	ICWKP6	ICWKP5	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	0	0	0	0
0x14	Bank 0, R14 SFR1	位名称	-	-	LVDSF	-	EXSF1	EXSF0	-	TCSF
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	0	P	P	0	P
0x16	Bank 0, R16 SFR3	位名称	-	-	PWMC PSF	PWMC DSF	PWMB PSF	PWMB DSF	PWMA PSF	PWMA DSF
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	P	P	P	P	P
0x17	Bank 0, R17 SFR4	位名称	P8ICSF	P7ICSF	P6ICSF	P5ICSF	SPISF	I2CSTP SF	I2CRSF	I2CTSF
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x19	Bank 0, R19 SFR6	位名称	SHSF	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X1B	Bank 0, R1B IMR1	位名称	-	-	LVDIE	-	EXIE1	EXIE0	-	TCIE
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	0	P	P	0	P
0X1D	Bank 0, R1D IMR3	位名称	-	-	PWMC PIE	PWMC DIE	PWMB PIE	PWMB DIE	PWMA PIE	PWMA DIE
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	P	P	P	P	P
0X1E	Bank 0, R1E IMR4	位名称	P8ICIE	P7ICIE	P6ICIE	P5ICIE	SPIIE	I2CSTPIE	I2CRIE	I2CTIE
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X20	Bank 0, R20 IMR6	位名称	SHIE	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	0	P	0	P	P
0X21	Bank 0, R21 WDTCR	位名称	WDTE	-	-	-	PSWE	WPSR2	WPSR1	WPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	0	P	P	P	P
0X22	Bank 0, R22 TCCCR	位名称	-	TCCS	-	-	PSTE	TPSR2	TPSR1	TPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	0	0	P	P	P	P
0X23	Bank 0, R23 TCCD	位名称	TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X30	Bank 0, R30 I2CCR1	位名称	Strobe/ Pend	IMS	ISS	STOP	SAR_ EMPTY	ACK	FULL	EMPTY
		上电	0	0	0	0	1	0	0	1
		/RESET 和 WDT	0	0	0	0	1	0	0	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X31	Bank 0, R31 I2CCR2	位名称	I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
		上电	0	0	代码 选项	0	0	0	0	1
		/RESET 和 WDT	0	0	P	0	0	0	0	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X32	Bank 0, R32 I2CSA	位名称	SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X33	Bank 0, R33 I2CDB	位名称	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X34	Bank 0, R34 I2CDAL	位名称	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X35	Bank 0, R35 I2CDAH	位名称	-	-	-	-	-	-	DA9	DA8
		上电	0	0	0	0	0	0	1	1
		/RESET 和 WDT	0	0	0	0	0	0	1	1
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	P	P
0X36	Bank 0, R36 SPICR	位名称	CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X37	Bank 0, R37 SPIS	位名称	DORD	TD1	TD0	-	OD3	OD4	-	RBF
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	0	P	P	0	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X38	Bank 0, R38 SPIR	位名称	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X39	Bank 0, R39 SPIW	位名称	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X05	Bank 1, R5 IOCR8	位名称	IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X08	Bank 1, R8 P5PHCR	位名称	PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X09	Bank 1, R9 P6PHCR	位名称	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X0A	Bank 1, RA P78PHCR	位名称	-	-	-	-	P8HPH	P8LPH	P7HPH	P7LPH
		上电	0	0	0	0	1	1	1	1
		/RESET 和 WDT	0	0	0	0	1	1	1	1
		从休眠/空闲模式 唤醒	0	0	0	0	P	P	P	P
0X0B	Bank 1, RB P5PLCR	位名称	PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X0C	Bank 1, RC P6PLCR	位名称	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		上电	P	P	P	P	P	P	P	P
0X0D	Bank 1, RD P78PLCR	位名称	-	-	-	-	P8HPL	P8LPL	P7HPL	P7LPL
		上电	0	0	0	0	1	1	1	1
		/RESET 和 WDT	0	0	0	0	1	1	1	1
		从休眠/空闲模式唤醒	0	0	0	0	P	P	P	P
0X0E	Bank 1, RE P5HDSCR	位名称	H57	H56	H55	H54	H53	H52	H51	H50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0F	Bank 1, RF P6HDSCR	位名称	H67	H66	H65	H64	H63	H62	H61	H60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X10	Bank 1, R10 P78HDSCR	位名称	-	-	-	-	P8HHD S	P8LHDS	P7HHD S	P7LHDS
		上电	0	0	0	0	1	1	1	1
		/RESET 和 WDT	0	0	0	0	1	1	1	1
		从休眠/空闲模式唤醒	0	0	0	0	P	P	P	P
0X11	Bank 1, R11 P5ODCR	位名称	OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X12	Bank 1, R12 P6ODCR	位名称	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X13	Bank 1, R13 P78ODCR	位名称	-	-	-	-	P8HOD	P8LOD	P7HOD	P7LOD
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	P	P	P	P
0X16	Bank 1, R16 PWMSCR	位名称	-	-	-	-	-	PWMC S	PWMB S	PWMA S
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	P	P	P
0X17	Bank 1, R17 PWMACR	位名称	PWMAE				TAEN	TAP2	TAP1	TAP0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	0	0	0	P	P	P	P
0X18	Bank 1, R18 PRDAL	位名称	PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X19	Bank 1, R19 PRDAH	位名称	PRDA15	PRDA14	PRDA13	PRDA12	PRDA11	PRDA10	PRDA9	PRDA8
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X1A	Bank 1, R1A DTAL	位名称	DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X1B	Bank 1, R1B DTAH	位名称	DTA15	DTA14	DTA13	DTA12	DTA11	DTA10	DTA9	DTA8
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X1C	Bank 1, R1C TMRAL	位名称	TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
		上电	0	0	0	0	0	0	0	1
		/RESET 和 WDT	0	0	0	0	0	0	0	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X1D	Bank 1, R1D TMRALH	位名称	TMRA15	TMRA14	TMRA13	TMRA12	TMRA11	TMRA10	TMRA9	TMRA8
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X1E	BANK 1, R1E PWMBCCR	位名称	PWMBE				TBEN	TBP2	TBP1	TBP0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	0	0	0	P	P	P	P
0X1F	Bank 1, R1F PRDBL	位名称	PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X20	Bank 1, R20 PRDBH	位名称	PRDB15	PRDB14	PRDB13	PRDB12	PRDB11	PRDB10	PRDB9	PRDB8
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X21	Bank 1, R21 DTBL	位名称	DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X22	Bank 1, R22 DTBH	位名称	DTB15	DTB14	DTB13	DTB12	DTB11	DTB10	DTB9	DTB8
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P

(续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0X23	Bank 1, R23 TMRBL	位名称	TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0	
		上电	0	0	0	0	0	0	0	0	1
		/RESET 和 WDT	0	0	0	0	0	0	0	0	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X24	Bank 1, R24 TMRBH	位名称	TMRB15	TMRB14	TMRB13	TMRB12	TMRB11	TMRB10	TMRB9	TMRB8	
		上电	0	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X25	Bank 1, R25 PWMCCR	位名称	PWMC E				TCEN	TCP2	TCP1	TCP0	
		上电	0	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	0	0	0	P	P	P	P	P
0X26	Bank 1, R26 PRDCL	位名称	PRDC7	PRDC6	PRDC5	PRDC4	PRDC3	PRDC2	PRDC1	PRDC0	
		上电	0	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X27	Bank 1, R27 PRDCH	位名称	PRDC1 5	PRDC1 4	PRDC1 3	PRDC1 2	PRDC1 1	PRDC1 0	PRDC9	PRDC8	
		上电	0	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X28	Bank 1, R28 DTCL	位名称	DTC7	DTC6	DTC5	DTC4	DTC3	DTC2	DTC1	DTC0	
		上电	0	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X29	Bank 1, R29 DTCH	位名称	DTC15	DTC14	DTC13	DTC12	DTC11	DTC10	DTC9	DTC8	
		上电	0	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P

地址	Bank名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0X2A	Bank 1, R2A TMRCL	位名称	TMRC7	TMRC6	TMRC5	TMRC4	TMRC3	TMRC2	TMRC1	TMRC0	
		上电	0	0	0	0	0	0	0	0	1
		/RESET和WDT	0	0	0	0	0	0	0	0	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X2B	Bank 1, R2B TMRCH	位名称	TMRC15	TMRC14	TMRC13	TMRC12	TMRC11	TMRC10	TMRC9	TMRC8	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X45	Bank 1, R45 TBPTL	位名称	TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X46	Bank 1, R46 TBPTH	位名称	HLB	RDS	TB13	TB12	TB11	TB10	TB9	TB8	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X47	Bank 1, R47 STKMON	位名称	STOV			STL4	STL3	STL2	STL1	STL0	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	0	0	0	P	P	P	P	P
0X48	Bank 1, R48 PCH	位名称			PC13	PC12	PC11	PC10	PC9	PC8	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	P	P	P	P	P	P	P
0X49	Bank 1, R49 LVDCR	位名称	LVDEN		LVDS1	LVDS0	LVDB				
		上电	0	0	0	0	1	0	0	0	
		/RESET和WDT	0	0	0	0	1	0	0	0	
		从休眠/空闲模式 唤醒	P	0	P	P	P	0	0	0	
0X47	Bank 2, R47 DACR	位名称								DAE	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	0	P
0X48	Bank 2, R48 DACD	位名称	DAD0[7]	DAD0[6]	DAD0[5]	DAD0[4]	DAD0[3]	DAD0[2]	DAD0[1]	DAD0[0]	
		上电	0	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	P	P	P	P	P

6.5 中断

eKTF5832 有 15 个中断 (外部, 内部)列表如下:

中断源		使能条件	中断标志	中断向量	优先级
内部 / 外部	复位	-	-	0	高 0
外部	INT	ENI + EXIE=1	EXSF	2	1
外部	引脚改变	ENI + ICIE=1	ICSF	4	2
内部	TCC	ENI + TCIE=1	TCSF	6	3
内部	LVD	ENI+LVDEN & LVDIE=1	LVDSF	8	4
内部	SPI	ENI + SPIIE=1	SPISF	C	5
内部	PWMPA	ENI+PWMAPIE=1	PWMA PSF	14	6
内部	PWMDA	ENI+PWMDIE=1	PWMD SFSF	16	7
内部	I2C 发送	ENI+ I2CTIE	I2CTSFSF	1A	8
内部	I2C 接收	ENI+ I2CRIE	I2CRSFSF	1C	9
内部	I2CSTOP	ENI+ I2CSTPIE	I2CSTPSFSF	1E	10
内部	PWMPB	ENI+PWMBPIE=1	PWMBPSFSF	24	11
内部	PWMDDB	ENI+PWMBDIE=1	PWMBDSFSF	26	12
内部	PWMPC	ENI+PWMCPPIE=1	PWMCPSFSF	2A	13
内部	PWMDC	ENI+PWMCDDIE=1	PWMCDSFSF	2C	14
内部	系统保持	ENI+SHIE	SHSF	3A	15

Bank0 R14~R19是用来记录中断请求标志的中断状态寄存器, Bank0 R1B~R20是中断屏蔽寄存器。ENI指令使能全局中断, DISI指令禁止全局中断。当一个使能的中断发生, 它的下一条指令跳到相应的中断向量地址运行。在离开中断服务子程序前和中断使能前必须清除中断标志位以避免反复中断。

中断状态寄存器的中断标志位(ICSF位除外)的置位与中断屏蔽位的状态以及是否执行了置位ENI指令无关。RETI 指令结束中断服务子程序并且使能全局中断(执行ENI指令)。

外部中断有一个片内数字噪声抑制电路(输入脉冲小于4个系统周期时间被当作噪声滤除), 当产生外部中断(下降沿)(若使能), 控制器将从地址002H处开始执行。

在进入中断服务子程序之前, ACC, R1, R3(Bit0~Bit6)和R4寄存器的内容将由硬件保存。如果另外一个中断产生, ACC, R1, R3 (Bit0~Bit6)和R4寄存器的内容将由新中断保存值覆盖。中断服务子程序结束后, ACC, R3(Bit0~Bit6) 和 R4将会自动恢复。

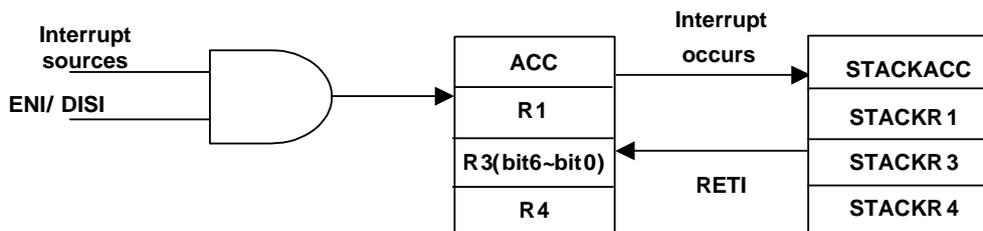


图6-6a 中断备份图

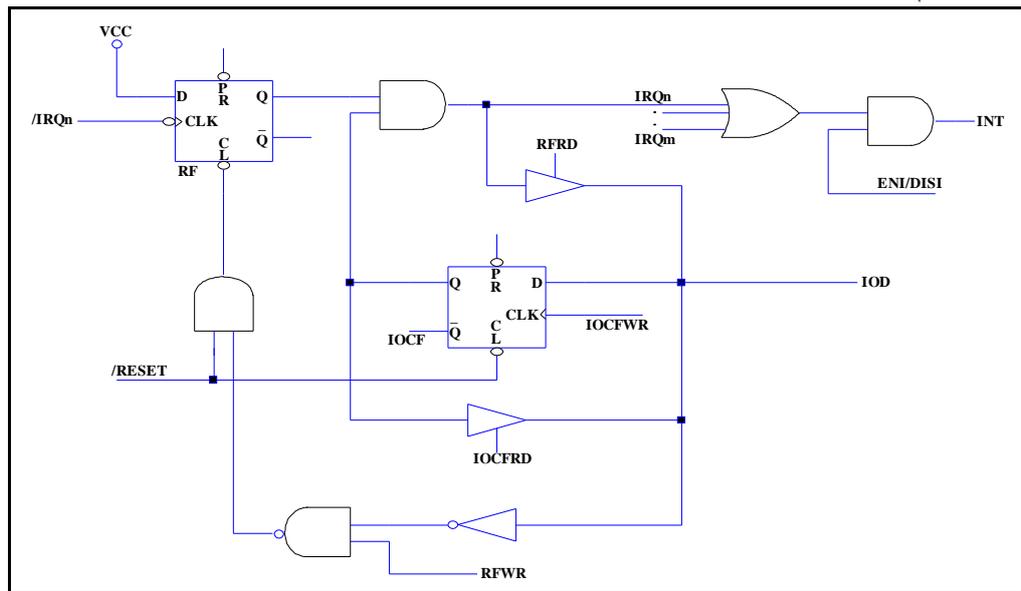


图 6-6b 中断输入电路

6.6 双PWM (脉宽调制)

6.6.1 概述

在 PWM 模式, PWMA~C产生16位解析度的PWM输出 (请参考下面的功能框图)。PWM 输出包含了时间周期和占空比周期, 保持输出高。PWM 的波特率是时间周期的倒数。

下图 6-7b; PWM 输出时序, 描述了时间周期和占空比之间的关系。

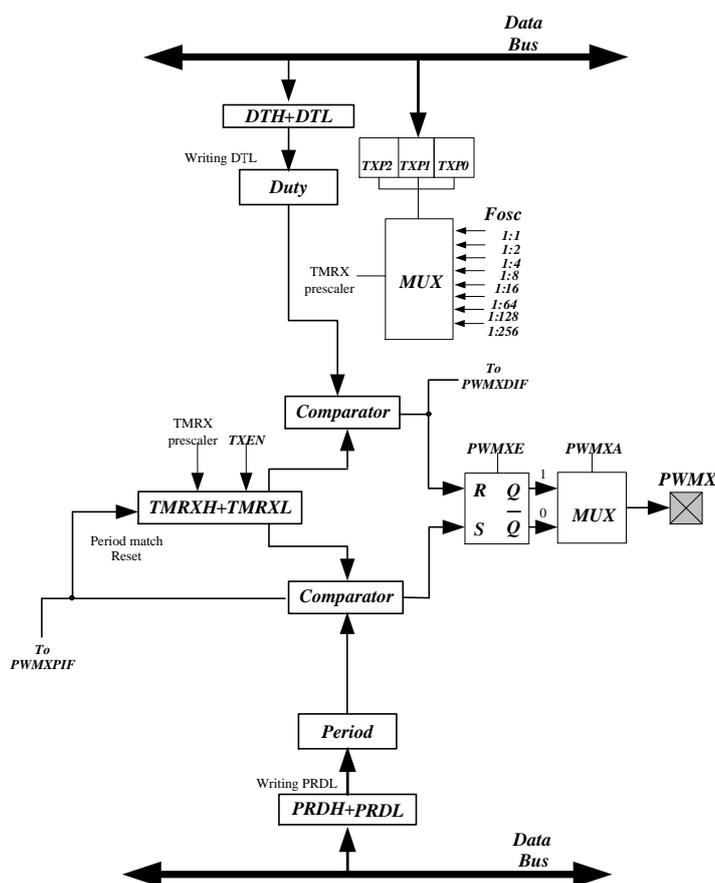


图 6-7a 双PWM功能框图

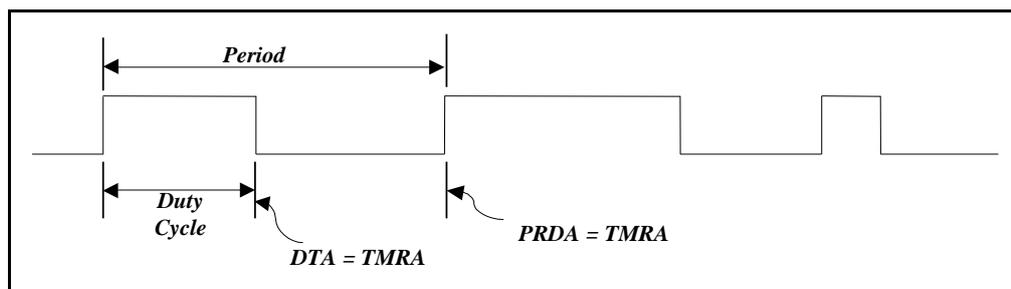


图 6-7b PWM输出时序

6.6.2 控制寄存器

R_BAN	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x16	SFR3	-	-	PWMCPSF	PWMCDSF	PWMBPSF	PWMBDSF	PWMAPSF	PWMADSF
			-	-	F	F	F	F	F	F
Bank 0	0x1D	IMR3	-	-	PWMCPI	PWMCDI	PWMBPI	PWMBDI	PWMAPI	PWMADI
			-	-	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x16	PWMSC R	-	-	-	-	-	PWMC S	PWMB S	PWMA S
			-	-	-	-	-	R/W	R/W	R/W
Bank 1	0x17	PWMA C R	PWMA E	-	-	-	TAEN	TAP2	TAP1	TAP0
			R/W	-	-	-	R/W	R/W	R/W	R/W
Bank 1	0x18	PRDA L	PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x19	PRDA H	PRDA1	PRDA1	PRDA13	PRDA12	PRDA11	PRDA10	PRDA9	PRDA8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1A	DTAL	DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1B	DTAH	DTA15	DTA14	DTA13	DTA12	DTA11	DTA10	DTA9	DTA8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1C	TMRA L	TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1D	TMRA H	TMRA1	TMRA1	TMRA13	TMRA12	TMRA11	TMRA10	TMRA9	TMRA8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1E	PWMB C R	PWMB E	-	-	-	TBEN	TBP2	TBP1	TBP0
			R/W	-	-	-	R/W	R/W	R/W	R/W
Bank 1	0x1F	PRDB L	PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x20	PRDB H	PRDB1	PRDB1	PRDB13	PRDB12	PRDB11	PRDB10	PRDB9	PRDB8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x21	DTBL	DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x22	DTBH	DTB15	DTB14	DTB13	DTB12	DTB11	DTB10	DTB9	DTB8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x23	TMRB L	TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x24	TMRB H	TMRB1	TMRB1	TMRB13	TMRB12	TMRB11	TMRB10	TMRB9	TMRB8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x25	PWMCC R	PWMCE	-	-	-	TCEN	TCP2	TCP1	TCP0
			R/W	-	-	-	R/W	R/W	R/W	R/W
Bank 1	0x26	PRDCL	PRDC7	PRDC6	PRDC5	PRDC4	PRDC3	PRDC2	PRDC1	PRDC0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x27	PRDCH	PRDC15	PRDC14	PRDC13	PRDC12	PRDC11	PRDC10	PRDC9	PRDC8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bank 1	0x28	DTCL	DTC7	DTC6	DTC5	DTC4	DTC3	DTC2	DTC1	DTC0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x29	DTCH	DTC15	DTC14	DTC13	DTC12	DTC11	DTC10	DTC9	DTC8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x2A	TMRCL	TMRC7	TMRC6	TMRC5	TMRC4	TMRC3	TMRC2	TMRC1	TMRC0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x2B	TMRCH	TMRC15	TMRC14	TMRC13	TMRC12	TMRC11	TMRC10	TMRC9	TMRC8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

6.6.3 加定时器计数器 (TMRX: TMRxH/TMRxL)

TMRX是16位带有程序分频比的时钟计数器。它们用于 PWM模式的波特率产生器。TMR只读。如果使用，可以通过设置TxEN位为“0”来关闭以节省耗电。TMRA, TMRB和TMRC，是内部设计，不能读。

6.6.4 PWM 时间周期 (PRDX: PRDxL/H)

PWM时间周期有16位解析度且通过写PRDX寄存器来定义。当TMRX与PRDX相等，在下一个累加周期内发生以下事件：

- 1) TMRX 清零
- 2) PWMX 引脚置为“1”

注意

如果占空比为“0”，则PWM的输出不能置位。

- 3) PWMXPSF 位置为“1”

计算 PWM时间周期，使用以下公式：

$$\text{周期} = (PRDX + 1) \times \left(\frac{1}{F_{osc}} \right) \times (TMRX \text{ 分频值})$$

例如：

$$PRDX = 49; F_{osc} = 4 \text{ MHz}; TMRX (0, 0, 0) = 1 : 1;$$

则

$$\text{周期} = (49 + 1) \times \left(\frac{1}{4M} \right) \times 1 = 12.5 \mu s$$

6.6.5 PWM 占空比(DTX: DTxH/DT1L)

PWM 占空比是通过写 DTX 寄存器来定义的，当 TMRX 清零时从DTX 到 DLX 锁存。当 DLX与TMRX相等时，PWMX引脚清零。DTX可以随时加载。然而，在DLX的当前值与TMRX相等之前它不能锁存到DLX中。

以下公式显示了如何计算PWM的占空比：

$$\text{占空比} = (DTX) \times \left(\frac{1}{F_{osc}} \right) \times (TMRX \text{ 分频值})$$

例如:

DTX = 10; Fosc = 4 MHz; TMRX (0, 0, 0) = 1 : 1;

则

$$\text{占空比} = (10) \times \left(\frac{1}{4M} \right) \times 1 = 2.5\mu s$$

6.6.6 PWM 编程过程/步骤

- 1) 加载 PWM 占空比到 DT
- 2) 加载 PWM 时间周期到 PRD
- 3) 通过写 Bank0-R1D 使能中断功能, 如果需要
- 4) 加载希望的定时器分频比
- 5) 使能 PWMX 功能, 例如, 使能 PWMXE 控制位
- 6) 最后, 使能 TMRX 功能, 例如, 使能 TXEN 控制位

如果应用在运行时需要改变 PWM 占空比和周期, 参考以下编程步骤:

- 1) 随时加载新的占空比(如果使用双 PWM 功能)
- 2) 加载新的周期。必须要注意加载周期的顺序。当 PWM 周期的低字节给了一个值, 则新的 PWM 周期加载到电路中。
- 3) 在下一个 PWM 周期将自动更新新的占空比和周期而产生一个新的 PWM 波形。

6.7 SPI (串行外围接口)

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0X36	SPICR	CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
			R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
Bank 0	0X37	SPIS	DORD	TD1	TD0	-	OD3	OD4	-	RBF
			R/W	R/W	R/W	-	R/W	R/W	-	R
Bank 0	0X38	SPIR	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
			R	R	R	R	R	R	R	R
Bank 0	0X39	SPIW	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
			R/W							
Bank 0	0X17	SFR4	-	-	-	-	SPISF	-	-	-
			-	-	-	-	R/W	-	-	-
Bank 0	0X1E	IMR4	-	-	-	-	SPIIE	-	-	-
			-	-	-	-	R/W	-	-	-

6.7.1 概述 & 特性

■ 概述:

图 6-8a & 6-8b 展示了 eKTF5832 如何通过 SPI 模块与其它器件通讯。如果 eKTF5832 是主控器件，它通过 SCK 引脚发送时钟信号，一组 8 位数据同时发送和接收。如果 eKTF5832 被定义为从器件，它的 SCK 引脚被设为输入引脚。数据基于时钟速率和选择的边沿不断的移位。用户也可以设置：

- SPI S Bit7(DORD)来决定 SPI 传输的顺序
- SPICR Bit3(SDOC) 控制 SDO 引脚在串行数据输出后的状态
- SPIS Bit 6(TD1) & Bit 5(TD0) 决定 SDO 状态输出的延时时间

■ 特点:

- 1) 可以工作在主模式或从模式
- 2) 三线或四线全双工同步通信
- 3) 可编程的通讯波特率
- 4) 可编程的时钟极性, (Bank0 R36 Bit7)
- 5) 能读取缓冲器满中断标志
- 6) SPI 发送顺序
- 7) 串行数据输出后 SDO 的状态选择
- 8) SDO 状态输出延时
- 9) SPI 握手信号引脚
- 10) 达到 8MHz(最大)位频率

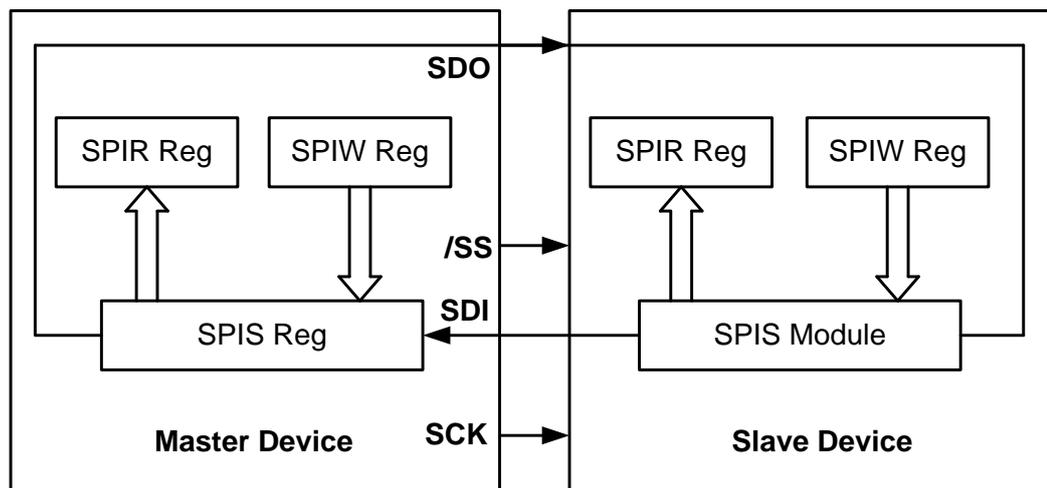


图 6-8a SPI 主/从机通信功能框图

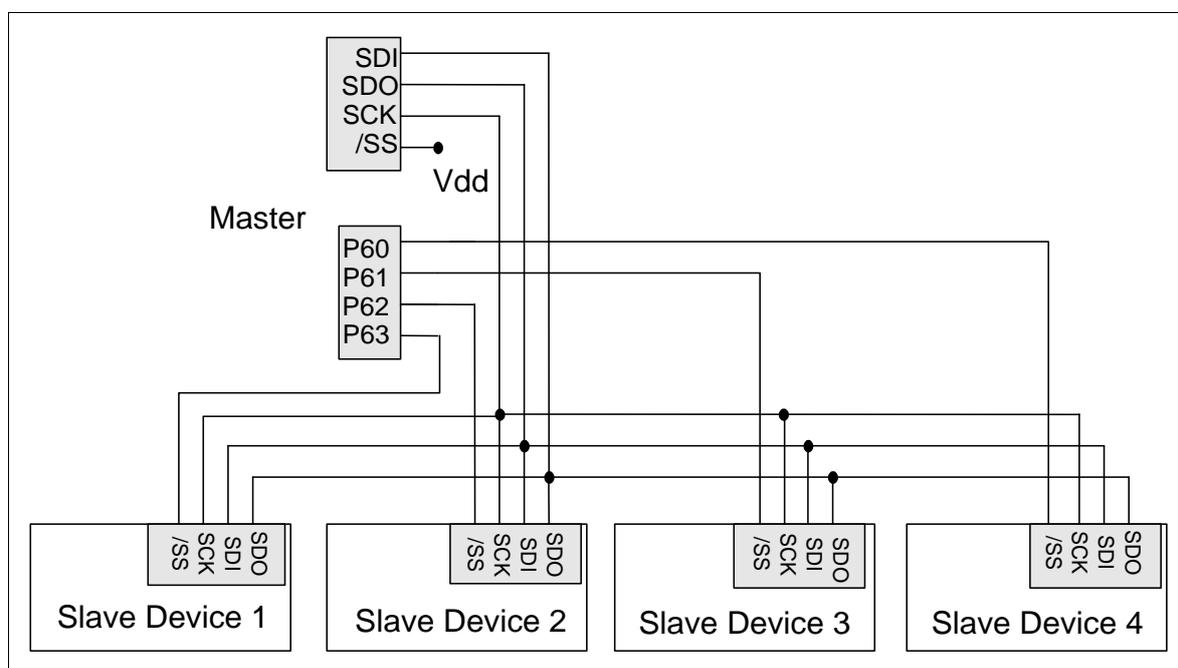


图 6-8b 单-主设备和多-从设备 SPI 配置

6.7.2 SPI 功能描述

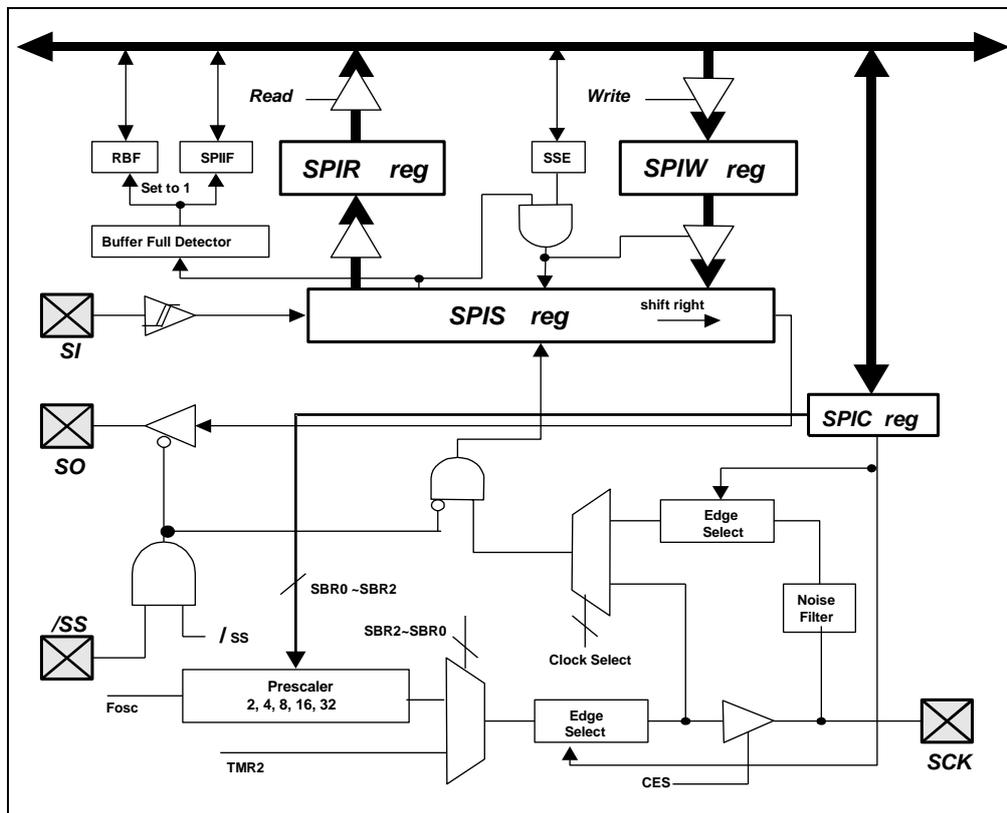


图 6-9a SPI 功能框图

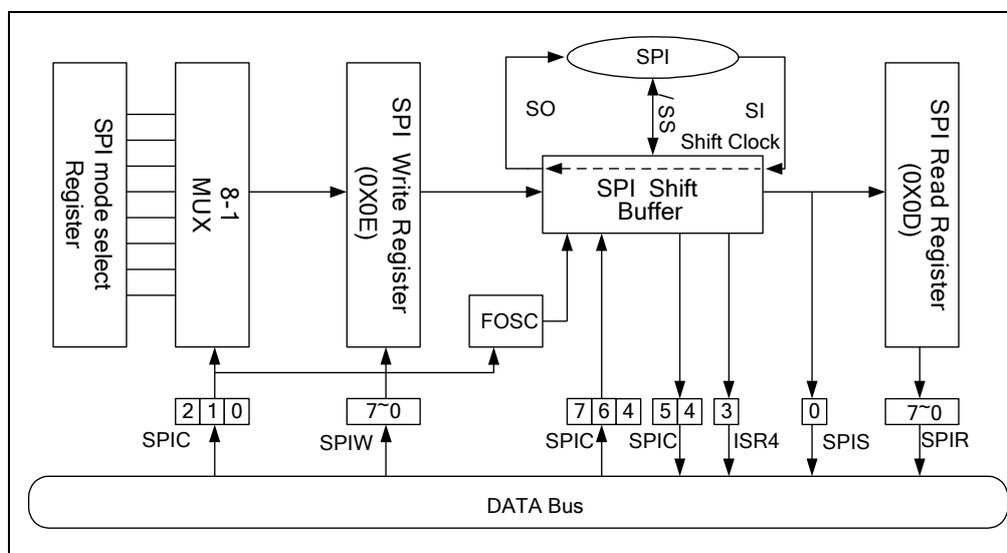


图 6-9b SPI 发送功能框图

以下描述了上图中每个模块通信的信号的功能:

- **P82/SI/TPS19:** 串行数据输入
- **P81/SO/TPS18:** 串行数据输出
- **P80/SCK/TPS17:** 串行时钟
- **P83/SS/TPS20:** /从机选择 (可选项)。在从模式中该引脚可能用到。
- **RBF:** 检测到缓冲器满置 1
- **缓冲器满检测:** 当 8 位数据移位完成后置 1。
- **SSE:** 加载 SPIS 寄存器中的值, 然后开始移位。如果仍然在通信则 SSE 位保持为“1”。移位完成后要清此标志。用户可以决定是否继续写数据。
- **SPIS 寄存器:** 字节移入移出。MSB 首先移位, SPIR 和 SPIW 寄存器是同时移位的。一旦数据被写, SPIS 开始发送/接收。当 8 位数据移位完成, 接收到的数据就移到 SPIR 寄存器。RBF(读缓冲器满)标志和 SPISF(SPI 中断)标志都置位。
- **SPIR 寄存器:** 读缓冲器。当 8 位数据移位完成, 这个缓冲器将会更新。在下一个接收完成之前数据必须被读取。当 SPIR 寄存器被读 RBF 标志位就被清零。
- **SPIW 寄存器:** 写缓冲器。该缓冲器拒绝任何写操作直到 8 位数据移位完成。
- **SBRS2~SBRS0:** 设定时钟频率/比率和时钟源
- **时钟选择:** 选择内部或外部时钟作为移位时钟
- **边沿选择:** 通过设定CES位来选择适当的时钟边沿

6.7.3 SPI信号 & 引脚描述

SI, SO, SCK, 和 /SS 这四个引脚的详细功能如下:

- **P82/SI/TPS19:**
 - 串行数据输入
 - 顺序接收, 高位 (MSB) 在前, 低位(LSB)在后。
 - 如果不选择, 定义为高阻抗。
 - 主设备和从设备要设置相同的时钟频率和时钟沿。
 - 接收字节更新发送字节。
 - 当SPI操作完成, RBF位被置位。
 - 时序如下图6-10a & 6-10b。
- **P81/SO/TPS18:**
 - 串行数据输出
 - 顺序发送, 高位(MSB)在前, 低位(LSB)在后

- 主设备和从设备要设置相同的时钟频率和时钟沿
- 接收字节更新发送字节
- 当SPI操作完成，CES位将被置位
- 时序如下图6-10a & 6-10b

■ **P80/SCK/TPS17:**

- 串行时钟
- 由主设备产生
- 同步SI和SO引脚上的数据通讯
- CES用于选择通讯边沿
- SBR0~SBR2用于决定通讯波特率
- 在从模式，CES, SBR0, SBR1, 和 SBR2位无效
- 时序如下图 6-10a & 6-10b

■ **P83//SS/TPS20:**

- 从机选通，接到低电平
- 由主设备产生，表示从设备(或多个)被选择接收数据
- 在第一个SCK周期出现之前为低电平，一直保持为低直到最后一个(第8个)周期完成
- 当/SS为高将忽略SI和SO引脚上的数据，因为SO不再驱动
- 时序如下图 6-10a & 6-10b

6.7.4 SPI 模式时序

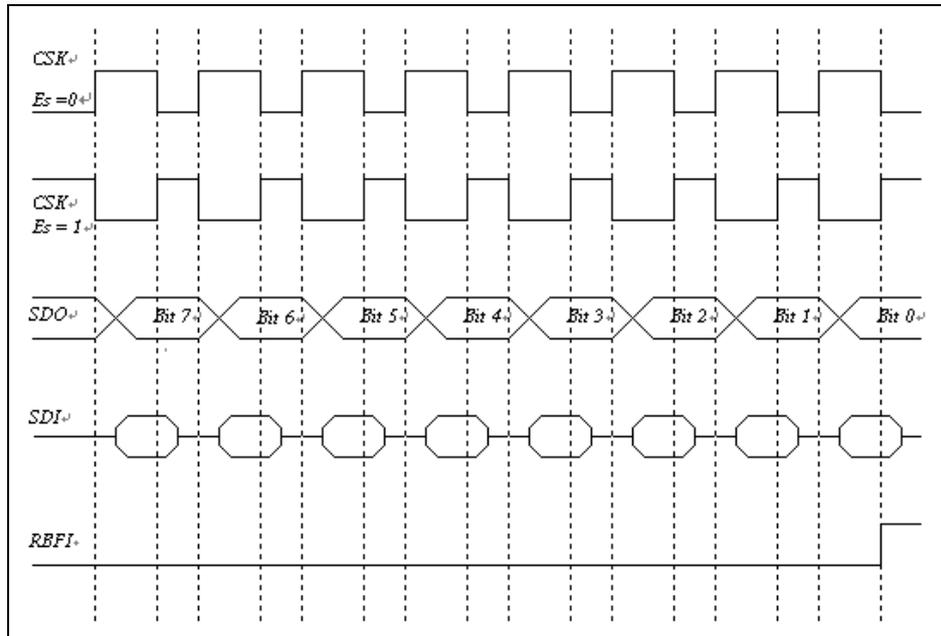


图 6-10a /SS禁止时的 SPI模式时序图

设定 CES 位来选择 SCK 边沿。波形如上图 6-10a，适用于 eKTF5832 在 /SS 禁止时的主或从模式。下图 6-10b 的波形图适用于 /SS 使能时的从模式

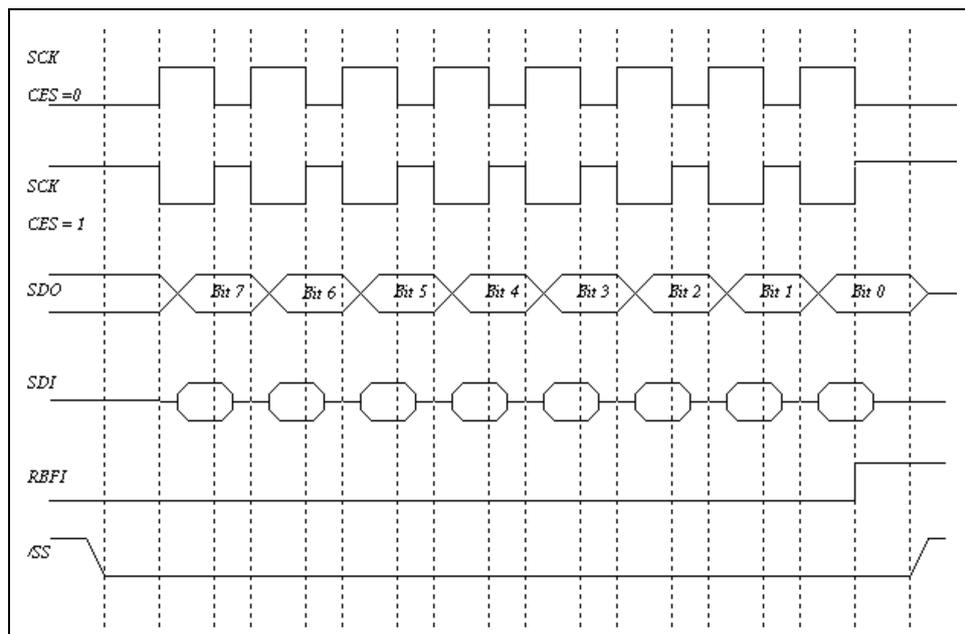


图 6-10b /SS使能时 SPI模式的时序图

6.8 I²C 功能

eKTF5832 上电时 I²C 功能和发送/接收引脚默认是使能的。

■ I²C 电路寄存器:

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x30	I2CCR1	Strobe /Pend	IMS	ISS	STOP	SAR_EMPTY	ACK	FULL	EMPTY
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x31	I2CCR2	I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
			R	R/W	R/W	R	R/W	R/W	R/W	R/W
Bank 0	0x32	I2CSA	SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x33	I2CDB	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x34	I2CDAL	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x35	I2CDAH	-	-	-	-	-	-	DA9	DA8
			-	-	-	-	-	-	R/W	R/W
Bank 0	0x17	SFR4	-	-	-	-	-	I2CSTPIF	I2CRSF	I2CTSF
			-	-	-	-	-	R/W	R/W	R/W
Bank 0	0x1E	IMR4	-	-	-	-	-	I2CSTPIE	I2CRIE	I2CTIE
			-	-	-	-	-	R/W	R/W	R/W

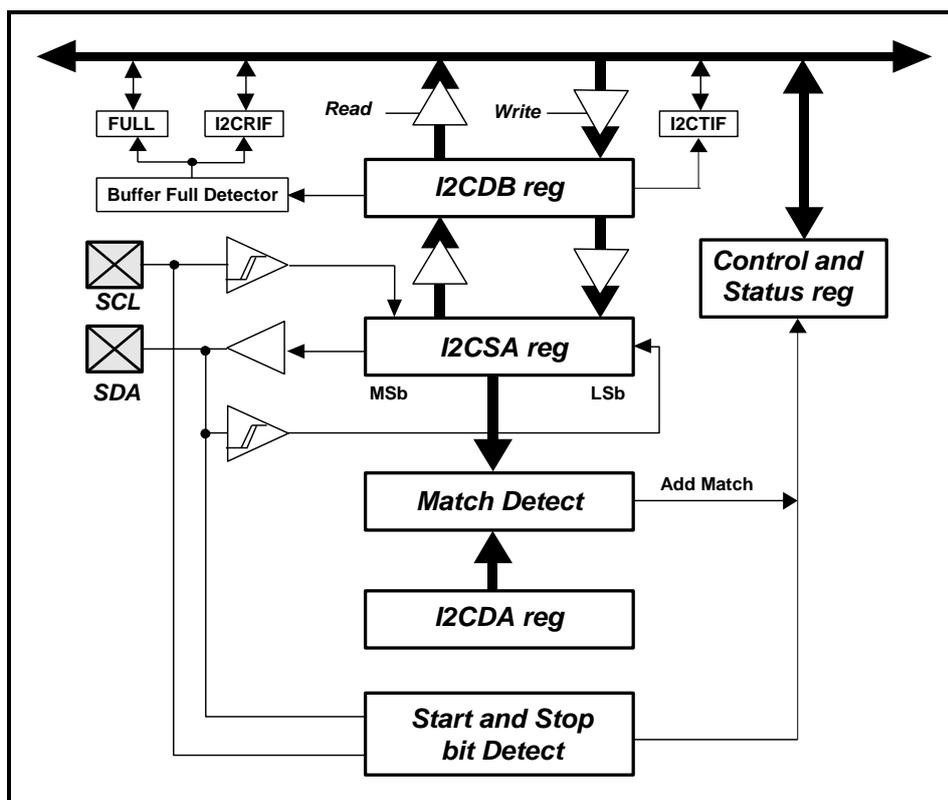


图6-11 eKTF5832 I²C 结构图

eKTF5832 支持双向，2 线总线，7/10 位地址，数据发送的协议。发送数据到总线上的设备定义为发送器，接收数据的设备定义为接收器。总线是由可产生串行时钟(SCL)，控制总线存取，且产生开始和停止条件的主设备控制的。主设备和从设备都可以作为发送器和接收器，但是主设备决定了哪个模式被激活。

SDA 和 SCL 都是双向的，通过一个上拉电阻连接到电源的正极，当总线空闲时，两条线都为高电平。连接到总线的设备的输出阶必须有漏极开路或集电极开路来执行线与功能。数据在 I²C 总线上传送速率在标准模式达到 100 kbit/s，在快速模式达到 400 kbit/s。

SDA 线上的数据在时钟周期的高电平时必须稳定。数据线的高电平或低电平状态只有在 SCL 线上的时钟信号为低电平时可以改变。

I²C 中断的发生描述如下：

条件	主/从设备	发送地址	发送数据	停止
主设备发送 (发送到从接收器)	主设备	发送中断	发送中断	停止中断
	从设备	接收中断	接收中断	停止中断
主设备接收 (读从发送器)	主设备	发送中断	接收中断	停止中断
	从设备	发送中断	发送中断	停止中断

I²C 总线中，唯一的情况成立时可以定义为开始(S)和停止(P)条件。

SDA 线上从高电平到低电平的改变且 SCL 上为高电平时的唯一情况下，预示着开始条件。

SDA 线上从低电平到高电平的改变且 SCL 上为高电平时定义为停止条件

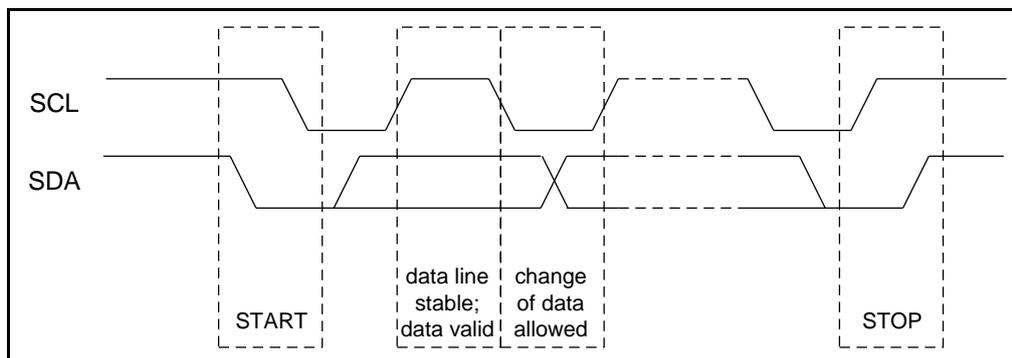


图 6-12 I²C 发送条件

6.8.1 7位从机地址

主发送器发送到从接收器。传输方向不改变。

主设备在第一个字节后立即读取从设备。在首个应答信号时刻，主发送器成为主接收器并且从接收器成为从发送器。首个应答信号仍由从设备产生。STOP 条件由主设备产生，它先前发送一个非应答信号(A)。主发送器与主接收器的区别仅仅是 R/W 位。如果 R/W 为“0”，主设备将为发送器，否则，主设备将为接收器(R/W bit=“1”)。

主发送器/接收器和从发送器/接收器之间的通信描述如下图 6-13a & 6-13b。

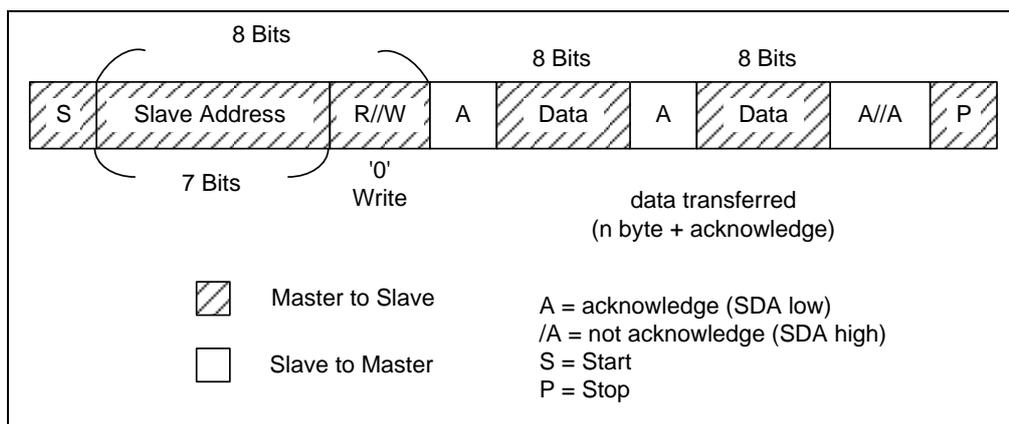


图 6-13a 7位从地址下，主发送器发送到从接收器

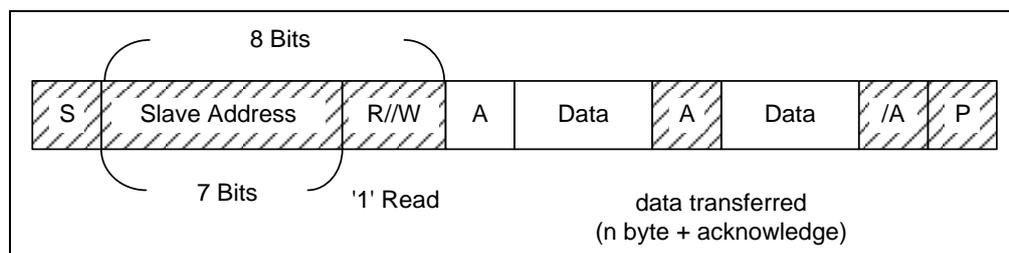


图 6-13b 7位从地址下，主-接收器读取从发送器

6.8.2 10位从机地址

在 10 位从地址模式中，使用 10 位寻址以利用保留组合 11110XX 作为紧接 START(S) 信号或重复 START (Sr) 条件的首字节的前 7 位。首字节的前 7 位为 11110XX 组合，它的最后两位(XX)是 10 位地址的两个最高有效位。如果 R/W 位为“0”，紧随应答信号的第二个字节是 10 位从地址中的 8 位地址位；换句话说，第二个字节仅仅是由从设备到主设备的下一个传送数据。首字节 11110XX 将使用从地址寄存器(I2CSA)发送，第二个字节 XXXXXXXX 将使用数据缓冲器(I2CDB)发送。

10位从地址模式数据传送的格式在图6-14a ~ 6-14e 10位从地址模式中加以说明。

■ 10-位从地址下主-发送器发送到从-接收器

当从设备由主设备接收到 START 位后的首字节，每个从设备将首字节的 7 位(11110XX) 与它们本身的地址做比对，并且判断第八位(R/W)，如果 R/W 位为“0”，从设备将会返回应答信号 (A1) 并且可能由多个从设备会返回此应答信号。然后，所有的从设备将继续比对第二个地址(XXXXXXX)，如果有从设备发生匹配，仅可能有一个从设备返回应答信号(A2)。匹配从设备在接收到 STOP 条件或不同从地址接收到后跟随的重复 START 条件前，它是一直可被主设备寻址。

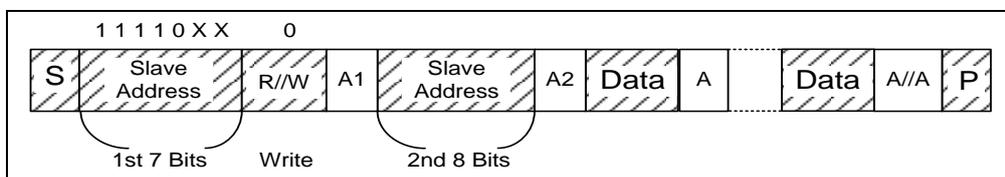


图 6-14a 10 位从地址下主发送器发送到从接收器

■ 10 位从地址下主接收器读取从发送器

直到并包括应答信号位 A2，通信过程与主发送器寻址从接收器部分的描述一致。在应答信号(A2)之后，一个重复的 START 条件(Sr)后随 7 位从地址(11110XX)，但是第八位 R/W 为“1”，被寻址从设备将返回应答信号(A3)。如果从设备接收到重复 START(Sr)条件和首字节(11110XX)的 7 位，所有从设备将比对它们自身的地址并测试第八位(R/W)，但是因为 R/W = 1，所以没有任何其它从设备会返回应答信号。

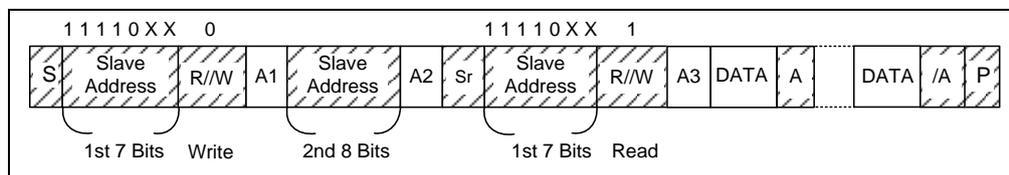


图 6-14b 10 位从地址下主接收器读取从发送器

■ 主设备以 10 位地址寻址一个从设备，并且在同一从设备发送和接收数据

首先，发送过程与“10 位从地址下主发送器发送到从接收器”部分相同，然后，主设备可以开始发送数据到从设备。如果从设备接收到紧紧跟随重复 START(Sr)条件的应答信号或非应答信号，则重复“10 位从地址下主接收器读取从发送器”部分过程。

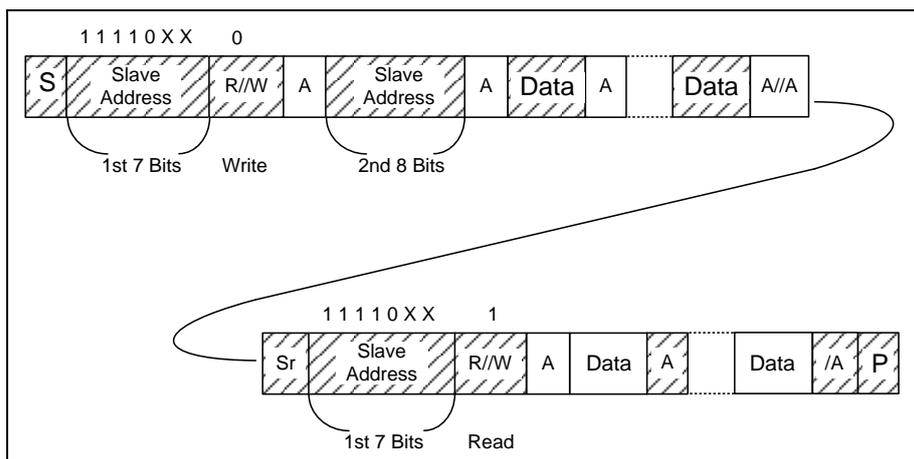


图 6-14c 主设备以10位地址寻址一个从设备并且在同一从设备发送和接收数据

■ 主设备以 10 & 7 位从地址发送数据到两个或多于两个从设备

10位地址，数据传送格式的初始操作和上图“10位从地址下主发送器发送到从接收器”相同，上图描述了如何发送数据到从设备。如果主设备发送完成，并且想发送数据到另外一个设备，主设备就必须寻址新的从设备，如果主设备想以7-位和10-位从地址模式发送数据，在START或重复START条件后，7-位和10-位地址可被发送，描述如下图。

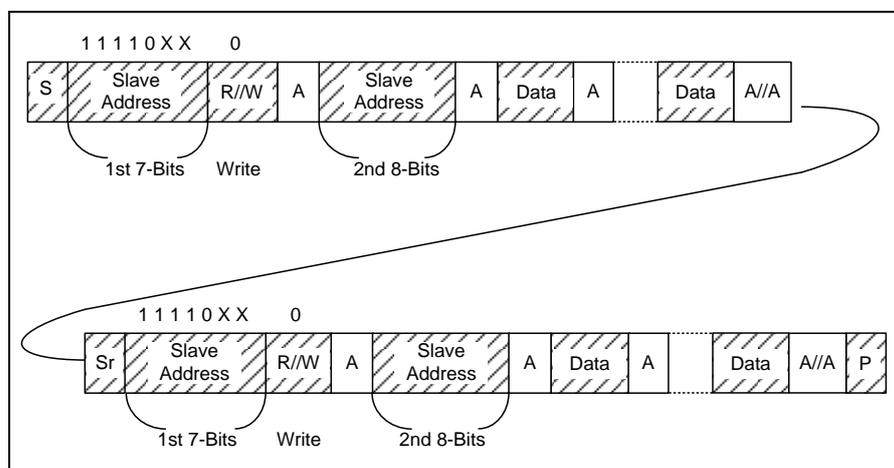


图 6-14d以10-位从地址发送数据到多于一个从设备

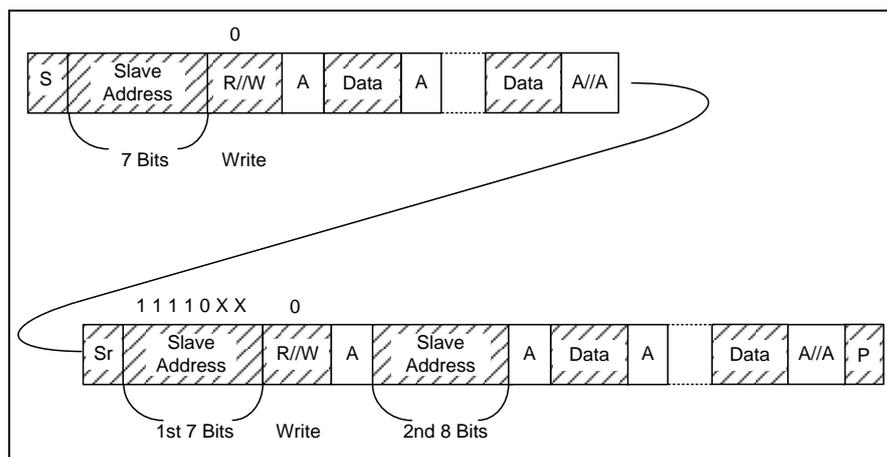


图 6-14e 7位和10位从地址模式

6.8.3 主模式

在发送 (接收) 串行数据时, I²C 操作如下:

- 1) 设置 I2CTS1~0, I2CCS, 和 ISS 位以选择 I²C 发送时钟源。
- 2) 设置 I2CEN 和 IMS 位使能 I²C 主设备功能。
- 3) 写从地址到 I2CSA 寄存器和 IRW 位来选择读或写。
- 4) 设置 strobe 位来开始发送然后检查 I2CTS_F (I2CTS_F) 位。
- 5) 写 1st 数据到 I2CDB 寄存器, 置位 strobe 位, 然后检查 I2CTS_F (I2CRS_F) 位。
- 6) 写 2nd 数据到 I2CDB 寄存器, 置位 strobe 位, STOP 位, 然后检查 I2CTS_F (I2CRS_F) 位。

6.8.4 从机模式 I²C 发送

在接收 (发送) 串行数据时, I²C 操作如下:

- 1) 设置 I2CTS1~0, I2CCS, 和 ISS 位来选择 I²C 发送时钟源。
- 2) 设置 I2CEN 和 IMS 位来使能 I²C 从设备功能。
- 3) 写设备地址到 I2CDA 寄存器。
- 4) 检查 I2CRS_F (I2CTS_F) 位, 读 I2CDB 寄存器 (地址), 然后清 Pend 位。
- 5) 检查 I2CRS_F (I2CTS_F) 位, 读 I2CDB 寄存器 (1st 数据), 然后清 Pend 位。
- 6) 检查 I2CRS_F (I2CTS_F) 位, 读 I2CDB 寄存器 (2nd 数据), 然后清 Pend 位。
- 7) 检查 I2CSTPS_F 位, 结束发送。

6.9 振荡器

6.9.1 振荡模式

eKTF5832 可工作在一种振荡模式，例如，内部 RC 振荡模式(IRC)。用户可根据 OSC0 来选择主振荡模式，通过设置代码选项寄存器的 FSS 来设置副振荡器，从而完成所有振荡模式的设置。

■ 由 OSC0 定义的主振荡模式

主振荡模式	OSC0
IRC (内部RC振荡模式; 默认) RCOUT(P74)作为I/O引脚	1
IRC (内部RC振荡模式) RCOUT(P74)作为时钟输出引脚	0

■ 最大工作速度概要

条件	VDD	最大工作频率 (MHz)
1条指令周期为两个时钟周期	2.4	4.0
	3	8.0
	4	12.0
	5	16.0

6.9.2 内部 RC 振荡模式

eKTF5832 提供了通用内部 RC 模式，默认频率为 4MHz。内部 RC 振荡模式还有其它工作频率(16 MHz, 12 MHz, 8 MHz, 6 MHz, 1 MHz)，可通过代码选项寄存器的 RCM2 ~RCM0 来设置。下表描述了校正的典型偏移率。

■ 内部 RC 偏移率(Ta=25°C, VDD=3.6V±5%, VSS=0V)

内部 RC 频率	偏移率			
	温度 (-40°C~+85°C)	电压 (2.5V~3.6V)	制程	总计
1MHz	±2%	±1%	±1%	±4%
4MHz	±2%	±1%	±1%	±4%
6MHz	±2%	±1%	±1%	±4%
8MHz	±2%	±1%	±1%	±4%
12MHz	±2%	±1%	±1%	±4%
16MHz	±2%	±1%	±1%	±4%

注意： 这些理论值仅供参考，实际值可能会根据实际条件不同。

6.10 上电探讨

任何微控制器不可能在提供电压稳定之前就开始正常工作。eKTF5832 内部有一个能检测电压 2.2V 的上电检测器(POVD)。如果电压迅速上升(时间低于 50 ms)，它将工作的更好。然而在要求严格的应用下，仍然需要附加外部电路以解决上电复位问题。

6.11 外部上电复位电路

下图 6-15 电路给出了由外部 RC 提供复位脉冲的外部电路。脉冲宽度(时间常数)应保持足够长的时间使 VDD 达到最小工作电压。这个电路应用在电源电压上升时间比较慢的情况。因为 /RESET 引脚上的驱动电流大约 $\pm 5\mu\text{A}$ ，所以建议 R 值不应大于 40 K Ω 。这种方法使复位引脚上的电压低于 0.2V。二极管(D)在掉电时作为短路回路，将电容 C 迅速完全放电，限流电阻(Rin)防止大电流或 ESD(静电放电)进入 /RESET 引脚。

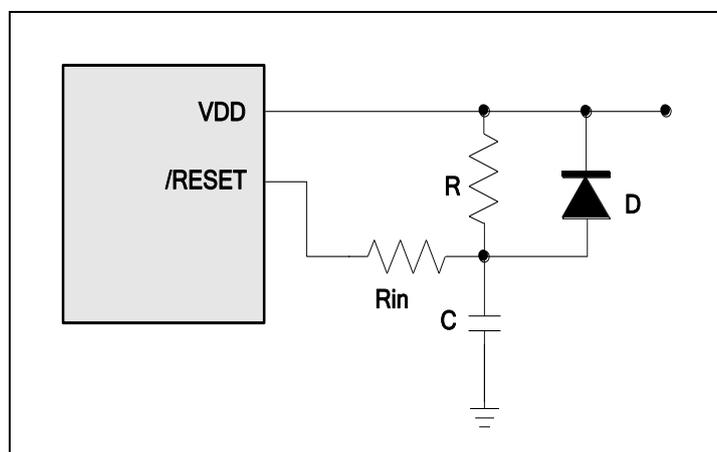


图6-15 外部上电复位电路

6.12 残留电压保护

当更换电池时，单片机的电源 VDD 断开，但仍然存在残留电压。残留电压可能小于最低工作电压 VDD，但不为 0。这种情况下可能导致复位不良。下图 6-16a & 6-16b 是防止残留电压的保护电路。

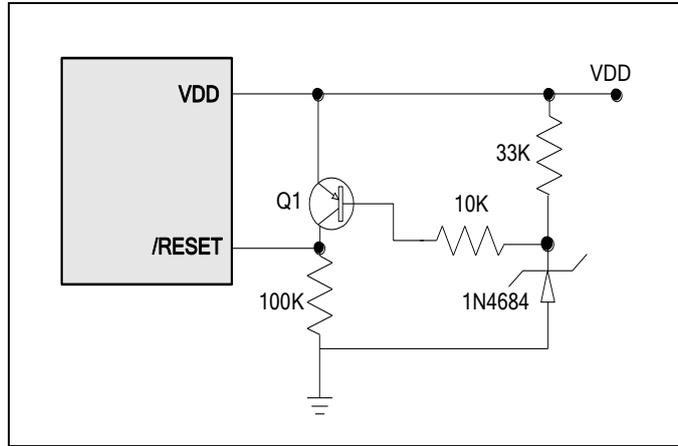


图 6-16a 残留电压保护电路1

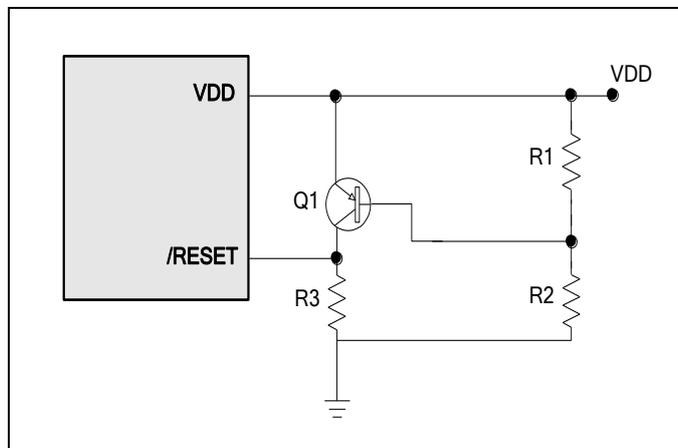


图 6-16b 残留电压保护电路2

6.13 代码选项

6.13.1 代码选项寄存器(Word 0)

Word 0								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
助记符	-	-	IRCWUT	-	-	HLFS	HLP	LVR1
1	高	高	32 clks	高	高	低速	低	高
0	低	低	8 clks	低	低	正常	高	低
默认	0	0	0	1	0	0	0	0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	LVR0	RESETEEN	ENWDWT	NRHL	NRE	-	-	-
1	高	/RST	使能	8/fc	禁止	高	高	高
0	低	P72	禁止	32/fc	使能	低	低	低
默认	0	0	0	0	0	0	0	0

Bits 15~14, 11: 未使用，一直为 "0"。

Bit 13 (IRCWUT): IRC 切换时间(切换到正常模式)

0: 32 个时钟

1: 8 个时钟(默认)

CPU 模式转换	IRC 频率	CPU 开始工作前的等待时间
休眠 → 正常 空闲 → 正常 低速 → 正常	12M, 16M	WSTO + 32 clocks (主频)
	1M, 4M, 6M, 8M	WSTO + 8/32 clocks (主频)
休眠 → 低速 空闲 → 低速	32kHz	WSTO + 8 clocks (副频)

Bits 12: 未使用，一直为 "1"。

Bit 10 (HLFS): 复位后选择到正常模式或低速模式

1: 当发生复位时，CPU 选择进入低速模式。

0: 当发生复位时，CPU 选择进入正常模式(默认)

Bit 9 (HLP): 功率损耗选择

1: 低功率损耗，应用在工作频率 4MHz 或以下

0: 高功率损耗，应用在工作频率 4MHz 以上

Bits 8~7 (LVR1~LVR0): 低电压复位使能位

LVR1, LVR0	VDD 复位电压	VDD 释放电压
00	NA (上电复位，默认)	
01	2.4V	2.6V
10	2.8V	3.0V
11	3.5V	3.7V

注意*: 如果 VDD < 2.4V，并保持5μs, IC将复位。

如果VDD < 2.8V并保持5μs, IC将复位。

如果VDD < 3.5V并保持5μs, IC将复位。

Bit 6 (RESETEN): P72//RESET 引脚选择位

1: 使能, /RESET 引脚

0: 禁止, P72 引脚(默认)

Bit 5 (ENWDT): WDT 使能位

1: 使能

0: 禁止(默认)

Bit 4 (NRHL): 噪音抑制高/低脉宽定义位

1: 脉宽等于 $8/f_c$ [s] 时作为有效信号

0: 脉宽等于 $32/f_c$ [s] 时作为有效信号(默认)

Bit 3 (NRE): 噪音抑制使能位

1: 禁止

0: 使能(默认)。在低速模式, 空闲模式, 和休眠模式, 噪音抑制电路总是禁止的。

Bits 2~0: 未使用, 一直为 "0"。

6.13.2 代码选项寄存器(Word 1)

Word 1								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
助记符	-	-	FSS					
1	高	高	32K	高	高	高	高	高
0	低	低	16K	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	RCM2	RCM1	RCM0			OSC0	RCOUT
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	1	1	0	0	0	0

Bit 15~14: 未使用, 一直为 "0"。

Bits 13 (FSS): 副频模式选择位

1: 副频为 32kHz

0: 副频为 16kHz

注意: 不管 FSS[1:0]位如何设置 WDT 频率总是 16kHz。

Bits 12~7: 未使用, 一直为 "0"。

Bits 6~4 (RCM2~RCM0): IRC 频率选择

*与控制寄存器 Bank0 RE RCM2~RCM0 一致。

RCM2	RCM1	RCM0	频率(MHz)
0	0	0	4
0	0	1	1
0	1	0	6
0	1	1	8 (默认)
1	0	0	12
1	0	1	16

Bits 3~2: 未使用，一直为 "0"

Bit 1 (OSC0): 主振荡器模式选择位

主振荡器模式	OSC0
IRC (内部 RC 振荡模式; 默认) RCOUT(P74)作为 I/O 引脚	0
IRC (内部 RC 振荡模式) RCOUT(P74)作为时钟输出引脚	1

Bit 0 (RCOUT): IRC 模式下系统时钟输出使能位

1: OSC0 引脚漏极开路

0: OSC0 输出指令周期时间 (默认)

6.13.3 代码选项寄存器(Word 2)

Word 2								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
助记符	-	SHEN	SHCLK1	SHCLK0	BOREN	BORT2	BORT1	BORT0
1	高	禁止	高	高	禁止	高	高	高
0	低	使能	低	低	使能	低	低	低
默认	0	0	0	0	1	0	0	0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	-	-	I2COPT	TPPSB	TPECS	-	-
1	高	高	高	高	VDD	内部	高	高
0	低	低	低	低	LDO	外部	低	低
默认	0	0	0	0	0	0	1	1

Bit 15: 未使用，一直为 "0"。

Bit 14 (SHEN): 系统保持使能位

1: 禁止

0: 使能

Bits 13~12 (SHCLK1~SHCLK0): 系统保持时钟选择位(除 32kHz 时钟源)

SHCLK1~0	系统保持时钟
00	4 个时钟(默认)
01	2 个时钟
10	8 个时钟
11	16 个时钟

Bit 11 (BOREN): BOR 使能位

1: BOR 禁止(默认)

0: BOR 使能

Bits 10~8 (BORT2~ BORT0)

BORT 2~0	BOR取样时间(μs)
000	总是开启(默认)
001	16000
010	8000
011	4000
100	2000
101	1000
110	500
111	250

Bit 7~5: 未使用，一直为 "0"。

Bit 4 (I2COPT): I2C 引脚选择位。用于转换 I2C 功能的引脚位置。

1: 设置 I2C 引脚在 P73 (SDA1)和 P74 (SCL1)。

0: 设置 I2C 引脚在 P70 (SDA0) 和 P71 (SCL0) (默认)

*与控制寄存器 Bank 0 R31 I2COP 一致

Bit 3 (TPPSB): TK 电源选择位

1: TK 电源从 VDD

0: TK 电源从 LDO (默认)

Bit 2 (TPECS): TPC 外部电容器选择位

1: 内部，TPC 引脚悬浮

0: 外部，TPC 引脚连接一个电容器至 GND(默认)

Bits 1~0: 未使用，一直为 "0"。

6.13.4 代码选项寄存器(Word 3)

Word 3								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
助记符	-	-	-	-	-	-	-	-
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	-	ID5	ID4	ID3	ID2	ID1	ID0
1	高	高	客户 ID					
0	低	低						
默认	0	1						

Bits 15~7: 未使用，一直为 "0"。

Bit 6: 未使用，一直为 "1"。

Bits 5~0 (ID5~ID0): 用户的 ID 代码

6.14 指令集

指令集的每条指令为 15 位字宽，由操作码和一个或多个操作数组成。一般情况下，执行一条指令需要一个指令周期(一条指令需要两个时钟周期)，除非程序计数器是通过指令"MOV R2,A," "ADD R2,A,"或算术指令或逻辑指令对 R2 的操作进行改变(如,"SUB R2,A," "BS(C) R2,6," "CLR R2," 等)。在这种情况下，这些指令需要两个指令周期。

如果因为某些原因，规格书中的指令周期不适合特定的应用，尝试改变指令如下：

- "LCALL", "LJMP", "JMP", "CALL", "RET", "RETL", "RETI", 或条件跳转指令 ("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA") 为真时，执行为两个指令周期。对程序计数器写的指令也要两个指令周期。

另外,指令集有以下特性:

- 1) 任何寄存器的每个位可以被置 1，清零，或直接测试。
- 2) I/O 数据寄存器可看作一般寄存器，即同样的指令可以对 I/O 数据寄存器进行操作。

■ 指令集表:

在以下指令集表中, 以下符号定义为:

"R" 寄存器(包括通用寄存器和工作寄存器) 中某一个指定的寄存器。

"b" 当前寄存器"R"的一个指定位。

"k" 8 或 10 位常数或立即数。

助记符	操作	受影响的状态位
NOP	无操作	无
DAA	累加器A的十进制转换	C
SLEP	0 → WDT, 停止振荡	T,P
WDTC	0 → WDT	T,P
ENI	使能中断	无
DISI	禁止中断	无
RET	[栈顶] → PC	无
RETI	[栈顶] → PC, 使能中断	无
RESET	软件设备复位	所有寄存器 = 复位值 标志位* = 复位值
TBWR	数据表写开始指令	无
INT k	PC+1 → [SP], k*2 → PC	无
BTG R,b	位翻转 ;/(R)->R *范围R5~RA	无
MOV R,A	A → R	无
CLRA	0 → A	Z
CLR R	0 → R	Z
SUB A,R	R-A → A	Z,C,DC,OV,N
SUB R,A	R-A → R	Z,C,DC,OV,N
DECA R	R-1 → A	Z,C,DC,OV,N
DEC R	R-1 → R	Z,C,DC,OV,N
OR A,R	A ∨ R → A	Z,N
OR R,A	A ∨ R → R	Z,N
AND A,R	A & R → A	Z,N
AND R,A	A & R → R	Z,N
XOR A,R	A ⊕ R → A	Z,N
XOR R,A	A ⊕ R → R	Z,N
ADD A,R	A + R → A	Z,C,DC,OV,N
ADD R,A	A + R → R	Z,C,DC,OV,N

(续)

助记符	操作	受影响的状态位
MOV A,R	$R \rightarrow A$	Z
MOV R,R	$R \rightarrow R$	Z
COMA R	$\neg R \rightarrow A$	Z,N
COM R	$\neg R \rightarrow R$	Z,N
INCA R	$R+1 \rightarrow A$	Z,C,DC,OV,N
INC R	$R+1 \rightarrow R$	Z,C,DC,OV,N
DJZA R	$R-1 \rightarrow A$, 如果为0跳过下一条	无
DJZ R	$R-1 \rightarrow R$, 如果为0跳过下一条	无
RRCA R	$R(n) \rightarrow A(n-1)$, $R(0) \rightarrow C, C \rightarrow A(7)$	C, N
RRC R	$R(n) \rightarrow R(n-1)$, $R(0) \rightarrow C, C \rightarrow R(7)$	C, N
RLCA R	$R(n) \rightarrow A(n+1)$, $R(7) \rightarrow C, C \rightarrow A(0)$	C, N
RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C, C \rightarrow R(0)$	C,N
SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	无
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
JZA R	$R+1 \rightarrow A$, 如果为0跳过下一条	无
JZ R	$R+1 \rightarrow R$, 如果为0跳过下一条	无
BC R,b	$0 \rightarrow R(b)$	无<注意1>
BS R,b	$1 \rightarrow R(b)$	无<注意2>
JBC R,b	如果 $R(b)=0$, 则跳过下一条	无
JBS R,b	如果 $R(b)=1$, 则跳过下一条	无
CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	无
JMP k	$(Page, k) \rightarrow PC$	无
MOV A,k	$k \rightarrow A$	无
JE R	比较R与ACC, =则跳过下一条	无
JGE R	比较R与ACC, >则跳过下一条	无
JLE R	比较R与ACC, <则跳过下一条	无
OR A,k	$A \vee k \rightarrow A$	Z,N
JE k	比较K与ACC, =则跳过下一条	无
TBRDA R	$ROM[(TABPTR)] \rightarrow R,A$ $A \leftarrow$ 程序代码(低字节); $R \leftarrow$ 程序代码(高字节)	无
AND A,k	$A \& k \rightarrow A$	Z,N

(续)

助记符	操作	受影响的状态位
SJC k	如果进位, 跳至K 如果C=1 PC+1+offset → PC *offset = -128 ≤ k ≤ 127	无
SJNC k	如果不进位, 跳至K 如果C=0 PC+1+offset → PC *offset = -128 ≤ k ≤ 127	无
SJZ k	如果为零, 跳至K 如果Z=1 PC+1+offset → PC *offset = -128 ≤ k ≤ 127	无
XOR A,k	$A \oplus k \rightarrow A$	Z,N
SJNZ k	如果不为零, 跳至K 如果 Z=0 PC+1+offset → PC *offset = -128 ≤ k ≤ 127	无
RRA R	$R(n) \rightarrow A(n-1), R(0) \rightarrow A(7)$	N
RR R	$R(n) \rightarrow R(n-1), R(0) \rightarrow R(7)$	N
RETL k	k → A, [栈顶] → PC	无
XCH R	$R \leftrightarrow A$	无
RLA R	$R(n) \rightarrow A(n+1), R(7) \rightarrow A(0)$	N
RL R	$R(n) \rightarrow R(n+1), R(7) \rightarrow R(0)$	N
SUB A,k	$k-A \rightarrow A$	Z,C,DC,OV,N
SUBB A,R	$R-A-/C \rightarrow A$	Z, C, DC, OV, N
SUBB R,A	$R-A-/C \rightarrow R$	Z, C, DC, OV, N
SBANK k	$K \rightarrow R1(5:4)$	无
GBANK k	$K \rightarrow R1(3:0)$	无
LCALL k	下一条指令: k kkkk kkkk kkkk PC+1 → [SP], k → PC	无
LJMP k	下一条指令: k kkkk kkkk kkkk K → PC	无
TBRD R	ROM[(TABPTR)] → R	无
ADD A,k	$k+A \rightarrow A$	Z,C,DC,OV,N
NEG R	2进制补码, /R +1 → R	Z,C,DC,OV,N
ADC A,R	$A+R+C \rightarrow A$	Z,C,DC,OV,N
ADC R,A	$A+R+C \rightarrow R$	Z,C,DC,OV,N

注意:

1. 此条指令不建议使用在对中断状态寄存器的操作。

如果用户想要清掉中断状态寄存器(例如 0xF)的 Bit 0, 以下是比较建议使用的方法:

```
MOV A, @0B11111110
```

```
AND 0xF,A
```

2. 此条指令不能操作中断状态寄存器。

7 绝对最大值

项目	范围		
工作温度	-40°C	到	85°C
存储温度	-65°C	到	150°C
输入电压	V _{SS} -0.3V	到	V _{DD} +0.3V
输出电压	V _{SS} -0.3V	到	V _{DD} +0.3V
工作电压	2.0V	到	5.5V
工作频率	DC	到	16 MHz

8 DC 电气特性

(Ta=25 °C, VDD=5.0V±5%, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	IRC: VDD至5 V	1 MHz, 6 MHz, 8 MHz, 12 MHz, 16 MHz, 4 MHz		F		Hz
IRCE	内部 RC 每一阶的振荡误差			±1		%
IRC1	IRC: VDD至5 V	RCM2~RCM1=000		4		MHz
IRC2	IRC: VDD至5 V	RCM2~RCM1=001		1		MHz
IRC3	IRC: VDD至5 V	RCM2~RCM1=010		6		MHz
IRC4	IRC: VDD至5 V	RCM2~RCM1=011		8		MHz
IRC5	IRC: VDD至5 V	RCM2~RCM1=100		12		MHz
IRC6	IRC: VDD至5 V	RCM2~RCM1=101		16		MHz
IIL	输入引脚输入漏电流	VIN = VDD, VSS	-1	0	1	μA
VIH1	输入高电压(施密特触发)	Ports 5, 6, 7, 8	0.56 IO_VDD		IO_VDD +0.3V	V
VIL1	输入低电压(施密特触发)	Ports 5, 6, 7, 8	-0.3V		0.44 IO_VDD	V
VIHT1	输入高临界电压(施密特触发)	/RESET	0.56 IO_VDD		IO_VDD +0.3V	V
VILT1	输入低临界电压(施密特触发)	/RESET	-0.3V		0.44 IO_VDD	V
VIHT2	输入高临界电压(施密特触发)	TCC,INT	0.56 IO_VDD		IO_VDD +0.3V	V
VILT2	输入低临界电压(施密特触发)	TCC,INT	-0.3V		0.44 IO_VDD	V
IOH1	输出高电流(端口72)	VOH = IO_VDD-0.1IO_VDD	-2.5			mA
IOH2	输出高电流(端口 5, 6, 7, 8)	VOH = IO_VDD-0.1IO_VDD	-3			mA
IOH2	输出高电流(高驱动)(端口 5, 6, 7, 8)	VOH = IO_VDD-0.1IO_VDD	11			mA
IOL1	输出低电流(端口72)	VOL = GND+0.1IO_VDD	12			mA
IOL2	输出低电流(端口5, 6, 7, 8)	VOL = GND+0.1IO_VDD	14			mA
IOL2	输出低电流(高灌)(端口 5, 6, 7, 8)	VOL = GND+0.1IO_VDD	30			mA
IPH	上拉电流	上拉激活, 输入引脚接 VSS		-80		μA
IPL	下拉电流	下拉激活, 输入引脚接 IO_VDD		30		μA
ISB1	掉电电流(休眠模式)	/RESET= '高', Fm & Fs 关闭.		2		μA

		所有的输入和 I/O 引脚接到 VDD, 输出引脚悬浮, WDT 禁止				
ISB2	掉电电流 (休眠模式)	/RESET= '高', Fm & Fs 关闭. 所有的输入和 I/O 引脚接到 VDD, 输出引脚悬浮, WDT 使能		4		μA
ISB3	掉电电流 (空闲模式)	/RESET= '高', Fm 关闭, Fs=32K/16KHz (IRC 类型), 输出引脚悬浮, WDT 禁止,		4		μA
ISB4	掉电电流 (空闲模式)	/RESET= '高', Fm 关闭, Fs=32K/16KHz (IRC 类型), 输出引脚悬浮, WDT 使能		4		μA
ICC1	工作供电电流 (低速模式)	/RESET= '高', Fm 关闭, Fs=32K/16KHz (IRC 类型), 输出引脚悬浮, WDT 禁止		30		μA
ICC2	工作供电电流 (低速模式)	/RESET= '高', Fm 关闭, Fs=32K/16KHz (IRC 类型), 输出引脚悬浮, WDT 使能		30		μA
ICC4	工作供电电流(正常模式)	/RESET= '高', Fm=1MHz (IRC 类型), Fs 运行, 输出引脚悬浮, WDT 使能		500		uA

注意

- 以上参数是理论值, 未经测试和核实。
- “最小值”, “典型值”, & “最大值” 中的值是25°C的理论值。这些数据仅供设计参考, 未经测试和核实。

9 AC 电气特性

■ (eKTF5832 $-40 \leq T_a \leq 85^\circ\text{C}$, $V_{DD}=5.5\text{V}$, $V_{SS}=0\text{V}$)

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟占空比周期	-	45	50	55	%
Tins	指令周期时间	RC 类型	500	-	DC	ns
Ttcc	TCC 输入周期	-	$(T_{ins}+20)/N^*$	-	-	ns
Tdrh	设备复位保持时间	-	11.3	16.2	21.6	ms
Trst	/RESET 脉宽	$T_a = 25^\circ\text{C}$	2000	-	-	ns
Twdt	看门狗定时器周期	$T_a = 25^\circ\text{C}$	11.3	16.2	21.6	ms
Tset	输入引脚建立时间	-	-	0		ns
Thold	输入引脚保持时间	-	15	20	25	ns
Tdelay	输出引脚延时时间	$C_{load}=20\text{pF}$	45	50	55	ns

* N : 选择的分频比

注意

- 以上参数是理论值，未经测试和核实。
- “最小值”，“典型值”，& “最大值” 中的值是 25°C 的理论值。这些数据仅供设计参考，未经测试和核实。

附录

A 封装类型

MCU	封装类型	引脚数	封装尺寸
eKTF5832QN32	QFN	32 pins	5x5x0.8 mm
eKTF5832QN24	QFN	24 pins	4x4x0.8 mm

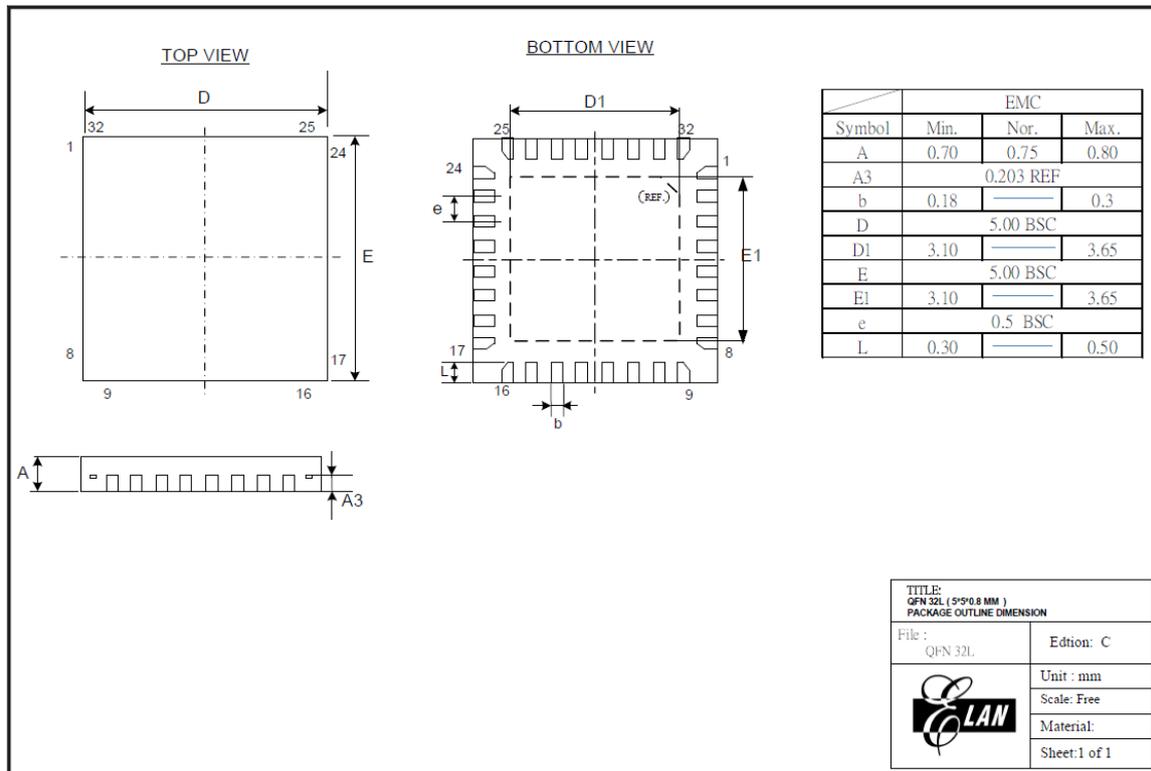
绿色产品不包含危险物质且符合Sony SS-00259 第三版本标准。

Pb 含量小于 100ppm且Pb 含量符合 Sony 规格说明。

项目	eKTF5832 S/J
电镀类型	纯锡
成份(%)	Sn: 100%
熔点(°C)	232°C
电阻率($\mu\Omega$ -cm)	11.4
硬度(hv)	8~10
延展(%)	>50%

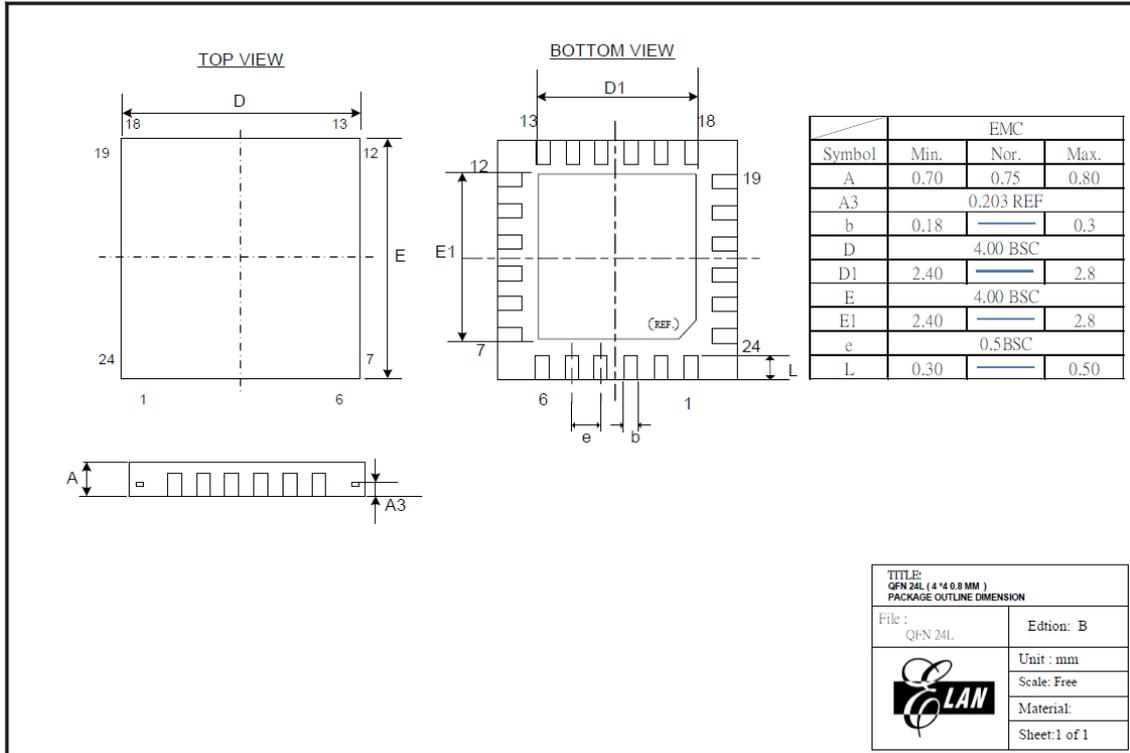
B 封装信息

B.1 eKTF5832QN32



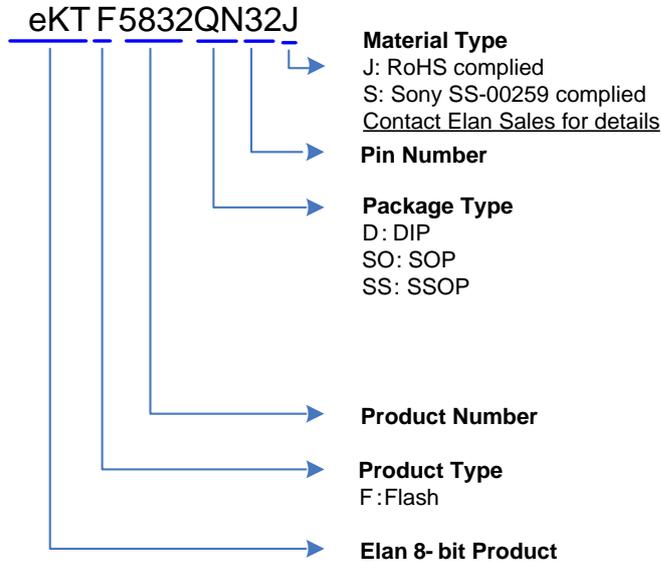
图B-1 eKTF5832 32引脚QFN封装类型

B.2 eKTF5832QN24

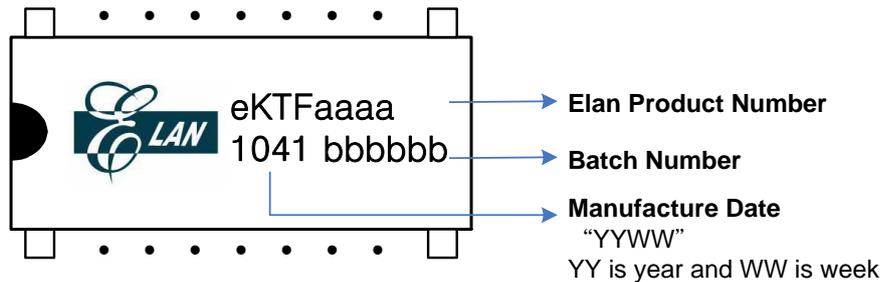


图B-2 eKTF5832 24引脚QFN封装类型

C 编码与封装信息



For example
eKTF5832QN32J
is eKTF5832 with Flash program memory , in 32-pin QFN package



编码信息

