

集成氮化镓的高频准谐振模式反激变换器

1. 概述

SW1125 是一款集成 650V GaN 的针对离线式反激变换器的高性能高集成度准谐振电流模式 PWM 变换器。芯片集成有 700V 高压启动电路、线电压掉电检测和 X 电容放电功能。

SW1125 工作于带谷底锁定功能的谷底开启模式，同时集成频率抖动功能以优化 EMI 性能；当负载降低时，芯片从 PFM 模式切换至 BURST 模式工作以优化轻载效率，空载待机功耗小于 50mW。

SW1125 集成完备的保护功能，包括输入欠压保护(BOP)、VDDL&VDDH 过压保护(VDD_OVP)、输出过压保护(ZCD_OVP)、逐周期电流限制(ILIMIT)、过载保护(OLP)、输出电流过流保护(LPS)、CS 开路保护、CS 短路保护、片内温度保护(OTP)及片外温度保护(NTC_OTP)等。同时保护动作有锁存、重启解除两种保护恢复方式，可灵活应对不同的应用场景。

2. 应用领域

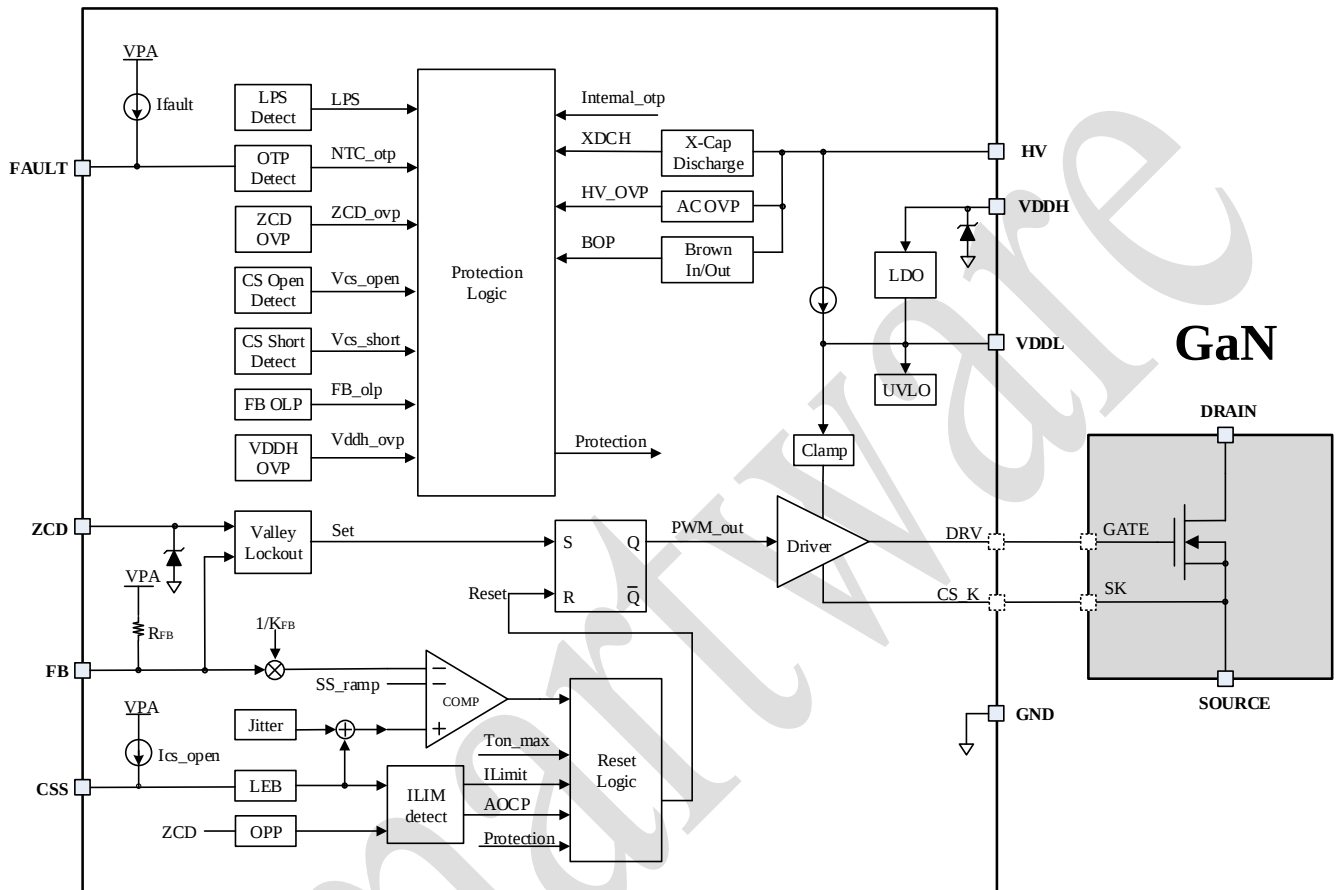
- 适配器
- 充电器
- AC-DC 开关电源

3. 特性

- 集成 650V 260mΩ GaN
- 集成高压启动 (700V)
- 集成高压 BROWN-IN & BROWN-OUT
- 集成 AC 掉电侦测和 X 电容放电
- 轻载突发模式
- 7V~90V 超宽范围 VDDH 供电
- 带谷底锁定的谷底开启工作模式
- 频率抖动优化 EMI 性能
- 内置软启动电路
- 完善的保护功能
- 最高支持 300KHz 开关频率
- QFN6×8 封装

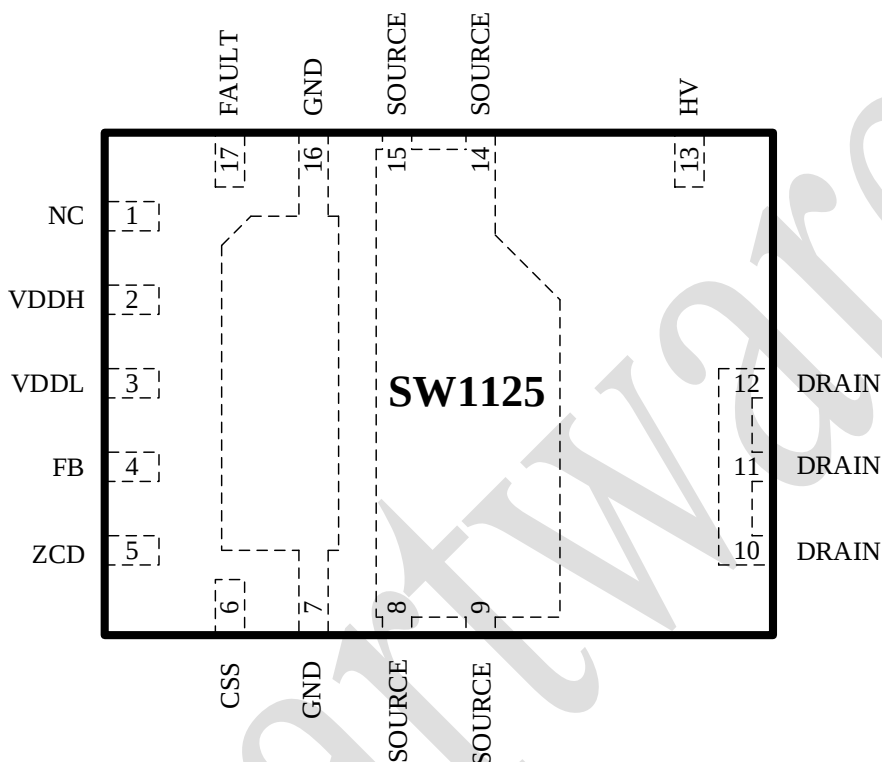
4. 功能框图

Controller



5. 引脚定义及功能描述

5.1. 引脚定义



5.2. 引脚描述

Pin	Name	Function Description
1	NC	浮空
2	VDDH	高耐压供电引脚，输出宽电压范围应用时接辅助绕组，输出窄电压范围应用时浮空
3	VDDL	低耐压 VDD 供电引脚
4	FB	控制器反馈输入引脚，连接光耦的输出端
5	ZCD	退磁电流过零检测引脚，辅助绕组通过电阻分压连接该引脚
6	CSS	电流采样引脚，通过与开关管串联的电阻检测电感电流
7,16	GND	芯片参考地
8,9,14,15	SOURCE	内部 GaN 功率管源极
10,11,12	DRAIN	内部 GaN 功率管漏极
13	HV	高压输入引脚，启动时对 VDDL 充电，同时检测 AC 输入电压实现 Brown-out、AC 掉电等功能
17	FAULT	环境温度 OTP 保护设置引脚，外接 NTC 电阻

6. 参数规格

6.1. 极限参数

Parameters	Symbol	Min	Max	Unit
HV 输入电压	HV	-0.3	700	V
VDDH 供电电压	VDDH	-0.3	100	V
VDDL 供电电压	VDDL	-0.3	30	V
DRAIN 输入电压	DRAIN	-0.3	650	V
其他引脚电压	FAULT、FB、ZCD、CSS, SOURCE	-0.3	5.5	V
结温	T _J	-40	150	℃
存储温度	T _{STG}	-55	150	℃

【备注】超过此范围的电压电流及温度等条件可能导致器件永久损坏。

6.2. ， 静电放电

Parameters	Symbol	Min	Max	Unit
ESD	HBM (All pins except HV)	-2000	2000	V
	HBM (HV Pin)	-800	800	V
	CDM	-1000	1000	V

6.3. 热阻参数

Parameters	Symbol	QFN6x8	Unit
结对空气热阻	θ_{JA}	60	℃/W
结对封装热阻	θ_{JC}	3.5	℃/W

6.4. 推荐参数

Parameters	Symbol	Min	Typ	Max	Unit
HV 输入电压	HV	0		400	V
VDDH 供电电压	VDDH	0		90	V
VDDL 供电电压	VDDL	0		24	V
DRAIN 输入电压	DRAIN	0		650	V

6.5. 电气参数

($T_A=25\text{ }^{\circ}\text{C}$, $V_{VDDL}=15\text{V}$, $V_{VDDH}=15\text{V}$, $V_{HV}=120\text{V}$, $V_{FAULT}=\text{open}$, $V_{FB}=2.5\text{V}$, $V_{CSS}=0\text{V}$, $V_{ZCD}=0\text{V}$, $C_{VDDL}=100\text{nF}$, $C_{VDDH}=100\text{nF}$, $C_{DRV}=100\text{pF}$, 除非另有说明)

Parameters	Symbol	Test Conditions	MIN	TYP	MAX	UNIT
高压启动 (HV 引脚)						
高压启动电流 1	I_{START1}	$V_{HV}=150\text{V}$, $V_{VDDL}=0\text{V}$		0.6		mA
高压启动电流 2	I_{START2}	$V_{HV}=150\text{V}$, $V_{VDDL}=V_{VDDLON}-0.5\text{V}$		1.5		mA
高压漏电流	I_{HV_LK}	$V_{HV}=400\text{V}$			15	μA
Brown-in 阈值电压	V_{HV_BI}			105		V
Brown-out 阈值电压	V_{HV_BO}			90		V
Brown-out 判定时间	T_{HV_BO}			60		mS
HV 过压保护阈值	V_{HV_OVP}			318		Vac
HV OVP 判定时间	T_{HV_OVP}			120		mS
XCAP 放电判定时间	T_{X_DET}			60		mS
XCAP 放电电流	I_{X_DHG}	$V_{HV}=150\text{V}$		4.7		mA
VDDH 和 VDDL 引脚						
VDDL 开启电压	V_{VDDL_ON}			14		V
VDDL 关断电压	V_{VDDL_OFF}			7		V
VDDL 逻辑复位电压	V_{VDDL_RST}			6		V
LDO 稳定电压	V_{VDDL_REG}			10		V
VDDL 工作电流	I_{VDDL_OP}	正常工作模式, $F_{sw}=130\text{KHz}$		1.5		mA
	I_{VDDL_BURST}	BURST 模式			450	μA
	I_{VDDL_PRO}	保护模式			450	μA
VDDL 过压保护阈值	V_{VDDL_OVP}			28		V
VDDH 过压保护阈值	V_{VDDH_OVP}			95		V
VDDH 钳位电流	I_{VDDH_CLAMP}			4.5		mA
反馈 (FB 引脚)						
FB 开路电压	V_{FB_OPEN}			3.1		V
FB 上拉电阻	R_{FB}			9		$\text{K}\Omega$
OLP 电压阈值	V_{FB_OLP}			2.7		V
OLP 判定时间	T_{FB_OLP}	$V_{FB}>2.7\text{V}$		60		mS
Burst 模式进入电压	V_{FB_BURST}			0.45		V
Burst 模式迟滞电压	V_{FB_BUHYS}			0.1		V
退磁电流检测 (ZCD 引脚)						
ZCD 高电压钳位	V_{ZCD_HCP}	$I_{CLAMP}=1\text{mA}$		5		V
ZCD 低电压钳位	V_{ZCD_LCP}	$I_{CLAMP}=1.2\text{mA}$		-260		mV
ZCD 过零检测阈值	V_{ZCD}			50		mV

Parameters	Symbol	Test Conditions	MIN	TYP	MAX	UNIT
ZCD 过压阈值	V _{ZCD_OVP}			4		V
ZCD 过压判定时钟	N _{ZCD_OVP}			3		Cycle
ZCD 动态屏蔽时间	T _{ZCD_BLANK}		0.8		2.0	μS
电流采样 (CSS 引脚)						
软启动时间	T _{SS}			5.4		mS
CSS 最低峰值电压	V _{CSS_MIN}			0.1		V
逐周期限流阈值电压	V _{CSS_LIMIT}			0.4		V
异常过流保护阈值电压	V _{CSS_SCP}			0.6		V
前沿消隐时间	T _{LEB}			290		nS
前沿消隐时间	T _{LEB_SCP}			190		nS
异常过流屏蔽时间	T _{SCP}			100		μS
异常过流恢复判定时钟	N _{SCP}			4		Cycle
CSS 开路阈值电压	V _{CSS_OPEN}			0.7		V
CSS 短路阈值电压	V _{CSS_SHORT}			75		mV
CSS 频率抖动幅度	ΔV _{CSS_JITTER}			±3.3		%
CSS 频率抖动周期	T _{JITTER}			32		Cycle
GaN 功率管						
漏-源导通阻抗	R _{DS_ON}	V _{GS} = 6 V; I _D = 3 A; T _j = 25 °C			260	mΩ
输出电容	C _{OSS}	V _{GS} = 0 V; V _{DS} = 400 V; f = 100 kHz		20		pF
过温保护						
Fault 引脚流出电流	I _{FAULT}			50		μA
Fault 引脚保护阈值	V _{FAULT}			0.4		V
Fault 引脚恢复阈值	V _{FAULT_REL}			0.9		V
Fault 引脚判定时间	T _{FAULT}			90		μS
芯片过温保护阈值	T _{OTP_TH}			145		°C
芯片过温恢复阈值	T _{OTP_REL}			120		°C

7. 功能描述

SW1125 是一款高集成度准谐振电流模式的离线式反激变换器。芯片集成有 650V 260mΩ 氮化镓功率管、高压启动、线电压欠压保护、线电压掉电检测、线电压过压保护、X-CAP 放电、VDDL 欠压保护、VDDL&VDDH 过压保护、输出过压保护 (ZCD OVP)、逐周期电流限制 (ILIMIT)、过载保护 (OLP)、输出电流过流保护 (LPS)、CSS 引脚开短路保护等功能。

7.1. 高压启动

HV 引脚通过高压启动电阻与二极管连接到 AC 输入。当 AC 上电时, HV 引脚内部集成的高压启动电路开始工作, 通过内部高压电流源给 VDDL 去耦电容充电。

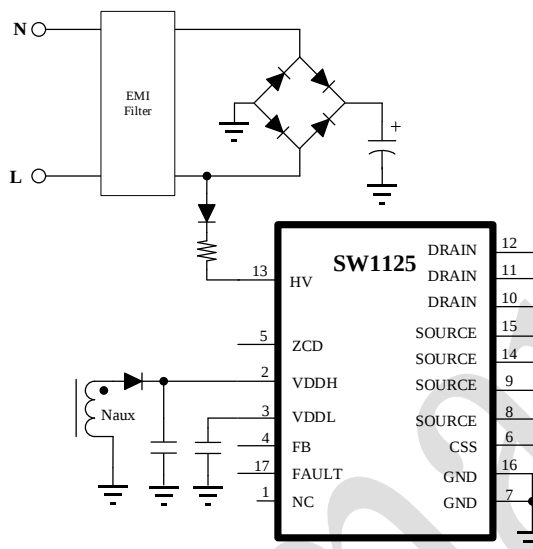


Figure 7.1.1 HV 引脚输入连接

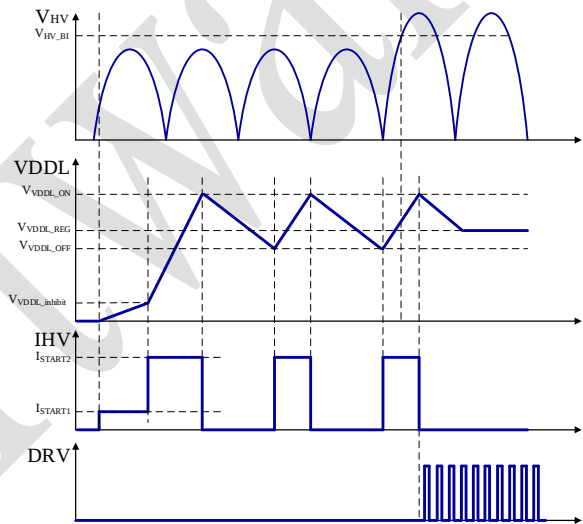


Figure 7.1.2 高压启动模块框图

在 VDDL 电压上升到 V_{VDDL_SCP} (典型值 1V) 之前, 高压启动电路对 VDDL 去耦电容的充电电流被限制在 I_{START1} (典型值 0.6mA), 限制充电电流可有效限制在 VDDL 引脚对地短路情况下的芯片功耗。当 VDDL 高于 V_{VDDL_SCP} 后, 充电电流增加到约 I_{START2} , 以便加速启动过程。

当 VDDL 电压上升到 V_{DDL_ON} (典型值 14V) 后, 内置高压启动电流被关闭以减少系统功耗。芯片由 VDDL 去耦电容继续给芯片供电。如果此时检测到 HV 引脚电压高于 Brown-in 阈值电压, 控制器进入软启动过程, 当输出建立后, 芯片供电由辅助绕组接管; 如果在 VDDL 上升到 V_{DDL_ON} 时 HV 引脚电压低于 Brown-in 阈值电压 V_{HVBI} (典型值 105V), 芯片不会进入软启动过程, VDDL 电压将持续下降, 当 VDDL 电压下降到 V_{DDL_OFF} (典型值 7V) 后, 高压启动电路将再次工作。

7.2. VDD 供电

SW1125 采用了双 VDD 供电设计。当 VDDL 电压上升到 V_{VDDL_ON} 后, 内置高压启动电流被关闭以减少控制器芯片功耗, 由 VDDL 去耦电容继续给芯片供电。当芯片开始开关动作, 输出电

压建立后，芯片供电由辅助绕组接管。

对于支持 USB-PD 3.0 的适配器而言，其输出电压变化范围宽至 3.3V 到 21V。如此宽范围的输出电压要求原边控制器芯片也要有更宽的供电范围，使用辅助绕组配合内部 LDO 为 VDDL 提供稳定的 V_{VDDL_REG} （典型值 10V）供电。

对于输出电压变化范围较窄的应用场合，也可使用低压单辅助绕组供电，此时 VDDH pin 悬空即可。

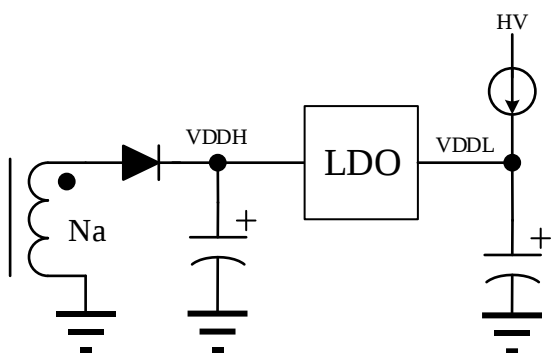


Figure 7.2.1 宽范围输出时 VDD 供电方式

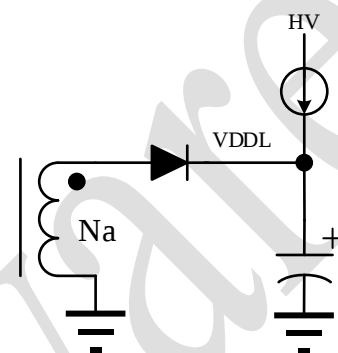


Figure 7.2.2 窄范围输出时 VDD 供电方式

7.3. 导通时间控制

7.3.1. 软启动

芯片在开始开关动作后，CSS 电压峰值将逐级从 0.1V 上升至 0.4V，以减小启动阶段的器件应力。整个软启动过程时间为 5.4ms。芯片每次重启都会伴随一次软启动过程，软启动结束后，CSS 电压峰值将由环路控制的 FB 电压值决定。

7.3.2. 峰值电流控制

芯片采用峰值电流控制模式，光耦输出端连接至 FB 引脚，该引脚电压经偏置和分压处理后送入 PWM 比较器同 CSS 引脚电压斜坡进行比较，当 CSS 引脚电压斜坡超过此阈值时，DRV 输出被置低。

当 FB 电压小于 0.8V 时，CSS 峰值电压被限制在最低电压 V_{CSS_MIN} （典型值 0.1V），当 FB 电压大于 2.4V 时，CSS 峰值电压被限制在逐周期限流阈值 V_{CSS_LIMIT} （典型值 0.4V）。

7.3.3. 开关频率抖动

为了改善 EMI 性能，SW1125 采用 CSS 峰值电压抖动的方式来实现现在频谱上能量分散效果。CSS 峰值电压变化幅值为 $\pm 3.3\%$ ，抖动周期为 32 个开关周期。

7.4. 关断时间控制

7.4.1. 谷底导通

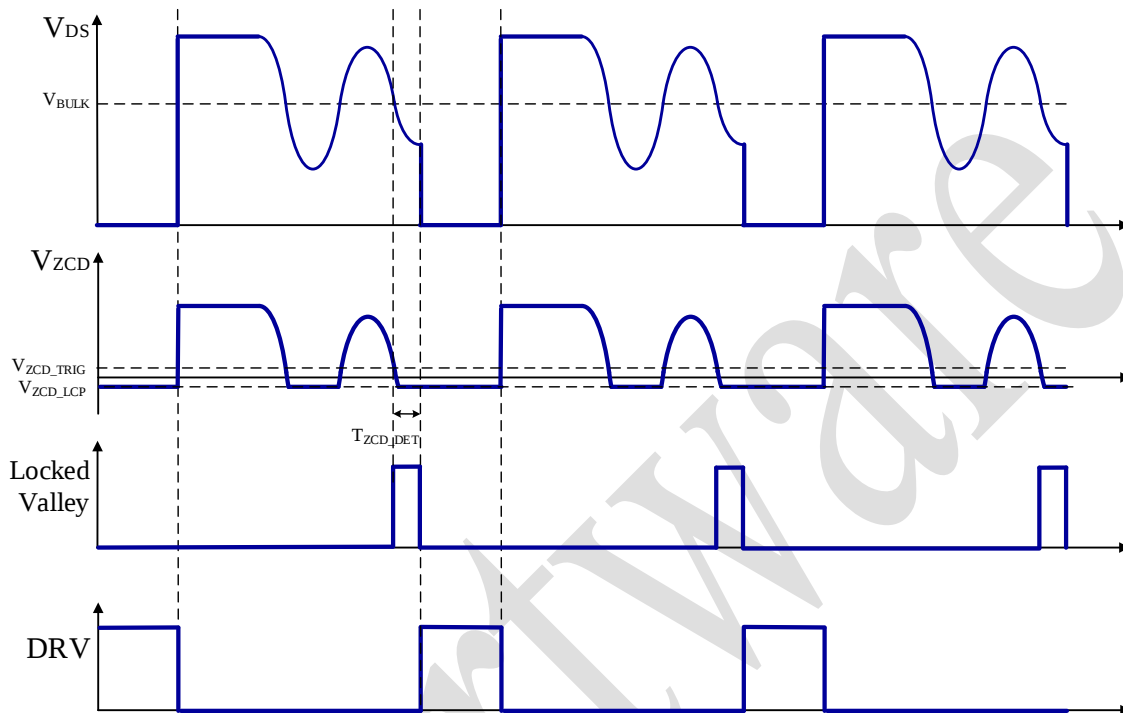


Figure 7.4.1 谷底导通

芯片的 ZCD 引脚通过电阻分压网络连接至辅助绕组采样辅助绕组电压，当 ZCD 引脚电压下降到过零检测阈值（典型值 50mV）后固定延迟一段时间将 DRV 置高，可以让主功率管在漏-源电压谐振谷底附近导通，减小开关损耗。

由于系统延迟等原因，功率管导通的时刻点可能与真正的谐振谷底存在时间差，可以通过改变 ZCD 引脚外置电容容值的方法对功率管导通时刻点进行调整。

7.4.2. 谷底锁定

FB 引脚电压除了决定每个开关周期的 CSS 峰值电压外，还决定了对应的开通谷底数；芯片最多检测 7 个谷底信号，7 个谷底之后，将不再进行谷底锁定。

7.5. 轻载工作模式

当输出负载减小时，FB 电压也随之减小，芯片会根据 FB 电压调整系统开关频率；在 FB 电压小于 0.8V 时，CSS 峰值电压被限制在 0.1V，开关频率被限制在 23KHz 左右，这样可以增加每个开关周期传递的最小能量，降低轻载工作时的开关频率，提高轻载效率。

若 FB 电压继续降低到低于 V_{FB_BURST} 电压（典型值 0.45V），系统进入突发模式，停止开关动作；随后输出电压下降，FB 电压回升到 0.55V 以上时，芯片重新开始开关动作。

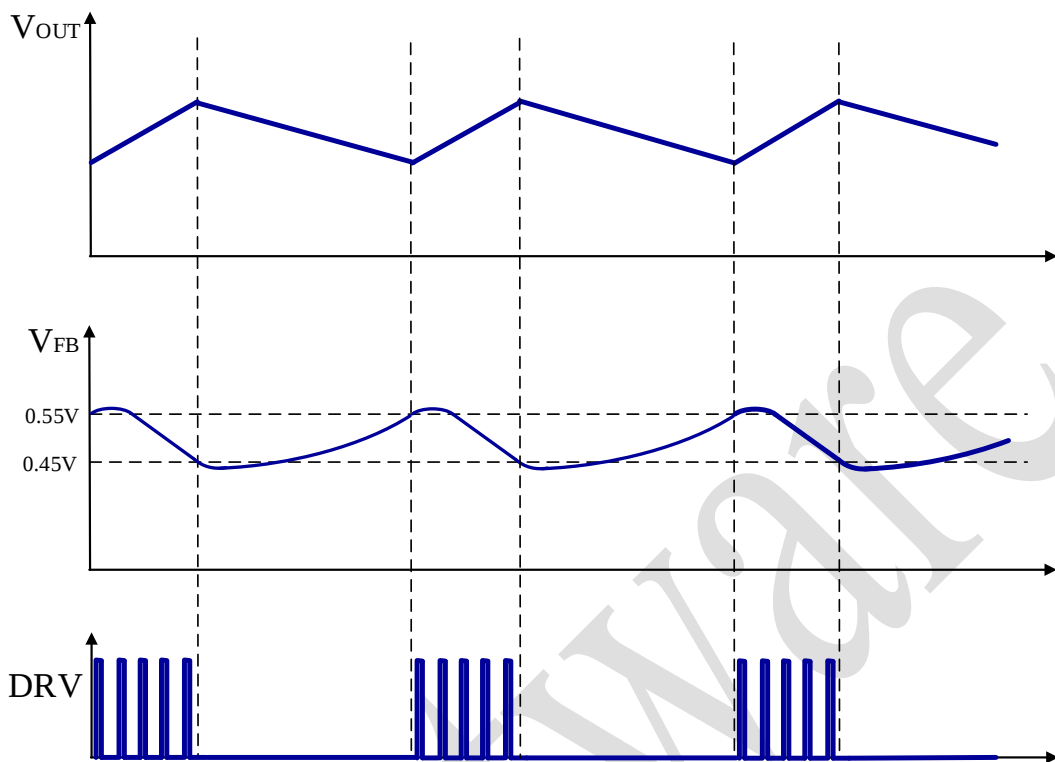


Figure 7.5.1 突发模式

7.6. 保护功能

7.6.1. 输入欠压保护 (BOP)

当 HV 电压低于 V_{HVBO} (典型值 90V) 时, 芯片内置的计时器开始工作, 若此状态持续时间超过 60mS, 芯片将进入 Brown-Out 保护状态, 停止开关动作, 直到 VDDL 掉电重启才能解除保护状态。

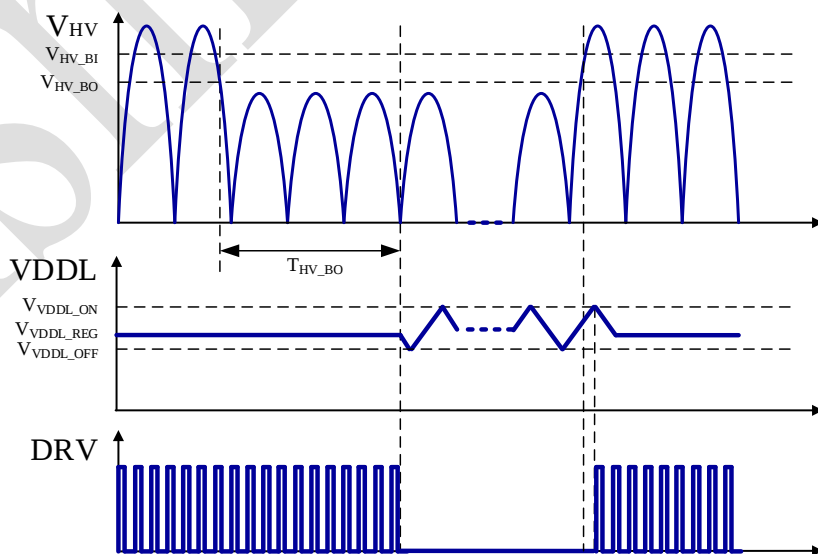


Figure 7.6.1 输入欠压保护

7.6.2. 输入过压保护 (HV_OVP)

当 HV 电压高于 V_{HV_OVP} (典型值 450V) 时, 芯片内置的计时器开始工作, 若此状态持续 120mS, 芯片将进入输入过压保护状态, 停止开关动作。输入过压保护为锁存模式, 只有 VDDL 掉电到逻辑复位电压 (V_{VDDL_RST}) 才能解除保护状态。

输入过压保护功能可在工厂测试阶段通过修调方式选择是否启用。

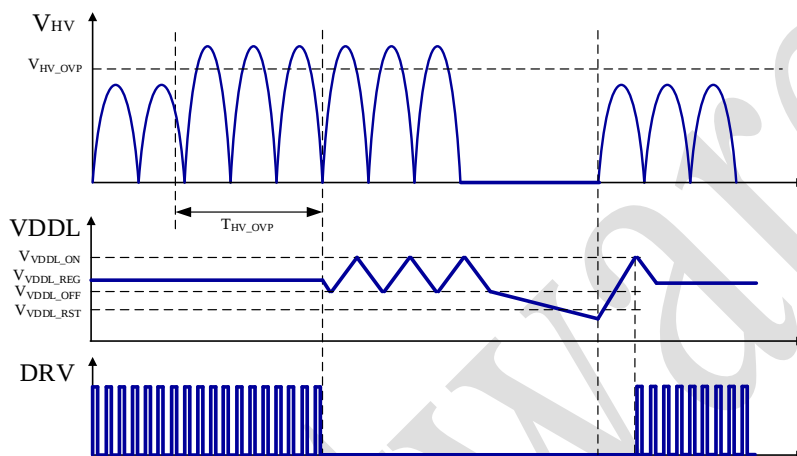


Figure 7.6.2 输入过压保护

7.6.3. X 电容放电

安规要求交流输入端的 X 电容电压在拔下插头后的 1S 内要被放电到安全电压以下, 芯片为此集成了掉电检测和 X 电容放电功能。

芯片以 60mS 为一个掉电检测判断时间。如果 HV 电压在掉电检测时间内始终低于或者高于参考电压, 则判定输入 AC 掉电, 并启动 X 电容放电功能。放电通路从 HV 引脚通过高压电流源到 GND, 放电电流为 4.7mA 左右。当 VDDL 电压下降到 13V 以下, 断开放电通路。

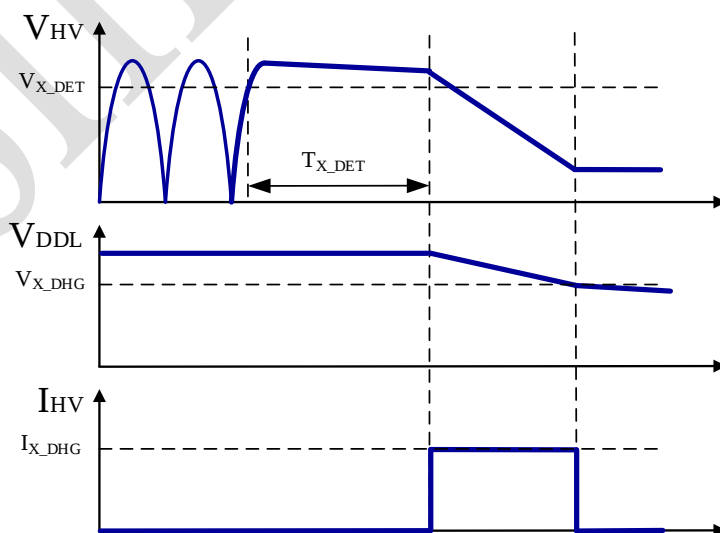


Figure 7.6.3 X 电容放电

7.6.4. 输出过压保护 (OVP)

当功率管关闭后, ZCD 电压开始上升, 经过屏蔽时间 T_{ZCD_BLANK} 后, 若 ZCD 电压高于 4V, 且维持 3 个连续的开关周期, 则触发 ZCD OVP 保护 (即输出过压保护), 芯片停止开关动作, 直到 VDDL 掉电重启才能解除保护状态。

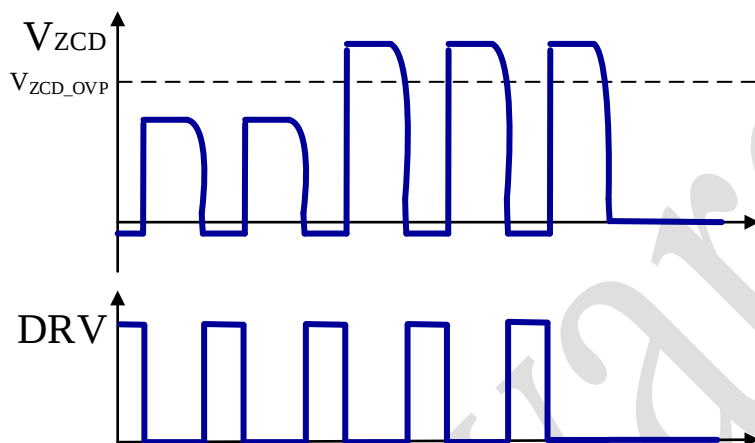


Figure 7.6.4 输出过压保护

7.6.5. VDD 过压保护 (VDD_OVP)

当 VDDH 上升到保护阈值 V_{VDDH_OVP} (典型值 95V) 时, 则触发 VDDH 过压保护, 芯片停止开关动作, 如果 VDDH 继续上升, 则会被箝位在 VDDH 钳位电压 (典型值 100V), 直到 VDDL 掉电重启才能解除保护状态。

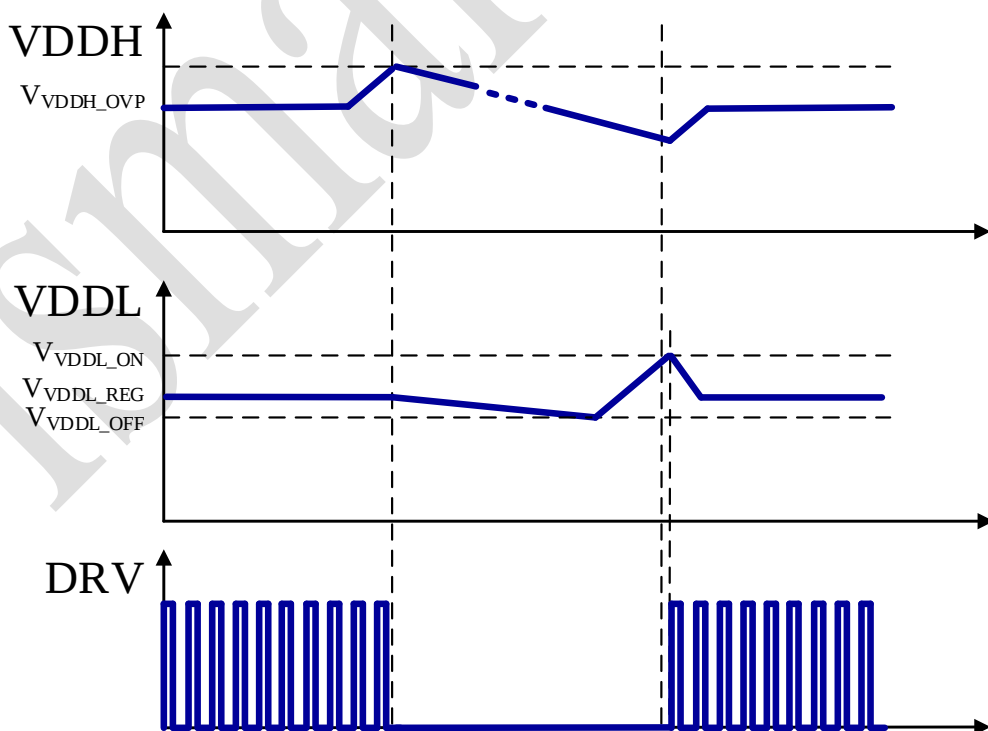


Figure 7.6.5 VDDH 过压保护

当 VDDL 上升到保护阈值 V_{VDDL_OVP} (典型值 28V) 时, 则触发 VDDL 过压保护, 芯片停止开关动作, 直到 VDDL 掉电重启才能解除保护状态。

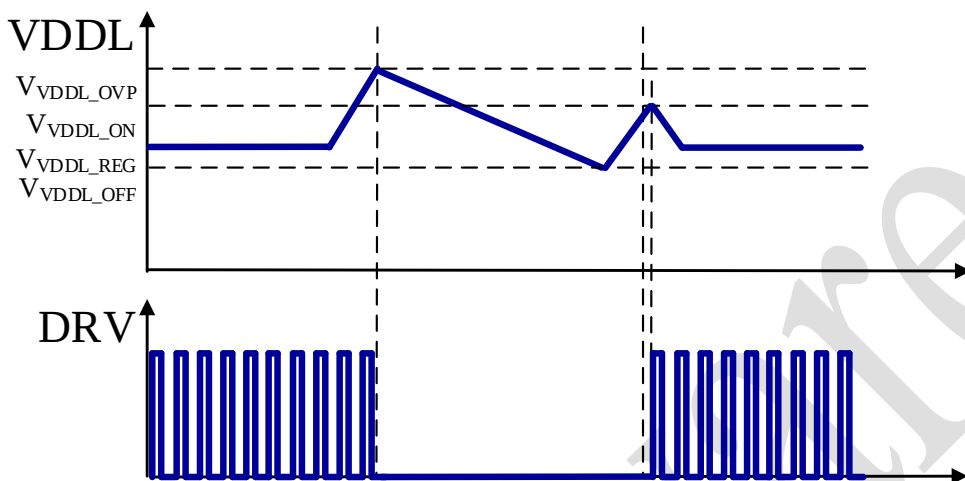


Figure 7.6.6 VDDL 过压保护

7.6.6. 峰值限制和前沿消隐 (ILIMIT)

芯片集成逐周期峰值限制功能, 当 VCSS 峰值达到逐周期限流阈值电压 (典型值 0.4V), 则 DRV 输出被置低。

由于主功率管寄生电容和次级输出二极管反向恢复的原因, 在主功率管开通瞬间, 会在 R_{CS} 电阻上产生较高的电压尖刺。该电压尖刺可能超过逐周期限流阈值。为了避免功率管被误关断, 芯片集成了前沿消隐 (LEB) 功能, 电流检测信号 VCSS 在主功率管导通后的前沿消隐时间 (典型值 290ns) 内是处于被屏蔽状态的。

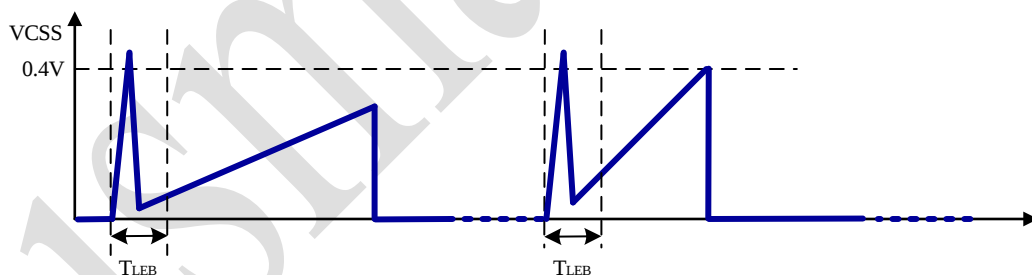


Figure 7.6.7 峰值限制和前沿消隐

7.6.7. 异常过流保护 (AOCP)

针对变压器短路和次级整流管短路等异常情况, 芯片提供了具有更短消隐时间 (典型值 190ns) 的异常过流限制保护 (典型值 0.6V)。如果 VCSS 峰值电压达到异常过流限制值, 则 DRV 输出被置低, 变换器开关频率降低至 10KHz; 芯片继续侦测电流检测电压 VCSS, 如果 VCSS 在连续 4 个周期内都没有触碰到异常过流限制值, 则退出异常过流保护状态。

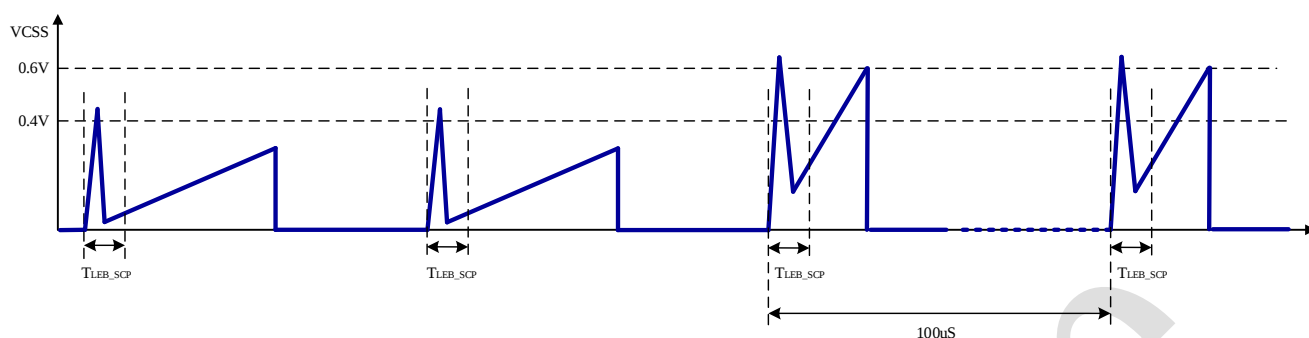


Figure 7.6.8 异常过流保护

7.6.8. 线电压补偿 (OPP)

由于芯片内部的逻辑延时和驱动延时，真实的 CSS 电压峰值会比设定的关断值要高，且这个误差会随着输入 AC 线电压的变化而变化。当高线电压输入时，CSS 电压峰值会有更大的过冲量，这将导致最大输出功率在 High-line 和 Low-line 时不一致。

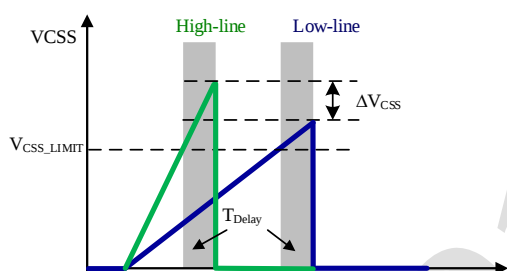


Figure 7.6.9 关断延迟导致的 CSS 峰值偏差

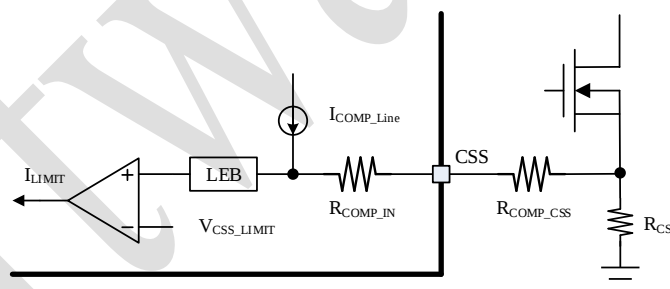


Figure 7.6.10 线电压补偿

因此，芯片内部通过检测输入 AC 线电压和内部电阻来实现线电压补偿功能。同时可通过在 CSS 引脚和功率管源端串联 R_{COMP_CSS} 电阻来微调。考虑到 GaN 功率管对驱动电压很敏感， R_{COMP_CSS} 电阻最好不要超过 300ohm。

在功率管导通时，ZCD 引脚的钳位电流与输入 AC 线电压成正比，最大钳位电流建议不超过 0.85mA，由此可确定 ZCD 引脚外接上分压电阻 R_{up} 的最小值如下：

$$R_{up_min} = \frac{\sqrt{2} * V_{ac_max} * N_a}{0.85mA * N_p}$$

7.6.9. 输出过流保护 (LPS)

工作在准谐振模式下反激变换器，根据 CSS 电压峰值和 ZCD 检测到的退磁电流时间可以估算出输出电流的大小：

$$I_o = \frac{V_{CSS_PK} * N_p * T_{Demag}}{2 * R_{CS} * N_s * T_{SW}}$$

若输出电流对应的内部电压计算值 V_{IO_CAL} 高于参考电压 V_{LPS} (0.2V~0.225V) 且持续时间超过 120mS，芯片将触发输出过流保护，停止开关动作，直到 VDDL 掉电重启才能解除保护状态。

输出电流对应的内部电压计算值和 CSS 电压峰值的对应关系为：

$$V_{IO_CAL} = \frac{V_{CSS_PK} * T_{Demag}}{T_{SW}}$$

触发输出过流保护时的输出电流可通过变压器匝比和 R_{CS} 电阻设置如下：

$$I_{O_LPS} = \frac{V_{LPS} * N_P}{2 * R_{CS} * N_S}$$

输出过流保护功能可在工厂测试阶段通过修调方式选择保护动作为掉电重启模式还是锁存模式，如果修调为锁存方式，只有 VDDL 掉电到逻辑复位电压（VDDL_RST）才能解除保护状态。

7.6.10. 过载保护（OLP）

当输出端负载变重后，FB 电压会随之升高，若 FB 电压高于 2.7V 且持续时间超过 60mS，芯片触发过载保护，停止开关动作，直到 VDDL 掉电重启才能解除保护状态。

7.6.11. CSS 开路保护

芯片会在开机时检测 CSS 引脚电压，如果 CSS 电压高于 0.7V，则认为 CSS 电阻开路，芯片触发 CSS 开路保护。

该保护为锁存模式，只有 VDDL 掉电到逻辑复位电压（VDDL_RST）才能解除保护状态。

7.6.12. 短路保护

在每个开关周期中，如果 CSS 电压在功率管导通后的检测时间内没有超过 75mV，芯片会将 DRV 置低；如果该状态持续 2 个连续开关周期，则触发 CSS 短路保护，芯片停止开关动作。

该保护为锁存模式，只有 VDDL 掉电到逻辑复位电压（VDDL_RST）才能解除保护状态。

7.6.13. 片外过温保护（NTC_OTP）

芯片在 FAULT 引脚内置有一个偏置电流源 I_{FAULT} （典型值 50uA），该电流流过 FAULT 引脚外置 NTC 电阻，芯片每隔 15mS 对 FAULT 引脚电压进行一次电压侦测。如果 FAULT 电压低于过温阈值电压 V_{FAULT} （典型值 0.4V），且持续超过 90uS，则触发外置过温保护，停止开关动作；当 FAULT 电压回升到恢复阈值电压 V_{FAULT_EXIT} （典型值 0.9V）时，芯片恢复开关动作。

芯片有针对 FAULT 电压侦测做屏蔽时间的设计，不推荐外接电容。

片外过温保护功能可在工厂测试阶段通过修调方式选择保护动作为掉电重启模式还是锁存模式，如果修调为锁存模式，只有 VDDL 掉到逻辑复位电压（VDDL_RST）才能解除保护状态。

7.6.14. 片内过温保护（OTP）

芯片内部集成芯片结温检测电路，当芯片内部结温超过 145℃ 时，芯片停止开关动作；当芯片内部结温下降到低于 120℃ 时，芯片恢复开关动作。

8. 应用参考

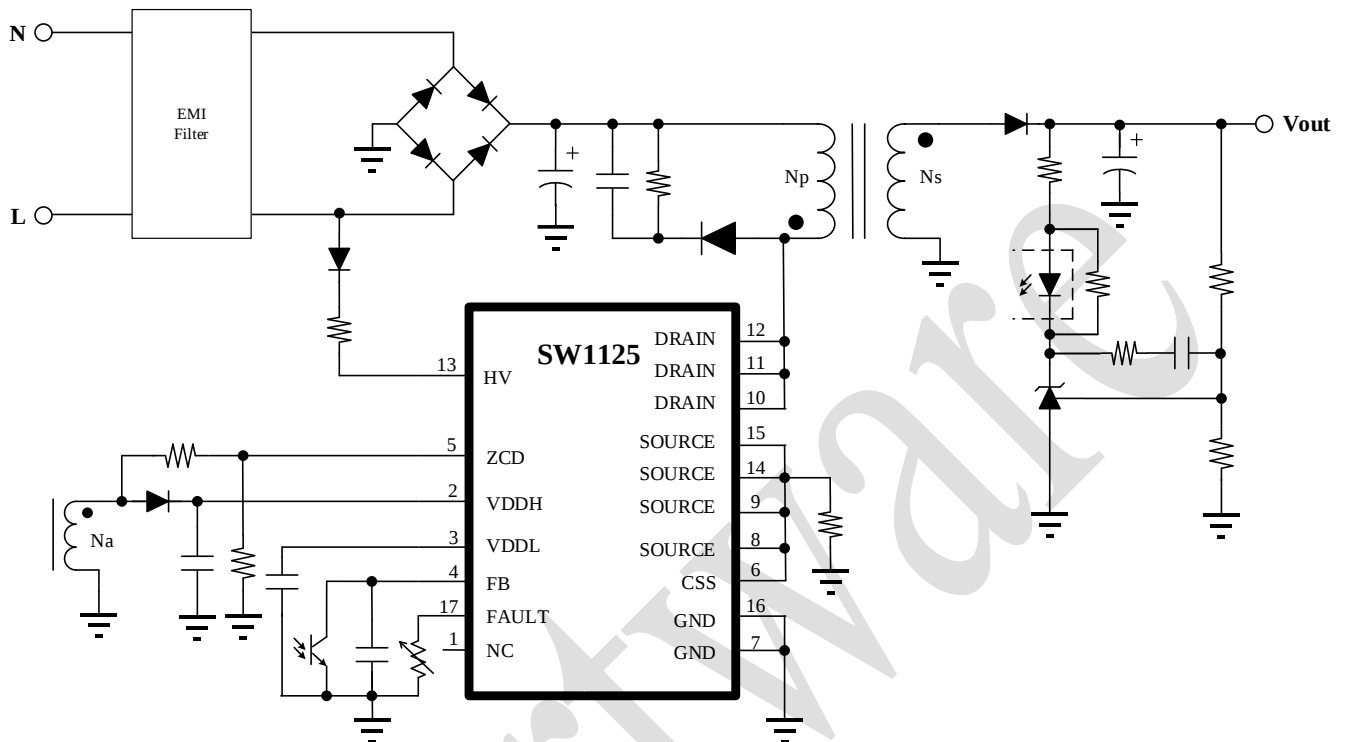


Figure 8.1 宽范围输出电压应用电路

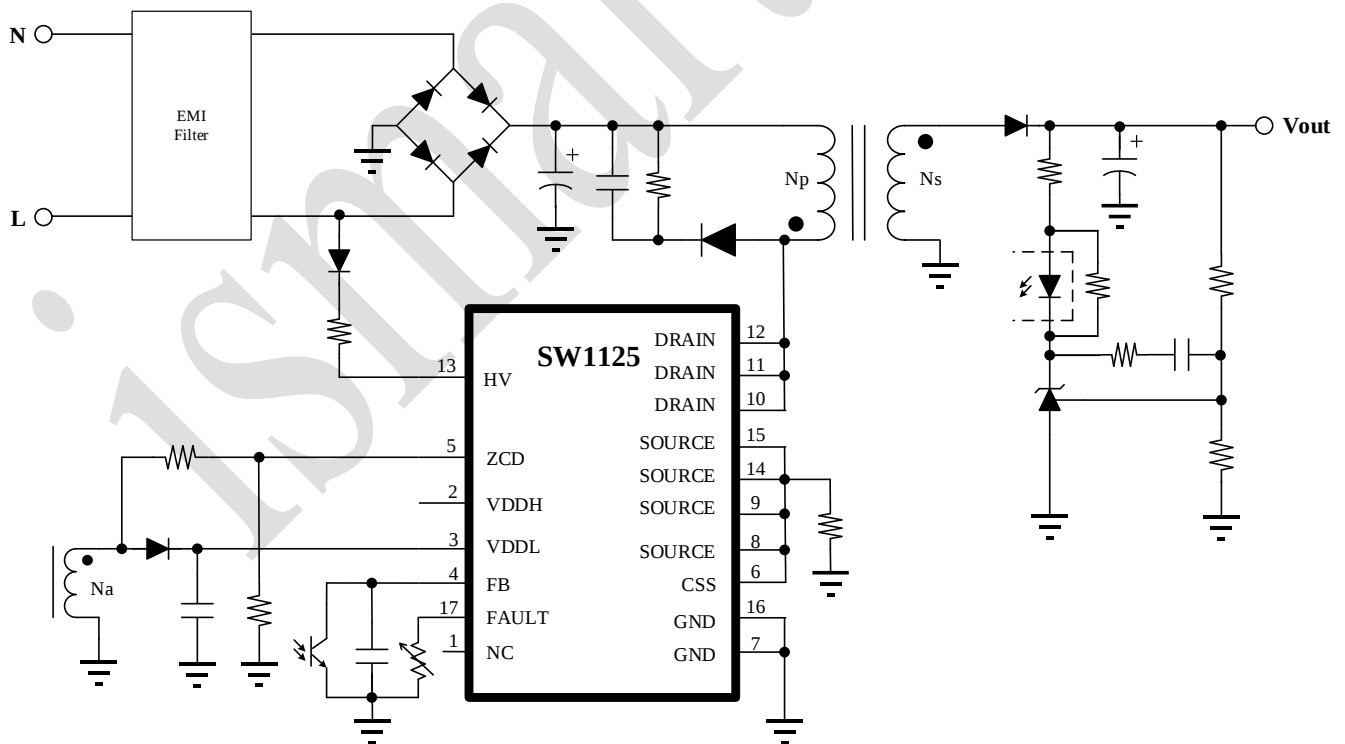
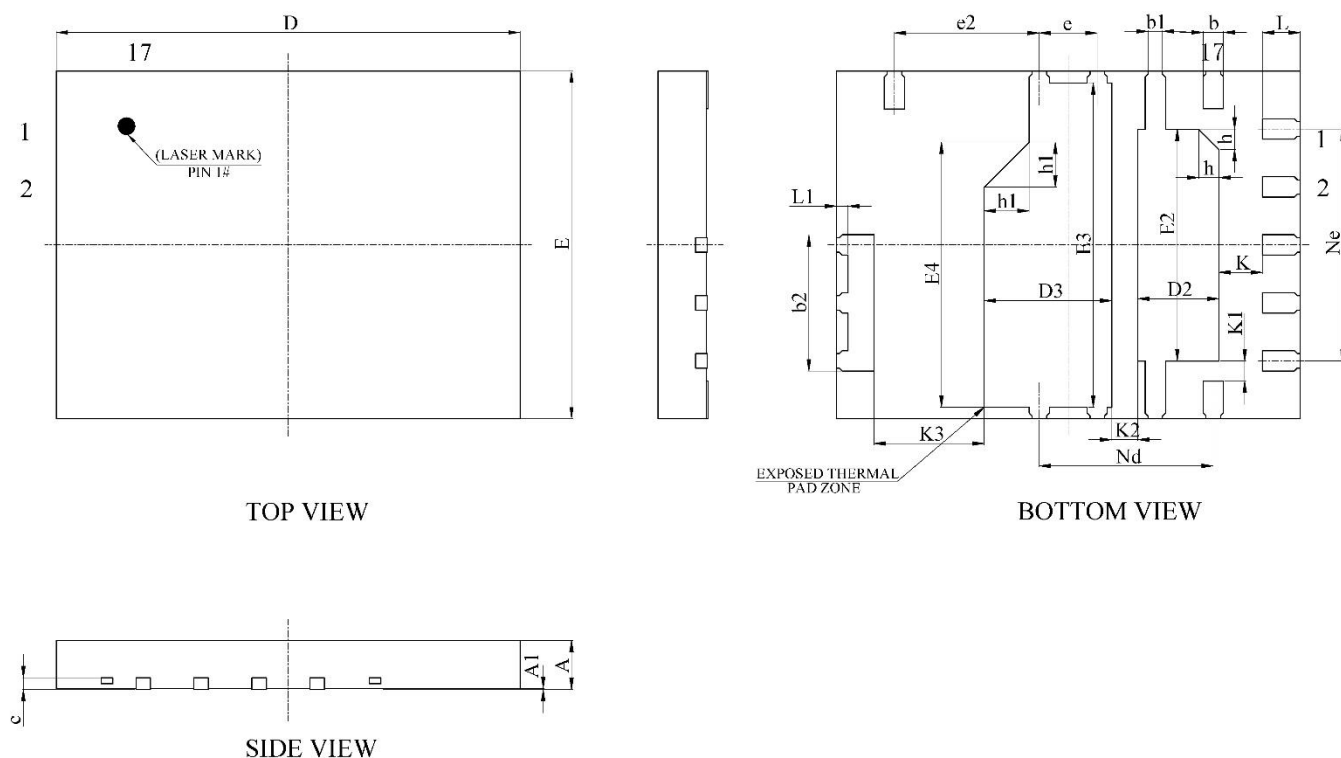


Figure 8.2 窄范围输出电压应用电路

9. 机械尺寸

9.1. 封装图

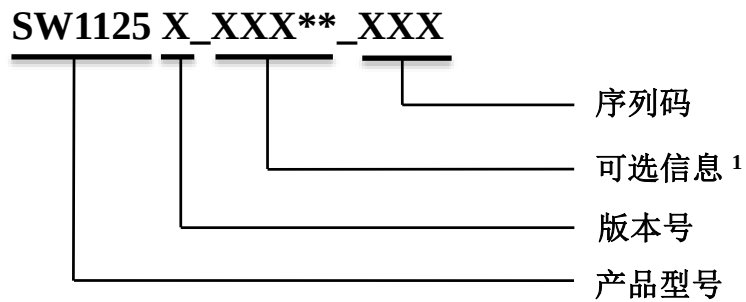


9.2. 封装尺寸

Symbol	Dimension in Millimeters		
	MIN	NOM	MAX
A	0.8	0.85	0.90
A1	0	0.02	0.05
B	0.30	0.35	0.40
b1	0.25REF		
b2	2.30	2.35	2.40
c	0.203REF		
D	7.90	8.00	8.10
E	5.90	6.00	6.10
D2	1.30	1.40	1.50
D3	2.10	2.20	2.30
E2	3.90	4.00	4.10
E3	5.50	5.60	5.70
E4	4.475	4.575	4.675

Symbol	Dimension in Millimeters		
	MIN	NOM	MAX
e	1.00BSC		
e2	2.50BSC		
Ne	4.00 BSC		
Nd	3.00 BSC		
L	0.60	0.65	0.70
L1	0.20REF		
h	0.30	0.35	0.40
h1	0.725	0.775	0.825
K	0.75 REF		
K1	0.35 REF		
K2	0.45 REF		
K3	1.90 REF		

10. 订货信息



*可选信息¹: 与客户特定需求相关的备注

11. 版本历史

版本	日期	详细说明
V0.1	2022.12.05	初始版本

免责声明

珠海智融科技股份有限公司（以下简称“本公司”）将按需对本文件内容作相应修改，且不另行通知。请客户自行在本公司官网下载最新文本。

本文件仅供客户参考，本公司不对客户产品的设计、应用承担任何责任。客户应保证在将本公司产品集成到任何产品中，不会侵犯第三方知识产权，如客户产品发生侵权行为，本公司将不承担任何责任。

客户转售本公司产品所做的任何虚假宣传，本公司将对此不承担任何责任；如本文件被第三方篡改，篡改后的文本对本公司不产生任何约束力。