



带10位ADC和PWM的增强型8051微控制器

1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM: 8K字节
- RAM: 512字节
- 工作电压:
 $f_{OSC} = 400k - 16.6MHz$, $V_{DD} = 3.3V - 5.5V$
- 振荡器 (代码选项):
 - 陶瓷谐振器: 400k - 16.6MHz
 - 晶体谐振器: 400k - 16.6MHz
 - 内部RC振荡器: 16.6MHz
- 22个CMOS双向I/O管脚
- I/O内建上拉电阻
- 两个12位带死区控制PWM通道, 4路输出, 并且具有故障检测功能
- 中断源:
 - 定时器0, 定时器1
 - 外部中断0 - 1
 - 外部中断4: 2输入
 - ADC, FLT
 - EUART
 - PWM周期和占空比中断
- 6通道10位模数转换器 (ADC), 内建比较功能
- 内建模拟放大器和比较器
- 蜂鸣音发生器
- 16位定时器/计数器0和定时器1
- 增强型UART
- 内建的低电压复位功能 (代码选项)
 - LVR电压1: 4.3V
 - LVR电压2: 3.4V
- CPU机器周期:
 - 1振荡周期
- 看门狗定时器 (WDT)
- 内建振荡器预热计数器
- 低功耗工作模式:
 - 空闲模式
 - 掉电模式
- Flash型
- 8位可读MCU随机码
- 封装:
 - 24引脚TSSOP

2. 概述

SH79F082是一种高速高效率8051兼容单片机。在同样振荡频率下, 较之传统的8051芯片具有运行更快速, 性能更优越的特性。

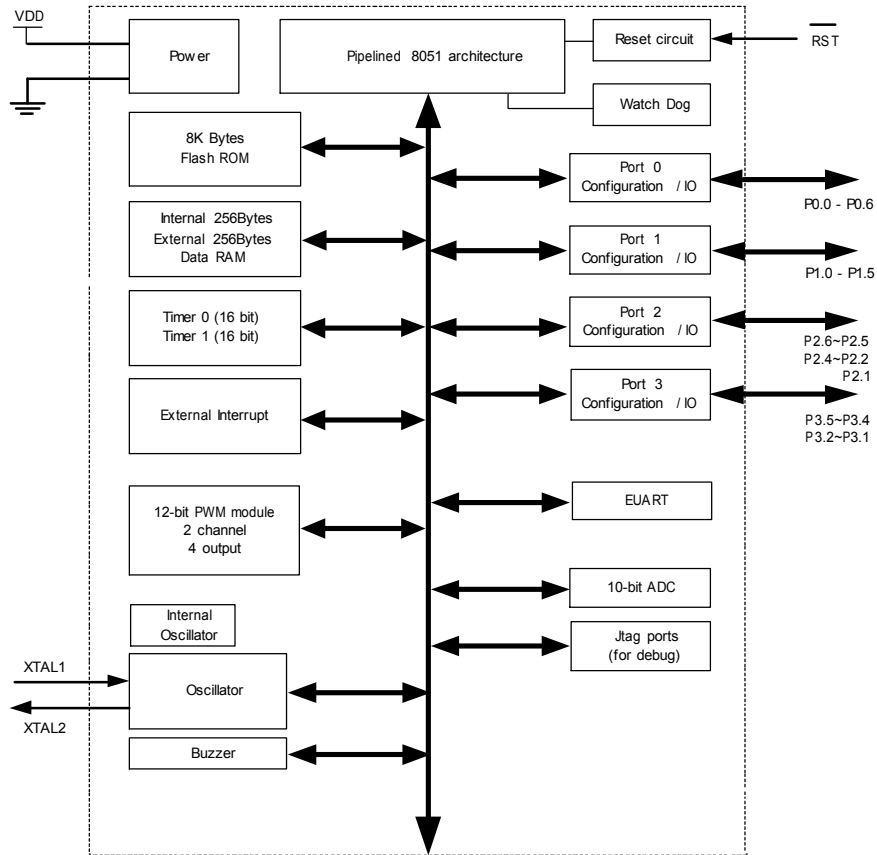
SH79F082保留了标准8051芯片的大部分特性, 包括内置256字节RAM和2个16位定时器/计数器。此外, SH79F082还集成了256字节外部RAM和存储程序和数据8K字节flash。

SH79F082还集成了10位具有数字比较功能的ADC, 以及PWM定时器模块。

此外, SH79F082集成了看门狗定时器, 低电压复位等功能, 提供了2种低功耗省电模式。



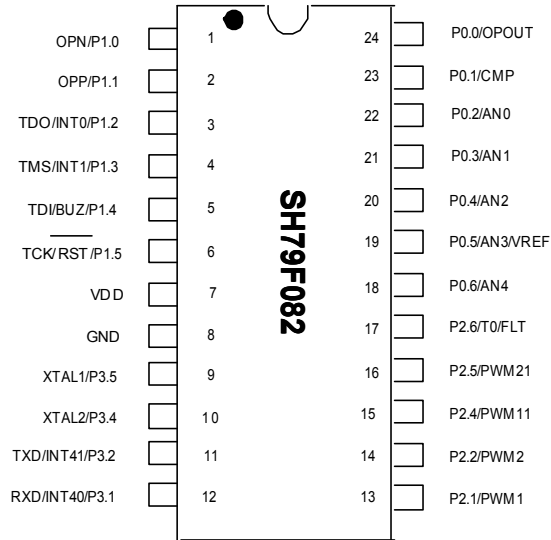
3. 方框图





4. 引脚配置

24脚TSSOP封装



引脚配置图

注意:

引脚命名中，写在最外侧的功能具有最高优先级，最内侧的功能具有最低优先级（参见引脚配置图）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。

**Table 4.1** 引脚功能（以下描述适用于**TSSOP-24**封装）：

引脚编号	引脚命名	默认功能
1	OPN/P1.0	P1.0
2	OPP/P1.1	P1.1
3	TDO/INT0/P1.2	P1.2
4	TMS/INT1/P1.3	P1.3
5	TDI/BUZ/P1.4	P1.4
6	TCK/RST/P1.5	P1.5或复位引脚，代码选项控制
7	V _{DD}	V _{DD}
8	GND	GND
9	XTAL1/P3.5	P3.5或是振荡器输出引脚，代码选项控制
10	XTAL2/P3.4	P3.4或是振荡器输入引脚，代码选项控制
11	TXD/INT41/P3.2	P3.2
12	RXD/INT40/P3.1	P3.1
13	P2.1/PWM1	P2.1
14	P2.2/PWM2	P2.2
15	P2.4/PWM11	P2.4
16	P2.5/PWM21	P2.5
17	P2.6/T0/FLT	P2.6
18	P0.6/AN4	P0.6
19	P0.5/AN3/VREF	P0.5
20	P0.4/AN2	P0.4
21	P0.3/AN1	P0.3
22	P0.2/AN0	P0.2
23	P0.1/CMP	P0.1
24	P0.0/OPOUT	P0.0



5. 引脚描述

引脚编号	类型	说明
I/O端口		
P0.0 - P0.6	I/O	7位双向I/O端口
P1.0 - P1.5	I/O	6位双向I/O端口
P2.1, P2.2, P2.4-P2.6	I/O	5位双向I/O端口
P3.1, P3.2, P3.4, P3.5	I/O	4位双向I/O端口
定时器		
T0	I/O	定时器0外部输入/比较功能输出
PWM		
PWM11, 21	O	PWM输出
PWM1, 2	O	PWM输出
FLT	I	故障检测输入
模数转换器		
AN0 - AN4	I	ADC输入通道
V _{REF}	I	ADC参考电压输入
蜂鸣发生器		
BUZZER	O	蜂鸣器输出
中断, 复位, 时钟, 电源		
INT0, 1	I	外部中断输入
INT40, INT41	I/O	外部中断4输入源
RST	I	该引脚上保持10μs以上的低电平, CPU将复位。由于有内建30kΩ上拉电阻连接到V _{DD} , 所以仅接一个外部电容即可实现上电复位。 注意: 在使用JTAG功能(仿真或工具烧写)时, 外接电容不能大于0.01μF, 否则就应将外接电容断开。
XTAL1	I	谐振器输入
XTAL2	O	谐振器输出
GND	P	接地
V _{DD}	P	电源(3.3 - 5.5V)
UART		
RXD	I/O	串口数据输入
TXD	O	串口数据输出
内部运算放大器比较器		
OPP, OPN	I	运放正端输入, 负端输入
OPOUT	O	运放输出脚
CMP	I	比较器负端输入脚
编程器		
TDO (P1.2)	O	调试接口: 测试数据输出
TMS (P1.3)	I	调试接口: 测试模式选择
TDI (P1.4)	I	调试接口: 测试数据输入
TCK (P1.5)	I	调试接口: 测试时钟输入



6. SFR映像

SH79F082内置256字节的直接寻址寄存器，它包括通用数据存储器 and 特殊功能存储器（SFR），SFR有以下几种：

51CPU内核寄存器：	ACC, B, PSW, SP, DPL, DPH
CPU内核增强寄存器：	AUXC, DPL1, DPH1, INSCON, XPAGE
电源时钟控制寄存器：	PCON, SUSLO
Flash寄存器：	IB_OFFSET, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5, XPAGE, FLASHCON
数据页面控制寄存器：	XPAGE
看门狗定时器寄存器：	RSTSTAT
系统时钟控制寄存器：	CLKCON
中断寄存器：	IEN0, IEN1, IENC, IPH0, IPL0, IPH1, IPL1, EXF1
I/O端口寄存器：	P0, P1, P2, P3, P0CR, P1CR, P2CR, P3CR, P0PCR, P1PCR, P2PCR, P3PCR
定时器寄存器：	TCON, TMOD, TH0, TH1, TL0, TL1
EUART寄存器：	SCON, SBUF, SADEN, SADDR, PCON
ADC寄存器：	ADCON, ADT, ADCH, ADDL, ADDH
蜂鸣器寄存器：	BUZCON
模拟放大器比较器寄存器：	CURSAMP
PWM寄存器：	PWMEN, PWMLO, PWMCON, PWMPL, PWMPH, PWM1DL, PWM1DH, PWM2DL, PWM2DH, PWMDT0L, PWMDT0H, PWMDT1L, PWMDT1H, FLTCON, PWMINT



SH79F082

Table 6.1 C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0h	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0h	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1h	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0h	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81h	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82h	数据指针低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83h	数据指针高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84h	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85h	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86h	数据指针选择	00--00-0	BKS1	BKS0	-	-	DIV	MUL	-	DPS

Table 6.2 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87h	电源控制	00--0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
SUSLO	8Eh	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0



SH79F082

Table 6.3 Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	F7h	可编程flash页选择寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
IB_OFF SET	FBh	可编程flash低位字节偏移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FC h	可编程flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2h	flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3h	flash控制寄存器2	----0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4h	flash控制寄存器3	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5h	flash控制寄存器4	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6h	flash控制寄存器5	----0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
FLASHCON	A7h	flash访问控制寄存器	-----0	-	-	-	-	-	-	-	FAC

Table 6.4 WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1h	看门狗定时器控制寄存器	*-***000	WDOF	-	PORF	LVRF	CLRf	WDT.2	WDT.1	WDT.0

注意：不同情况的复位决定RSTSTAT寄存器中的复位值。



SH79F082

Table 6.5 中断 SFRs

符号	地址	名称	POR/WDTR/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8h	中断允许控制0	00-00000	EA	EADC	-	ES	ET1	EX1	ET0	EX0
IEN1	A9h	中断允许控制1	-00-0---	-	EFLT	EPWM	-	EX4	-	-	-
IENC	BAh	外部中断4通道允许控制	-----000	-	-	-	-	-	-	EXS41	EXS40
IPH0	B4h	中断优先权控制高位0	-0-00000	-	PADCH	-	PSH	PT1H	PX1H	PT0H	PX0H
IPL0	B8h	中断优先权控制低位0	-0-00000	-	PADCL	-	PSL	PT1L	PX1L	PT0L	PX0L
IPH1	B5h	中断优先权控制高位1	-00-0---	-	PFLTH	PPWMH	-	PX4H	-	-	-
IPL1	B9h	中断优先权控制低位1	-00-0---	-	PFLTL	PPWML	-	PX4L	-	-	-
EXF1	D8h	外部中断4控制寄存器	00---000	IT4.1	IT4.0	-	-	-	-	IF41	IF40

Table 6.6 定时器 SFRs

符号	地址	名称	POR/WDTR/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	88h	定时器/计数器0和1控制寄存器	00000000	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
TMOD	89h	定时器/计数器0和1模式寄存器	00000000	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
TL0	8Ah	定时器/计数器0低位字节	00000000	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0	8Ch	定时器/计数器0高位字节	00000000	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1	8Bh	定时器/计数器1低位字节	00000000	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1	8Dh	定时器/计数器1高位字节	00000000	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
TCON1	CEh	定时器/计数器0和1控制寄存器1	-----0	-	-	-	-	-	-	-	TC0

Table 6.7 蜂鸣器SFR

符号	地址	名称	POR/WDTR/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BUZCON	BDh	蜂鸣器输出控制	---00000	-	-	-	BCA3	BCA2	BCA1	BCA0	BZEN

Table 6.8 模拟放大器比较器SFR

符号	地址	名称	POR/WDTR/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CURSAMP	91h	运放和比较器控制	000-0000	CMPEN	TRG	CMPOUT	-	AMPEN	IDEB2	IDEB1	IDEB0



SH79F082

Table 6.9 端口SFRs

符号	地址	名称	POR/WDI/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80h	8位端口0	-0000000	-	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90h	8位端口1	--000000	-	-	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0h	8位端口2	-000-00-	-	P2.6	P2.5	P2.4	-	P2.2	P2.1	-
P3	B0h	6位端口3	--00-00-	-	-	P3.5	P3.4	-	P3.2	P3.1	-
P0CR	E1h	端口0输入/输出方向控制	-0000000	-	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2h	端口1输入/输出方向控制	--000000	-	-	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3h	端口2输入/输出方向控制	-000-00-	-	P2CR.6	P2CR.5	P2CR.4	-	P2CR.2	P2CR.1	-
P3CR	E4h	端口3输入/输出方向控制	--00-00-	-	-	P3CR.5	P3CR.4	-	P3CR.2	P3CR.1	-
P0PCR	E9h	端口0内部上拉允许	-0000000	-	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAh	端口1内部上拉允许	--000000	-	-	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBh	端口2内部上拉允许	-000-00-	-	P2PCR.6	P2PCR.5	P2PCR.4	-	P2PCR.2	P2PCR.1	-
P3PCR	ECh	端口3内部上拉允许	--00-00-	-	-	P3PCR.5	P3PCR.4	-	P3PCR.2	P3PCR.1	-

Table 6.10 时钟控制SFR

符号	地址	名称	POR/WDI/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2h	系统时钟选择	-11----	-	CLKS1	CLKS0	-	-	-	-	-

Table 6.11 EUART SFRs

符号	地址	名称	POR/WDI/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	98h	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99h	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADEN	9Bh	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SADDR	9Ah	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
PCON	87h	电源和串行控制	00--0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL



SH79F082

Table 6.12 ADC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	93h	ADC控制	00000000	ADON	ADCIF	EC	REFC	SCH2	SCH1	SCH0	GO/DONE
ADT	94h	ADC时间配置	000-0000	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
ADCH	95h	ADC通道配置	---00000	-	-	-	CH4	CH3	CH2	CH1	CH0
ADDL	96h	ADC数据低位字节	-----00	-	-	-	-	-	-	A1	A0
ADDH	97h	ADC数据高位字节	00000000	A9	A8	A7	A6	A5	A4	A3	A2

Table 6.13 PWM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN	CFh	PWM使能寄存器	0000-00-	PWMEN	PWMMOD	PWM21OE	PWM11OE	-	PWM2OE	PWM1OE	-
PWMLO	E7h	PWM 锁定	00000000	PWMLO.7	PWMLO.6	PWMLO.5	PWMLO.4	PWMLO.3	PWMLO.2	PWMLO.1	PWMLO.0
PWMPL	DAh	PWM周期控制寄存器低位	00000000	PP.7	PP.6	PP.5	PP.4	PP.3	PP.2	PP.1	PP.0
PWMPH	DBh	PWM周期控制寄存器高位	----0000	-	-	-	-	PP.11	PP.10	PP.9	PP.8
PWMDT0L	D4h	PWM死区控制寄存器0低位	00000000	DT0.7	DT0.6	DT0.5	DT0.4	DT0.3	DT0.2	DT0.1	DT0.0
PWMDT0H	D5h	PWM死区控制寄存器0高位	----0000	-	-	-	-	DT0.11	DT0.10	DT0.9	DT0.8
PWMDT1L	D6h	PWM死区控制寄存器1低位	00000000	DT1.7	DT1.6	DT1.5	DT1.4	DT1.3	DT1.2	DT1.1	DT1.0
PWMDT1H	D7h	PWM死区控制寄存器1高位	----0000	-	-	-	-	DT1.11	DT1.10	DT1.9	DT1.8
PWM1DL	DEh	PWM1占空比寄存器低位	00000000	PD1.7	PD1.6	PD1.5	PD1.4	PD1.3	PD1.2	PD1.1	PD1.0
PWM1DH	DFh	PWM1占空比寄存器高位	----0000	-	-	-	-	PD1.11	PD1.10	PD1.9	PD1.8
PWM2DL	D2h	PWM2占空比寄存器低位	00000000	PD2.7	PD2.6	PD2.5	PD2.4	PD2.3	PD2.2	PD2.1	PD2.0
PWM2DH	D3h	PWM2占空比寄存器高位	----0000	-	-	-	-	PD2.11	PD2.10	PD2.9	PD2.8
FLTCON	D1H	FAULT 检测	00000---	FLTEN	FLTSEL	FLTM	FLTSTAT	FLTF	-	-	-
PWMCON	D9H	PWM模块控制	0000-00-	PWMCLK1	PWMCLK0	PWM21S	PWM11S	-	PWM2S	PWM1S	-
PWMINT	E8H	PWM 中断	00--0000	PWMPIE	PWMPIF	-	-	PWM1IE	PWM1IF	PWM2IE	PWM2IF

注意：-：保留位。


SFR映像图

	可按位寻址	不可按位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8h				IB_OFFSET	IB_DATA				FFh
F0h	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7h
E8h	PWMINT	P0PCR	P1PCR	P2PCR	P3PCR				EFh
E0h	ACC	P0CR	P1CR	P2CR	P3CR			PWMLO	E7h
D8h	EXF1	PWMCON	PWMPL	PWMPH			PWM1DL	PWM1DH	DFh
D0h	PSW	FLTCON	PWM2DL	PWM2DH	PWMDT0L	PWMDT0H	PWMDT1L	PWMDT1H	D7h
C8h							TCON1	PWMEN	CFh
C0h									C7h
B8h	IPL0	IPL1	IENC			BUZCON			BFh
B0h	P3	RSTSTAT	CLKCON		IPH0	IPH1			B7h
A8h	IEN0	IEN1							AFh
A0h	P2							FLASHCON	A7h
98h	SCON	SBUF	SADDR	SADEN					9Fh
90h	P1	CURSAMP		ADCON	ADT	ADCH	ADDL	ADDH	97h
88h	TCON	TMOD	TL0	TL1	TH0	TH1	SUSLO		8Fh
80h	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87h
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

注意：未使用的SFR地址禁止读写。



7. 标准功能

7.1 CPU

7.1.1 内核特殊功能寄存器

特性

- CPU内核寄存器：ACC, B, PSW, SP, DPL, DPH

累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

B寄存器

在乘法除法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

栈指针（SP）

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM（00H-FFH）的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

程序状态字（PSW）寄存器

程序状态字（PSW）寄存器包含了程序状态信息。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	C	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	C	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7寄存器页选择位 00: 页0 (映射到00H-07H) 01: 页1 (映射到08H-0FH) 10: 页2 (映射到10H-17H) 11: 页3 (映射到18H-1FH)
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	F1	F1标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数

数据指针（DPTR）

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。



7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

SH79F082扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘除法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	BKS1	BKS0	-	-	DIV	MUL	-	DPS
读/写	读/写	读/写	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	-	0

位编号	位符号	说明
7-6	BKS[1:0]	特殊功能寄存器页选择位 00: 选择特殊功能寄存器页 其他: 保留
3	DIV	16位/8位除法选择位 0: 8位除法 1: 16位除法
2	MUL	16位/8位乘法选择位 0: 8位乘法 1: 16位乘法
0	DPS	数据指针选择位 0: 数据指针 1: 数据指针1

注意：因为特殊功能寄存器只有一页，所以BKS[1:0]寄存器必须为00



7.2 RAM

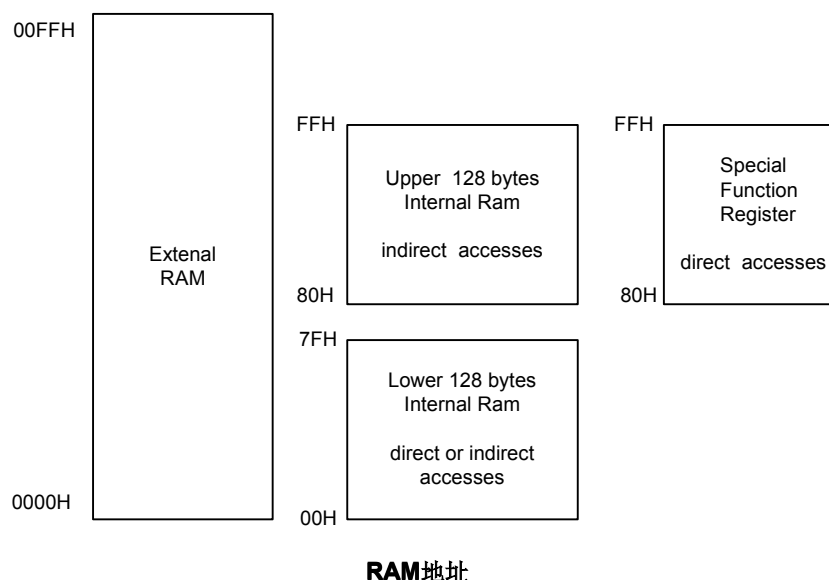
SH79F082为随机数据存储提供了内部RAM和外部RAM。下列为存储器空间分配：

- 低位128字节的RAM（地址从00H到7FH）可直接或间接寻址。
- 高位128字节的RAM（地址从80H到FFH）只能间接寻址。
- 特殊功能寄存器（SFR，地址从80H到FFH）只能直接寻址。
- 外部256字节的RAM（地址从00H到1FFH）可通过MOVX指令间接寻址。

高位128字节的RAM占用的地址空间和SFR相同，但在物理上与SFR的空间是分离的。当一个指令访问地址高于7FH的内部位置时，CPU可以根据指令的寻址方式来区分是访问高位128字节数据RAM还是访问SFR。

注意：未使用的SFR地址禁止读写。

RAM配置如下：



RAM地址

SH79F082支持传统的访问外部RAM方法。使用MOVXA, @Ri或MOVX@Ri, A来访问外部低位256字节RAM；也可用MOVX A, @DPTR或MOVX@DPTR, A来访问外部256字节RAM。

用户也能用XPAGE寄存器来访问外部RAM，使用MOVXA, @Ri或MOVX@Ri, A指令即可。此时用XPAGE来表示高于256字节的RAM地址。但是由于79F082只有256字节外部RAM，因此，用此方式访问外部RAM，XPAGE寄存器必须为0。

在Flash SSP模式下，XPAGE也能用作分段选择器（详见SSP章节）。

Table 7.3 数据存储页寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE[7:0]	RAM页选择控制位



7.3 Flash程序存储器

7.3.1 特性

- Flash 存储器包括 8 X 1KB 区块，总共 8KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：100,000 次
- 数据保存年限：10 年
- 低功耗

SH79F082 为存储程序代码内置 8K 可编程 Flash，可以通过在线编程（ICP）模式和扇区自编程（SSP）模式对 Flash 存储器操作。

注意：最后 64 字节（\$1FC0 - \$1FFF）将被保留，不能作为程序存储器。

在 ICP（在线编程）模式中，程序能操作所有 flash，例如擦除或写入。flash 的读取或写入操作以字节为单位，但擦除只能以扇区（1K）为单位，或者整体擦除。

在 ICP 模式中，扇区擦除操作能擦除除了最后一个扇区（扇区 7）以外任何扇区。在 SSP 模式中，除了最后一个扇区（扇区 7）和包含擦除代码的扇区不能擦除以外，其余扇区都可以擦除。

在 ICP 模式下还可以进行整体擦除，这个操作会擦除包括最后一个扇区（扇区 7）在内的整个 Flash 存储器。整体擦除操作仅在 ICP 模式下使用，SSP 模式下不支持整体擦除操作。

7.3.2 ICP 模式下的 Flash 操作

ICP 模式即在线编程模式，可以在 CPU 焊在用户板上以后编程。ICP 模式下，用户系统必须关机后编程器才能通过 ICP 编程接口刷新 Flash 存储器。ICP 编程接口包括 6 个引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）。

编程器使用 4 个 JTAG 引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入 4 个引脚后，CPU 才能进入编程模式。如需详细说明请参考 **Flash 编程器用户指南**。

ICP 模式支持以下操作：

(1) 代码保护控制模式编程

SH79F082 的代码保护功能为用户代码提供了高性能的安全保护措施。每个分区有两种模式可用：

代码保护模式 0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式 1：允许/禁止在其他分区中通过 MOVC 指令进行读取操作，或通过 SSP 功能进行擦除/写入操作。

用户必须使用 **Flash 编程器** 设置相应的保护位，以进入所需的保护模式。

注意：加密最小单位为 2K，即 2 个 sector。

(2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都会擦除所有编程代码，代码选项，代码保护位和自定义 ID 码的内容。（Flash 编程器为用户提供自定义 ID 码设置功能以区别他们的产品）。

整体擦除只能由 Flash 编程器操作。

(3) 扇区擦除

除了扇区 7 外，扇区擦除操作将会擦除所选扇区中内容。用户程序和 Flash 编程都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式 1。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式 0。

注意：最后一个扇区（扇区 7）无法执行扇区擦除功能。

(4) 写/读代码

读/写代码操作可以将代码、数据从 Flash 存储器中读出或写入 Flash 存储器。编程器或用户程式都能执行该操作。

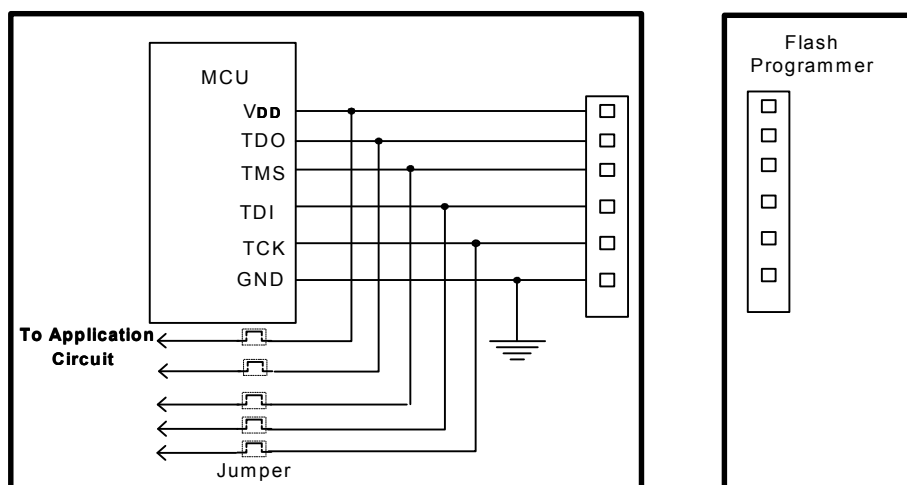
若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式 1。不管安全位设置与否，用户程序都能读/写程式自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式 0。



编程用时钟控制寄存器		
操作	ICP	SSP
代码保护	支持	支持
扇区擦除	支持（无安全位）	支持（无安全位，本扇区无法删除）
整体擦除	支持	不支持
写/读	支持（无安全位）	支持（无安全位或自身扇区）

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，用户需要用5个跳线将编程引脚（V_{DD}，TDO，TMS，TDI，TCK）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 将芯片编程引脚连接至编程器编程接口，开始编程；
- (3) 编程结束后断开编程器接口，连接跳线恢复应用电路。



7.4 扇区自编程（SSP）功能

SH79F082支持SSP功能。如果所选扇区未被保护，用户代码可以擦除除最后一个扇区（扇区7）外的所有扇区或对任何扇区执行编程操作。一旦该扇区被编程，则在该扇区被擦除之前不能被再次编程。

SH79F082内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式，IB_CON2-5必须满足特定条件。若IB_CON2-5不满足特定条件，则无法进入SSP模式。

7.4.1 寄存器

Table 7.4 编程用地址选择寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-2	XPAGE[7-2]	被编程的存储单元扇区号，000000代表扇区0，以此类推
1-0	XPAGE[1-0]	被编程的存储单元高2位地址

Table 7.5 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7-0]	被编程的存储单元低8位地址

Table 7.6 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据



Table 7.7 SSP型选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	SSP操作选择 0xE6: 扇区擦除 0x6E: 存储单元编程

Table 7.8 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止

Table 7.9 SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH, 否则Flash编程将会终止

Table 7.10 SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H, 否则Flash编程将会终止

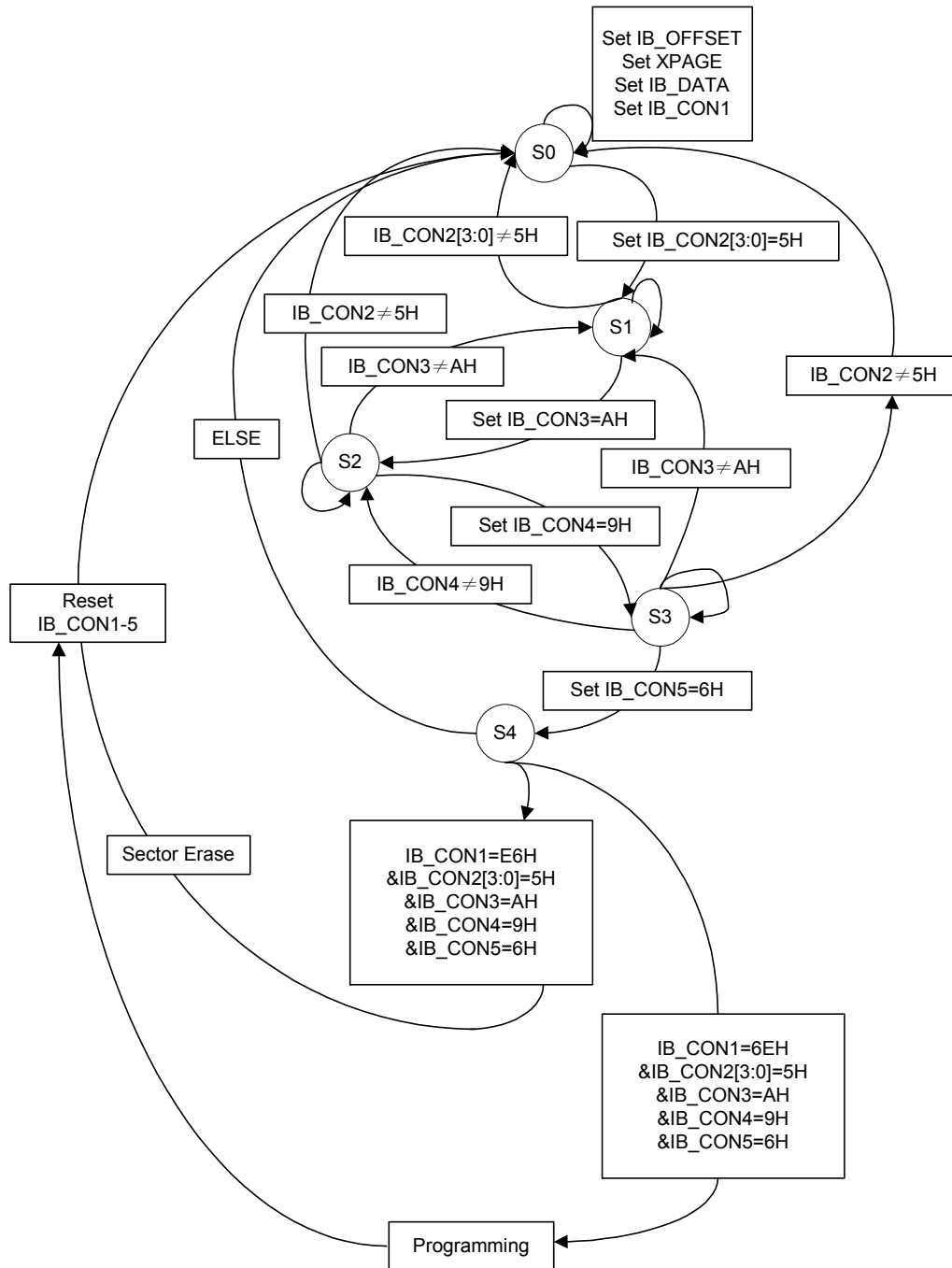
**Table 7.11** SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H，否则Flash编程将会终止



7.4.2 Flash控制流程图





7.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

(1) 用于代码/数据编程：

1. 关闭中断；
2. 根据地址设置XPAGE，IB_OFFSET；
3. 按编程需要，设置IB_DATA；
4. 按照顺序设置IB_CON1 - 5；
5. 添加4个NOP指令；
6. 开始编程，CPU将进入IDLE模式；编程完成后自动退出IDLE模式；
7. 如需继续写入数据，跳转至第2步；
8. XPAGE寄存器清0；恢复中断设置。

(2) 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置XPAGE；
3. 按照顺序设置IB_CON1 - 5；
4. 添加4个NOP指令；
5. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
6. 如需继续擦除数据，跳转至第2步；
7. XPAGE寄存器清0；恢复中断设置。

(3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”。

7.4.4 可读识别码

SH79F082每颗芯片出厂后都固化有一个8位的可读识别码，它的值为0-255的随机值，它是无法擦除的。它可以由程序或编程工具读出。

Table 7.12 Flash访问控制寄存器

A7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDI/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	FAC	FAC: Flash访问控制位 0: 访问主存储器 1: 访问可读识别码

读识别码时，首先，设置FAC位为1，然后给DPTR赋值“007FH”，将A清0，再使用“MOVC A, @A+DPTR”来读取。

注意：此识别码虽然采用读程式ROM的指令来读取，但并未存放在程式ROM区，指令靠FAC来区分访问识别码还是访问程式ROM区。因此读完识别码后必须将FAC清0，否则会影响用户程式读程式ROM的指令执行。



7.5 系统时钟和振荡器

7.5.1 特性

- 支持3种振荡器类型：晶体谐振器、陶瓷谐振器和内部16.6M RC振荡器
- 内建系统时钟分频器

7.5.2 时钟定义

SH79F082几个内部时钟定义如下：

OSCCLK: 从3个可选振荡器类型中（晶体谐振器，陶瓷谐振器以及内部16.6MHz RC振荡器）选中的那个振荡器的时钟。 f_{OSC} 定义为OSCCLK的频率。 t_{OSC} 定义为OSCCLK的周期。

WDTCLK: 内部的看门狗RC振荡器时钟。 f_{WDT} 定义为WDTCLK的频率。 t_{WDT} 定义为WDTCLK的周期。

SYSCLK: 系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。 f_{SYS} 定义为SYSCLK的频率。 t_{SYS} 定义为SYSCLK的周期。

概述

SH79F082支持3种振荡器类型：晶体谐振器（400kHz-16.6MHz），陶瓷谐振器（400kHz-16.6MHz）和内部RC振荡器（16.6MHz）。振荡器类型的选择由代码选项OP_OSC决定（详见代码选项章节）。由振荡器产生的基本时钟脉冲提供系统时钟支持CPU及片上外围设备。

Table 7.13 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	-	CLKS1	CLKS0	-	-	-	-	-
读/写	-	读/写	读/写	-	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	1	1	-	-	-	-	-

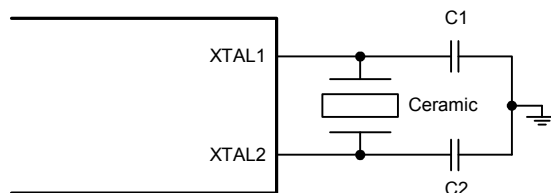
位编号	位符号	说明
6-5	CLKS[1:0]	系统时钟预分频器 00: $f_{SYS} = f_{OSC}$ 01: $f_{SYS} = f_{OSC}/2$ 10: $f_{SYS} = f_{OSC}/4$ 11: $f_{SYS} = f_{OSC}/12$

注意：复位后系统频率默认为振荡频率的12分频。如果需要提高运行速度，需要软件修改此寄存器。

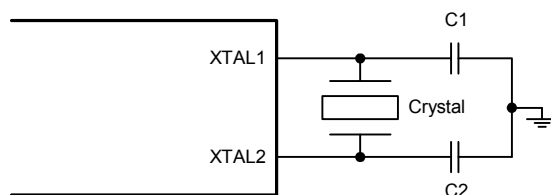


7.5.3 振荡器类型

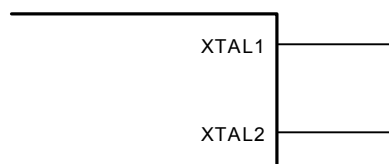
(1) 陶瓷谐振器: 400kHz - 16.6MHz



(2) 晶体谐振器: 400k - 16.6MHz



(3) 内部RC振荡器: 16.6MHz (不需要外部电路)



7.5.4 谐振器负载电容选择

陶瓷谐振器		
频率	C1	C2
455kHz	47 - 100pF	47 - 100pF
11.0592MHz	8 - 15pF	8 - 15pF

*表示已经内建负载电容。

注意:

(1) 表中负载电容仅供参考!

(2) 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。

(3) 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆<http://www.sinowealth.com>以取得更多的推荐谐振器生产厂。



7.6 I/O端口

7.6.1 特性

- 22个双向I/O端口
- I/O端口可与其他功能共用

SH79F082提供22位可编程双向I/O端口。端口数据在寄存器Px中。端口控制寄存器（PxCRy）控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRy控制的内部上拉电阻（x = 0-3, y = 0-7）。

SH79F082的有些I/O引脚能与选择功能共享。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。（详见端口共享章节）。

7.6.2 寄存器

Table 7.14 端口控制寄存器

E1H - E4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H)	-	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H)	-	-	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H)	-	P2CR.6	P2CR.5	P2CR.4	-	P2CR.2	P2CR.1	-
P3CR (E4H)	-	-	P3CR.5	P3CR.4	-	P3CR.2	P3CR.1	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCR.y x = 0-3, y = 0-7	端口输入/输出控制 0: 输入模式 1: 输出模式

Table 7.15 端口上拉电阻控制寄存器

E9H - ECH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H)	-	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR (EAH)	-	-	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR (EBH)	-	P2PCR.6	P2PCR.5	P2PCR.4	-	P2PCR.2	P2PCR.1	-
P3PCR (ECH)	-	-	P3PCR.5	P3PCR.4	-	P3PCR.2	P3PCR.1	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxPCR.y x = 0-3, y = 0-7	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启

注意：P0CR的第7位，P1CR的第6, 7位，P2CR的第0, 3, 7位，P3CR的第0, 3位，必须设置为0，并且P0PCR的第7位，P1PCR的第6, 7位，P2PCR的第0, 3, 7位，P3PCR的第0, 3位，必须设置为1。这几个相应的端口必须设置为输入上拉，否则可能导致芯片内部漏电。

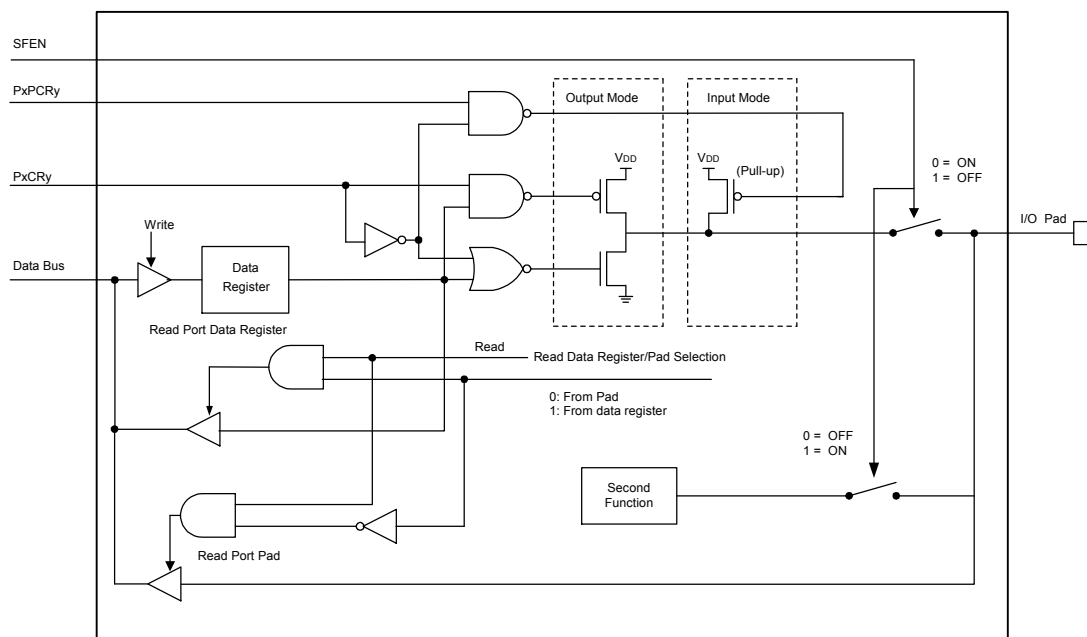


Table 7.16 端口数据寄存器

80H, 90H, A0H, B0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H)	-	P0.6	*P0.5	*P0.4	*P0.3	*P0.2	P0.1	P0.0
P1 (90H)	-	-	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (A0H)	-	P2.6	P2.5	P2.4	-	P2.2	P2.1	-
P3 (B0H)	-	-	P3.5	P3.4	-	P3.2	P3.1	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	$P_{x.y}$ $x = 0-3, y = 0-7$	端口数据寄存器

7.6.3 端口模块图



注意:

- (1) 输入端口读操作直接读引脚电平。
- (2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。用读取指令来区分: 读-改-写指令是读寄存器，而其它指令读引脚电平。
- (3) 不管端口是否共用为其他功能，对端口写操作都是针对端口数据寄存器。



7.6.4 端口共用

22个双向I/O端口也能共享作为第二或第三种特殊功能。共享优先级按照外部最高内部最低的规则：

在**引脚配置图**中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR（ $x = 0-3$ ），但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何写入端口操作只会影响到数据寄存器；而对于读操作，如果I/O复用为中断功能，则返回引脚电平，而复用为其它功能时，返回端口寄存器的值。

PORT0:

- OPOUT（P0.0）：OP 输出
- CMP（P0.1）：比较器输入负端
- AN0-AN4（P0.2 - P0.6）：ADC 输入通道
- V_{REF} （P0.5）：ADC 基准电压输入

Table 7.17 PORT0共用列表

引脚编号	优先级	功能	允许位
24	1	OPOUT	CURSAMP寄存器的AMPEN位置1
	2	P0.0	CURSAMP寄存器的AMPEN清0
23	1	CMP	CURSAMP寄存器的CMPEN位置1
	2	P0.1	CURSAMP寄存器的CMPEN清0
20-22 18	1	AN0-AN2 AN4	ADCH寄存器的CH0, CH1, CH2, CH4位置1
	2	P0.2-P0.4 P0.6	ADCH寄存器的CH0, CH1, CH2, CH4位清0
19	1	V_{REF}	ADCON寄存器的相应位REFC置1
	2	AN3	ADCON寄存器的相应位REFC清0, ADCH寄存器的CH3位置1
	3	P0.5	ADCON寄存器的相应位REFC清0, ADCH寄存器的CH3位清0

**PORT1:**

- OPN (P1.0) : OP 输入负端
- OPP (P1.1) : OP, CMP 输入正端
- TDO, TMS, TDI, TCK (P1.2 - P1.5) : JTAG 接口
- INT0, INT1 (P1.2, P1.3) : 外部中断0, 1
- BUZ (P1.4) : BUZZER 输出
- RST (P1.5) : PIN 复位输入

Table 7.18 PORT1共用列表

引脚编号	优先级	功能	允许位
1	1	OPN	CURSAMP寄存器的AMPEN位置1
	2	P1.0	CURSAMP寄存器的AMPEN位清0
2	1	OPP	CURSAMP寄存器的AMPEN位置1, 或CURSAMP寄存器的CMPEN位置1
	2	P1.1	CURSAMP寄存器的AMPEN位清0, 且CURSAMP寄存器的CMPEN位清0
3	1	TDO	进入仿真模式
	2	INT0	非仿真模式下, IEN0寄存器的EA位和EX0位置1, 且IO为输入
	3	P1.2	非仿真模式下, 始终作为I/O
4	1	TMS	进入仿真模式
	2	INT1	非仿真模式下, IEN0寄存器的EA位和EX1位置1, 且IO为输入
	3	P1.3	非仿真模式下, 始终作为I/O
5	1	TDI	进入仿真模式
	2	BUZ	非仿真模式下, BUZCON寄存器的BZEN位置1
	3	P1.4	非仿真模式下, BUZCON寄存器的BZEN位清0
6	1	TCK	进入仿真模式
	2	RST	非仿真模式下, 代码选项选择OP_RST作为reset pin
	3	P1.5	非仿真模式下, 代码选项选择OP_RST作为IO

**PORT2:**

- PWMn (n = 1, 2), PWMn1 (n = 1, 2) (P2.1, P2.4, P2.2, P2.5): PWM输出
- T0 (P2.6): 定时器0输入或比较功能输出
- FLT (P2.6): 故障检测输入

Table 7.19 PORT2共用列表

引脚编号	优先级	功能	允许位
13-16	1	PWMn(n=1,2) PWMn1(n=1,2)	PWMEN寄存器的PWMnOE (n = 1, 2), PWMn1OE (n = 1, 2) 位置1
	2	P2.1, P2.4, P2.2, P2.5	PWMEN寄存器的PWMnOE (n = 1, 2), PWMn1OE (n = 1, 2) 位清0
17	1	FLT	FLTCON寄存器的FLTSEL位置1
	2	T0	FLTCON寄存器的FLTSEL位清0, TCON寄存器的TR0位置1, 且TMOD寄存器的C/T0位或TCON1寄存器的TC0位 其中一个置1
	3	P2.6	FLTCON寄存器的FLTSEL位清0, TCON寄存器的TR0位清0, 或TMOD寄存器的C/T0位和TCON1寄存器的TC0位 都为0

PORT3:

- RXD (P3.1): EUART的输入
- TXD (P3.2): EUART的输出
- INT40, 41 (P3.1- P3.2): 外部中断4的2个输入
- XTAL1, XTAL2 (P3.4, P3.5): 振荡器输入输出

Table 7.20 PORT3共用列表

引脚编号	优先级	功能	允许位
12	1	RXD	SCON寄存器的REN位置1 (自动上拉)
	2	INT40	SCON寄存器的REN位清0, IEN0的EA置1, IEN1寄存器的EX4置1, IENC寄存器EXS40置1, 且IO为输入
	3	P3.1	SCON寄存器的REN位清0, 始终作为I/O
11	1	TXD	对SBUF寄存器写操作
	2	INT41	UART非传输过程中, IEN0的EA置1, IEN1寄存器的EX4置1, IENC寄存器EXS41置1, 且IO为输入
	3	P3.2	对SBUF寄存器无操作, 始终作为I/O
10, 9	1	XTAL1, XTAL2	代码选项OP_OSC选为晶振或陶振
	2	P3.4, P3.5	代码选项OP_OSC选为内部RC



7.7 定时器

7.7.1 特性

- SH79F082有2个定时器/计数器
- 定时器0兼容标准8051
- 定时器1无计数器输入和比较输出
- 定时器0增加了比较输出功能

7.7.2 定时器0和定时器1

每个定时器的两个数据寄存器（THx & TLx（x = 0, 1））可作为一个16位寄存器来访问。它们由寄存器TCON和TMOD控制。IEN0寄存器的ET0和ET1位置1能允许定时器0和定时器1中断。（详见中断章节）

7.7.3 定时器x的方式（x = 0, 1）

通过计数器/定时器方式寄存器（TMOD）的方式选择位Mx1-Mx0，选择定时器工作方式。

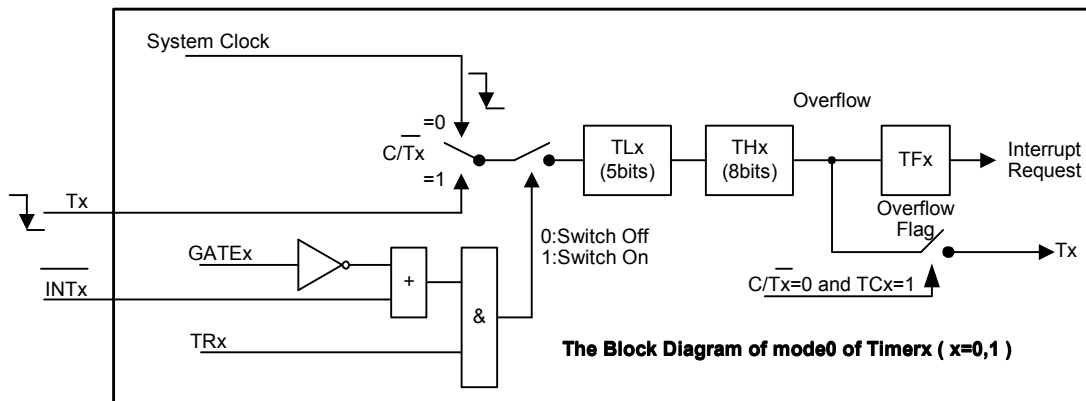
方式0: 13位计数器/定时器

在方式0中，定时器x为13位计数器/定时器。THx寄存器存放13位计数器/定时器的高8位，TLx存放低5位（TLx.4-TLx.0）。TLx的高三位（TLx.7-TLx.5）是不确定的，在读取时应该被忽略。当13位定时器寄存器递增，溢出时，系统置起定时器溢出标志TFx。如果定时器x中断被允许，将会产生一个中断。C/T0位选择计数器/定时器0的时钟源，定时器1没有计数器输入，所以C/T1选择计数器输入也无法计数。

如果C/T0 = 1，定时器0输入引脚（T0）的电平从高到低跳变，使定时器0数据寄存器加1。如果C/T0 = 0，选择系统时钟为定时器0的时钟源。当C/T1 = 0，选择系统时钟为定时器1的时钟源。因为定时器1无输入引脚（T1），所以C/T1 = 1时，定时器无法计数。

当GATEx = 0或GATEx = 1且输入信号INTx有效时，TRx置1打开定时器。GATEx置1允许定时器由外部输入信号INTx控制，便于测量INTx的正脉冲宽度。TRx位置1不强行复位定时器，这意味着如果TRx置1，定时器寄存器将从上次TRx清0时的值开始计数。所以在允许定时器之前，应该设定定时器寄存器的初始值。

当作为定时器应用时，可配置寄存器TCON1中的TC0位使定时器0溢出时T0脚自动翻转。如果TC0被置1，T0引脚自动设置为输出。定时器1没有T1引脚，所以没有比较输出功能。



注意：上图Tx（x=0），定时器1没有T1引脚

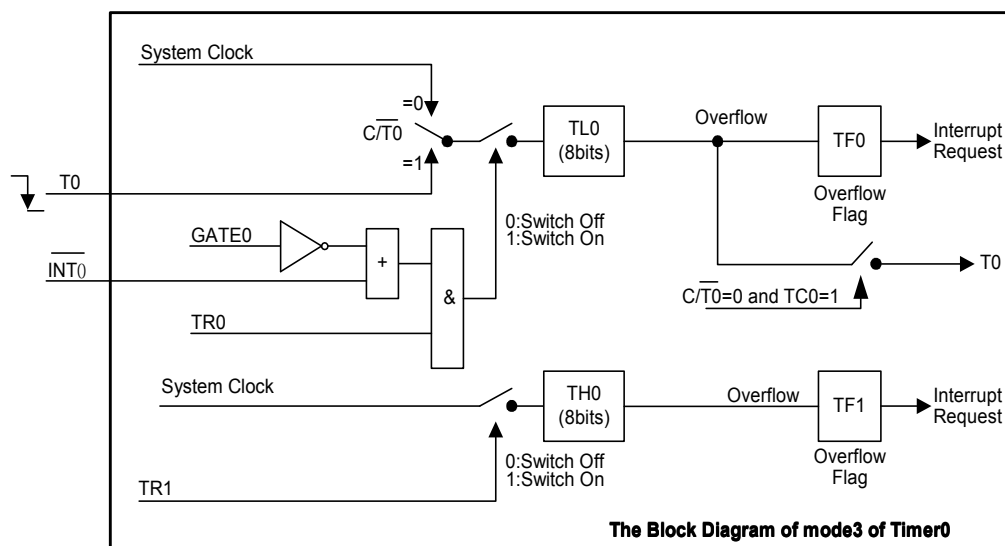
**方式3: 两个8位计数器/定时器（只限于定时器0）**

在方式3中，定时器0用作两个独立的8位计数器/定时器，分别由TL0和TH0控制。TL0使用定时器0的控制（在TCON中）和状态（在TMOD中）位：TR0，C/T0，GATE0和TF0。TL0能用系统时钟或外部输入信号作为时钟源。

TH0只能用作定时器功能，时钟源来自系统时钟。TH0由定时器1的控制位TR1控制使能，溢出时定时器1溢出标志TF1置1，控制定时器1中断。

定时器0工作在方式3时，定时器1可以工作在方式0、1或2，但是不能置1 TF1标志和产生中断，可以用来产生串口的波特率。TH1和TL1只能用作定时器功能，时钟源来自系统时钟，GATE1位无效。T1输入脚的上拉电阻也无效。定时器1由方式控制使能与否，因为TR1被定时器0占用。定时器1在方式0、1或2时使能，在方式3时被关闭。

当作为定时器应用时，可配置寄存器TCON1中的TC0位使定时器0溢出时T0脚自动翻转。如果TC0被置1，T0引脚自动设置为输出。



注意: 当定时器 1 作为波特率发生器时，写入 TH1/TL1 会影响波特率的准确性，因此可能会引起通信出错。



7.7.4 寄存器

Table 7.21 定时器/计数器x控制寄存器 (x = 0, 1)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 5	TFx x = 0, 1	定时器x溢出标志位 0: 定时器x无溢出, 可由软件清0 1: 定时器x溢出, 由硬件置1; 若由软件置1将会引起定时器中断
6, 4	TRx x = 0, 1	定时器x启动, 停止控制位 0: 停止定时器x 1: 启动定时器x
3, 1	IEx x = 0, 1	外部中断x请求标志位
2, 0	ITx x = 0, 1	外部中断x触发方式选择位

Table 7.22 定时器/计数器x方式寄存器 (x = 0, 1)

89H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TMOD	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 3	GATEx x = 0, 1	定时器x门控位 0: TRx置1, 定时器x即被允许 1: 只有INTx在高电平期间TRx置1, 定时器x才被允许
6	C/T1	定时器/计数器1方式选择位 0: 定时器方式 1: 无法计数 (没有计数器输入引脚)
2	C/T0	定时器/计数器0方式选择位 0: 定时器方式 1: 计数器方式
5-4 1-0	Mx [1:0] x = 0, 1	定时器x定时器方式选择位 00: 方式0, 13位向上计数计数器/定时器, 忽略TLx的第7-5位 01: 方式1, 16位向上计数计数器/定时器 10: 方式2, 8位自动重载向上计数计数器/定时器 11: 方式3 (只用于定时器0), 两个8位向上计数定时器



Table 7.23 定时器/计数器x数据寄存器1 (x = 0, 1)

8AH-8DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL0 (8AH)	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0 (8CH)	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1 (8BH)	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1 (8DH)	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TLx.y, THx.y X = 0-1, y = 0-7	定时器x低及高字节计数器

Table 7.24 定时器/计数器x控制寄存器1 (x = 0, 1)

CEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON1	-	-	-	-	-	-	-	TC0
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	TC0	比较输出功能允许位 0: 禁止定时器0比较输出功能 1: 允许定时器0比较输出功能



7.8 中断

7.8.1 特性

- 9个中断源
- 4层中断优先级

SH79F082有9个中断源：3个外部中断（INT0，INT1和INT4，INT4共2个中断源INT40-41共享一个向量地址），2个定时器中断（定时器0，1），1个EUART中断，ADC中断，FLT中断和PWM中断。SH79F082中断采用4级优先级结构，为处理9个中断源提供了极大的灵活性。

另外，SH79F082为INT4提供了4种外部中断触发方式，可以通过寄存器选择。

7.8.2 中断允许控制

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置位或清零，实现单独使能或禁能。IEN0寄存器中还包含了一个全局使能位EA，它可以使能所有的中断。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

Table 7.25 中断允许寄存器1

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	-	ES	ET1	EX1	ET0	EX0
读/写	读/写	读/写	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	-	0	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EADC	ADC中断允许位 0: 禁止ADC中断 1: 允许ADC中断
4	ES	EUART中断允许位 0: 禁止EUART中断 1: 允许EUART中断
3	ET1	定时器1溢出中断允许位 0: 禁止定时器1溢出中断 1: 允许定时器1溢出中断
2	EX1	外部中断1允许位 0: 禁止外部中断1 1: 允许外部中断1
1	ET0	定时器0溢出中断允许位 0: 禁止定时器0溢出中断 1: 允许定时器0溢出中断
0	EX0	外部中断0允许位 0: 禁止外部中断0 1: 允许外部中断0



Table 7.26 中断允许寄存器2

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	-	EFLT	EPWM	-	EX4	-	-	-
读/写	-	读/写	读/写	-	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	0	0	-	0	-	-	-

位编号	位符号	说明
6	EFLT	PWM中断允许位 0: 禁止FAULT中断 1: 允许FAULT中断
5	EPWM	PWM中断允许位 0: 禁止所有PWM中断 1: 允许PWM中断（和PWM中断独立允许控制位配合）
3	EX4	外部中断4允许位 0: 禁止外部中断4 1: 允许外部中断4

注意:

- (1) 打开外部中断0/1/4时，相应的端口必须设置为输入状态。
- (2) 若要打开PWM定时器中断，EPWM位和PWM中断控制寄存器中的PWMxIE ($x = 1, 2$) 和PWMP1E相应中断允许位必须同时置1。
- (3) 若要打开外部中断4，EX4和IENC中的EXS4x ($x = 0, 1$) 相应位必须同时置1。

Table 7.27 中断通道允许寄存器

BAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC	-	-	-	-	-	-	EXS41	EXS40
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1-0	EXS4x. x = 0, 1	外部中断4通道选择位 (x = 0, 1) 0: 禁止外部中断4x 1: 允许外部中断4x



7.8.3 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中会列出中断标志位。

外部中断源产生**外部中断INTx** ($x = 0, 1$) 时，如果中断为边沿触发，CPU在响应中断后，标志IE x ($x = 0, 1$) 被硬件清零；如果中断是电平触发，外部中断源直接控制中断标志，而不是由片上硬件控制。

外部中断INT4产生中断时，EXF1寄存器中的IF4 x ($x = 0, 1$) 标志位置位，INT4 x 两个中断源共享一个中断向量地址，标志位需要用户软件清除。但是如果INT4为电平触发时，标志位不能被用户软件清除，只受INT4 x 中断源引脚所接信号电平直接控制。

注意尽管外部中断被禁止，但是中断标志位受外部中断源输入状态变化的影响而改变，除非该输入引脚配置为其它功能。

定时器0/1中断，当定时器中断产生，中断标志位产生，当进入中断服务程序后中断标志位由硬件清除。

SCON寄存器的标志RI或TI置1时，产生**EUARTx** ($x = 0, 1$) 中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清零。

ADC中断，ADCON寄存器的ADCIF标志位置1时，产生**ADC**中断。如果中断产生，ADCDH/ADCDL中的转换结果是有效的。如果ADC模块的连续比较功能打开，在每次转换中，如果转换结果小于比较值时，ADCIF标志位为0；如果转换结果大于比较值时，ADCIF标志位置1，ADCIF中断标志必须由软件清0。

PWM中断，当PWMxIF1-2置起，中断产生，中断标志位由软件清零（PWM中断标志请参考PWM模块部分）。

FAULT中断，它由FLTF产生，在锁存模式下，当进入中断服务程序，中断标志由硬件清零；在直接模式下，标志位直接受FAULT输入控制，输入为高，置1，输入为低，清零。

Table 7.28 外部中断标志寄存器

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3, 1	IE x ($x = 0, 1$)	外部中断 x 请求标志 0: 无中断挂起 1: 中断挂起
2, 0	IT x ($x = 0, 1$)	外部中断 x 触发方式 0: 低电平触发 1: 下降沿触发

Table 7.29 外部中断标志寄存器1

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF1	IT4.1	IT4.0	-	-	-	-	IF41	IF40
读/写	读/写	读/写	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	-	-	0	0

位编号	位符号	说明
1-0	IF4 x ($x=0, 1$)	外部中断4请求标志 0: 无中断挂起 1: 中断挂起 IF4 x 由软件清零
7-6	IT4[1:0]	外部中断4触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发



7.8.4 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在中断摘要表中详细列出。

7.8.5 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。但OVL不可屏蔽中断无需IPH/IPL控制，在所有中断源中享有最高优先级（除复位外）。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.30 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0	-	PADCL	-	PSL	PT1L	PX1L	PT0L	PX0L
IPH0	-	PADCH	-	PSH	PT1H	PX1H	PT0H	PX0H
读/写	-	读/写	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	-	0	0	0	0	0

B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1	-	PFLTL	PPWML	-	PX4L	-	-	-
IPH1	-	PFLTH	PPWMH	-	PX4H	-	-	-
读/写	-	读/写	读/写	-	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	0	0	-	0	-	-	-

位编号	位符号	说明
-	PxxxL/H	相应中断源xxx优先级选择



7.8.6 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

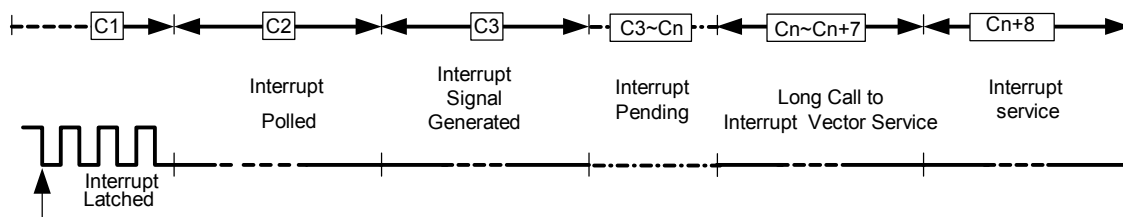
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RET_I或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RET_I或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

注意：因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



中断响应时间

由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RET_I指令结束。RET_I指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

7.8.7 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第三个机器周期产生中断。如果响应有效，条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序中的第一条指令至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RET_I指令，则完成正在执行的RET_I指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。



7.8.8 外部中断输入

SH79F082有3个外部中断输入。外部中断0-1分别有一个独立的中断源，外部中断4有2个中断源共用一个中断矢量地址。外部中断0/1可以通过设置TCON寄存器的IT1、IT0位来选择是电平触发或是边沿触发。当 $ITx = 0$ ($x = 0, 1$) 时，外部中断 $INTx$ ($x = 0, 1$) 引脚为低电平触发；当 ITx ($x = 0, 1$) = 1，外部中断 $INTx$ ($x = 0, 1$) 为沿触发，在这个模式中，一个周期内 $INTx$ ($x = 0, 1$) 引脚上连续采样为高电平而下个周期为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

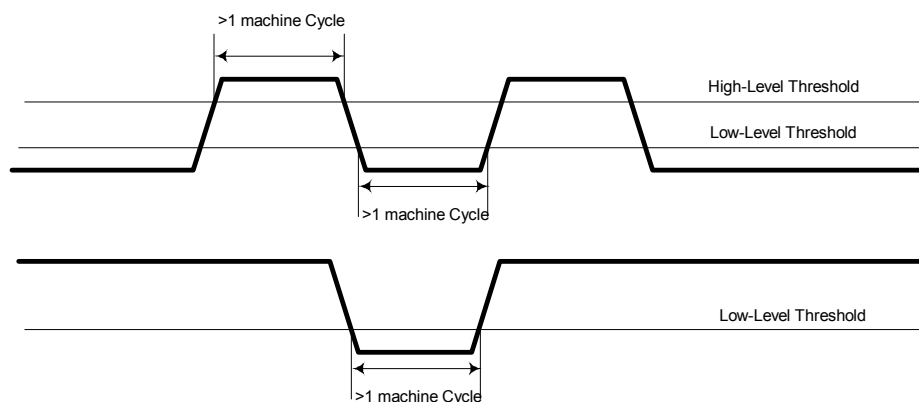
如果外部中断为下降沿触发，外部中断源应当将中断脚至少保持1个机器周期高电平，然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使 IEx 置1。当调用中断服务程序后，CPU自动将 IEx 清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志 IEx ($x = 0, 1$)，因为中断只与输入口电平有关。

外部中断4除了具有更多的中断触发方式外，与外部中断0、1操作类似。

当SH79F082进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见电源管理章节。

注意：外部中断0-1的中断标志位在执行中断服务程序时被自动硬件清0，但外部中断4标志位 $IF40-41$ 必须要软件清0。



外部中断探测

7.8.9 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级	中断号(c 语言)
Reset	0000H	-	-	0 (最高级)	
INT0	0003H	EX0	IE0	1	0
Timer0	000BH	ET0	TF0	2	1
INT1	0013H	EX1	IE1	3	2
Timer1	001BH	ET1	TF1	4	3
EUART	0023H	ES	RI+TI	5	4
ADC	0033H	EADC	ADCIF	6	6
INT4	0053H	EX4+IENC	IF4X	7	10
PWM	0063H	EPWM+PWMP/1/2IE	PWMP/1/2IF	8	12
FAULT	006BH	EFLT	FLTF	9	13



8. 增强功能

8.1 脉冲宽度调制 (PWM)

8.1.1 特性

- 12位精度
- 4路带死区控制的互补输出
- 提供每个PWM周期溢出中断和占空比溢出中断
- 输出极性可选择
- 提供出错侦测功能可瞬时关闭PWM输出
- 提供保护寄存器可使重要寄存器免受干扰出错
- 可选择中心对齐或边缘对齐输出方式

SH79F082内建一个12位PWM模块。PWM模块可以产生周期和占空比分别可以调整的脉宽调制波形。而PWM输出波形的占空比由PWMD寄存器来设置。它提供2个独立的通道，每个通道可以提供两个PWM输出。

PWM模块产生3个中断，它们有同样的中断入口地址，和不同的控制位以及标志位。

PWM定时器中断功能，可以在每个PWM周期中更改周期和占空比。

8.1.2 PWM使能控制

Table 8.1 PWM使能控制寄存器

0CFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN	PWMEN	PWMMOD	PWM21OE	PWM11OE	-	PWM2OE	PWM1OE	-
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	-

位编号	位符号	说明
7	PWMEN	PWM模块使能控制位 0: 关闭PWM模块 1: 打开PWM模块
6	PWMMOD	PWM模式选择位 0: 边沿对齐模式 1: 中心对齐模式
5	PWM21OE	PWM21输出使能位 0: I/O口 1: PWM输出
4	PWM11OE	PWM11输出使能位 0: I/O口 1: PWM输出
2	PWM2OE	PWM2输出使能位 0: I/O口 1: PWM输出
1	PWM1OE	PWM1输出使能位 0: I/O口 1: PWM输出

只有PWMEN和PWMxOE位同时置1，PWM才会有输出。如果PWMEN位设置为1而PWNOE清0，PWM模块可以作为一个带比较器的定时器使用，如果PWMEN清0而PWMOE置1，PWM将输出非选电平。

PWMxOE位清0时PWM输出管脚立即变为I/O状态，所以建议在使用PWM模块时，初始化把I/O设为输出状态，并且输出非选电平。

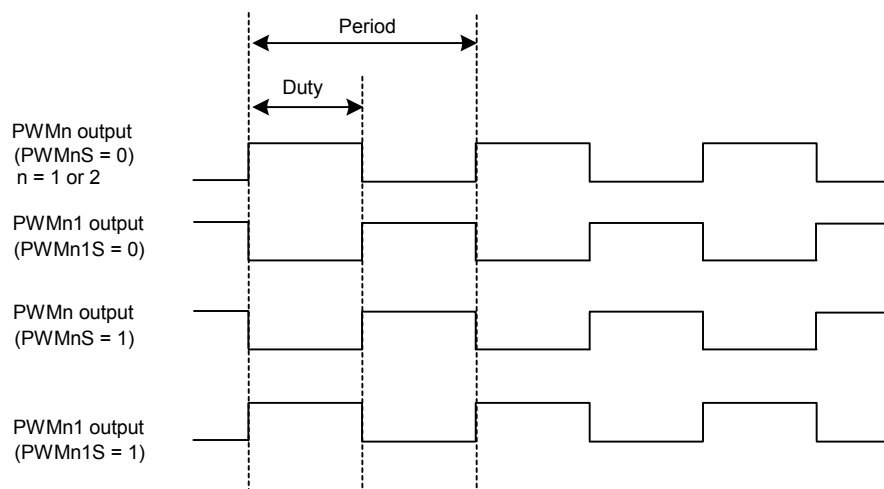


Table 8.2 PWM模块控制寄存器

0D9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMCON	PWMCLK1	PWMCLK0	PWM21S	PWM11S	-	PWM2S	PWM1S	-
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	-

位编号	位符号	说明
7	PWMCLK1	PWM模块时钟选择 00: PWM时钟 = 系统时钟/1 01: PWM时钟 = 系统时钟/2 10: PWM时钟 = 系统时钟/4 11: PWM时钟 = 系统时钟/8
6	PWMCLK0	
5	PWM21S	PWM21输出极性选择位 0: 高电平驱动, PWM21占空比期间输出低电平, 其余时间输出高电平 1: 低电平驱动, PWM21占空比期间输出高电平, 其余时间输出低电平
4	PWM11S	PWM11输出极性选择位 0: 高电平驱动, PWM11占空比期间输出低电平, 其余时间输出高电平 1: 低电平驱动, PWM11占空比期间输出高电平, 其余时间输出低电平
2	PWM2S	PWM2输出极性选择位 0: 高电平驱动, PWM2占空比期间输出高电平, 其余时间输出低电平 1: 低电平驱动, PWM2占空比期间输出低电平, 其余时间输出高电平
1	PWM1S	PWM1输出极性选择位 0: 高电平驱动, PWM1占空比期间输出高电平, 其余时间输出低电平 1: 低电平驱动, PWM1占空比期间输出低电平, 其余时间输出高电平

下图显示了边沿对齐模式下PWM1, 2不同极性的输出波形。





8.1.3 PWM故障检测功能

FLTEN置位时，如果发现过流或者FLT输入高，PWM则停止输出，并且进入无效驱动状态（关闭外部MOS管）。

PWM故障检测主要目的是：当过流发生时切断PWM的输出，进入无效驱动状态，进而达到保护外部功率器件的目的，由于它是由硬件来控制，因此响应速度非常快。

如果FLTEN置1，当探测到故障，若PWMnS = 0，PWMn会强制输出0，若PWMnS = 1，PWMn强制输出1（n = 1, 2, 11, 21）。

Table 8.3 PWM定时器使能寄存器

0D1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLTCON	FLTEN	FLTSEL	FLTM	FLTSTAT	FLTTF	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	FLTEN	故障检测功能控制位 0: 故障检测禁止 1: 故障检测功能打开，输入源可以选择为比较器的输入或FLT引脚的输入
6	FLTSEL	探测源选择控制位 0: 从FLT引脚输入 (如果FLTEN置起，并且FLTSEL为0，端口P2.6作为FLT功能输入) 1: 从比较器输入
5	FLTM	探测功能模式选择 0: 锁存模式，当探测到输入为高电平PWM将停止输出，当输入变为低时状态保持不变，只有当FLTSTAT被软件清掉，状态才会恢复，PWM继续输出。(当外部一直为高电平时FLTSTAT无法清除) 1: 直接模式，PWM输出直接由故障检测输入端来控制，如果输入源为1，关掉PWM输出，如果输入源为0，打开PWM输出
4	FLTSTAT	故障检测标志位 0: PWM正常输出 1: 出现故障，PWM停止输出
3	FLTTF	故障中断标志位 0: 无中断请求 1: 故障中断请求发生 如果FLTM = 0，输入上升沿时请求位置1。响应中断时被硬件清掉，当不允许中断时也可以由软件清掉 如果FLTM = 1，直接由输入源控制，输入为高，置1，输入为低，清0。



8.1.4 PWM定时器锁定功能

这个寄存器用来控制PWM使能寄存器、PWM控制寄存器、PWM周期寄存器、PWM占空比寄存器、PWM死区控制寄存器和PWM故障检测寄存器的更改。只有当数据在地址位为0x55的寄存器中，才能更改这些寄存器，否则不能更改。

这个寄存器能增强PWM模块的抗干扰能力。

Table 8.4 PWM定时器锁定寄存器

E7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMLO	PWMLO.7	PWMLO.6	PWMLO.5	PWMLO.4	PWMLO.3	PWMLO.2	PWMLO.1	PWMLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PWMLO[7:0]	PWM锁定 只有当PWMLO = #55h，才能允许修改其它PWM寄存器



8.1.5 PWM周期和占空比控制

PWM模块有一个12位周期寄存器和三个占空比寄存器; 它们可以设置PWM的周期和各自的占空比。

Table 8.5 PWM周期控制寄存器低位 (PWMPL)

DAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMPL	PP.7	PP.6	PP.5	PP.4	PP.3	PP.2	PP.1	PP.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PP.7-PP.0	PWM周期控制寄存器低8位

Table 8.6 PWM周期控制寄存器高位 (PWMPH)

DBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMPH	-	-	-	-	PP.11	PP.10	PP.9	PP.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	PP.11-PP.8	PWM周期控制寄存器高4位

说明:

1. 如果是边沿对齐模式, $PWM输出周期 = [PP11, PP.0] \times PWM时钟周期$ 。

如果是中心对齐模式, $PWM输出周期 = 2 \times [PP11, PP.0] \times PWM时钟周期$ 。

2. 如果周期寄存器 = 0x000, 周期溢出中断不会发生, PWM1/2输出非选电平, PWM11/21输出选中电平。

3. 写这两个寄存器时, 应先写低字节再写高字节, 因为写完高字节后这两个数据才会真正装载到寄存器, 只写低字节是无效的。

Table 8.7 PWM1/11占空比控制寄存器低位 (PWM1DL)

DEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1DL	PD1.7	PD1.6	PD1.5	PD1.4	PD1.3	PD1.2	PD1.1	PD1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PD1.7-PD1.0	PWM1/11占空比寄存器低8位

Table 8.8 PWM1/11占空比控制寄存器高位 (PWM1DH)

ODFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1DH	-	-	-	-	PD1.11	PD1.10	PD1.9	PD1.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	PD1.11-PD1.8	PWM1/11占空比寄存器高4位



Table 8.9 PWM2/21占空比控制寄存器低位 (PWM2DL)

0D2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM2DL	PD2.7	PD2.6	PD2.5	PD2.4	PD2.3	PD2.2	PD2.1	PD2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PD2.7-PD2.0	PWM2/21占空比寄存器低8位

Table 8.10 PWM2/21占空比控制寄存器高位 (PWM2DH)

0D3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM2DH	-	-	-	-	PD2.11	PD2.10	PD2.9	PD2.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	PD2.11-PD2.8	PWM2/21占空比寄存器高4位

说明:

1. 如果是边沿对齐模式, PWM 输出占空比时间 = $[PDx.11, PDx.0] \times PWM$ 时钟周期 ($X = 1, 2$)。
如果是中心对齐模式, PWM 输出占空比时间 = $2 \times [PDx.11, PDx.0] \times PWM$ 时钟周期 ($X = 1, 2$)。
2. 占空比寄存器 = 000H时, 没有占空比溢出中断, 但仍然有周期溢出中断, $PWM1/2$ 一直输出非选电平, $PWM11/21$ 一直输出选中电平。
3. $Period \leq Duty$ 时, 同样没有占空比溢出中断, 仍然有周期溢出中断, $PWM1/2$ 一直输出选中电平, $PWM11/21$ 一直输出非选电平。
4. 写这两个寄存器时, 应该先写低字节再写高字节, 因为写完高字节后这两个数据才会真正装载到寄存器, 如果只写低字节是无效的。



8.1.6 PWM中断

当一个PWM周期定时器溢出或2个PWM占空比定时器溢出时都会产生中断请求，当PWMxIE (x = 1, 2 or P) 和EPWM都为1时，处理器将进入中断服务程序。这三个中断共享一个中断入口地址。

Table 8.11 PWM中断控制寄存器 (PWMINT)

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMINT	PWMP1E	PWMP1F	-	-	PWM1IE	PWM1IF	PWM2IE	PWM2IF
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

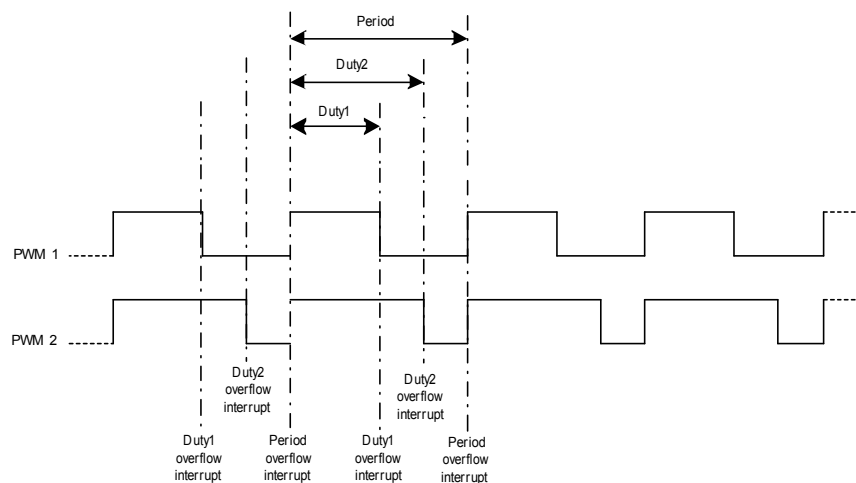
位编号	位符号	说明
7	PWMP1E	PWM周期中断允许位 (只有当IEN1中的EPWM位置起时，这位才有效) 0: 禁止PWM周期中断 1: 允许PWM周期中断
6	PWMP1F	PWM周期中断标志位 0: 无PWM周期中断 1: 发生PWM周期中断
3	PWM1IE	PWM1占空比中断允许位 (只有当IEN1中的EPWM位置起时，这位才有效) 0: 禁止PWM1占空比中断 1: 允许PWM1占空比中断
2	PWM1IF	PWM1占空比中断标志位 0: 无PWM1占空比中断 1: 发生PWM1占空比中断
1	PWM2IE	PWM2占空比中断允许位 (只有当IEN1中的EPWM位置起时，这位才有效) 0: 禁止PWM2占空比中断 1: 允许PWM2占空比中断
0	PWM2IF	PWM2占空比中断标志位 0: 无PWM2占空比中断 1: 发生PWM2占空比中断



8.1.7 PWM模式选择

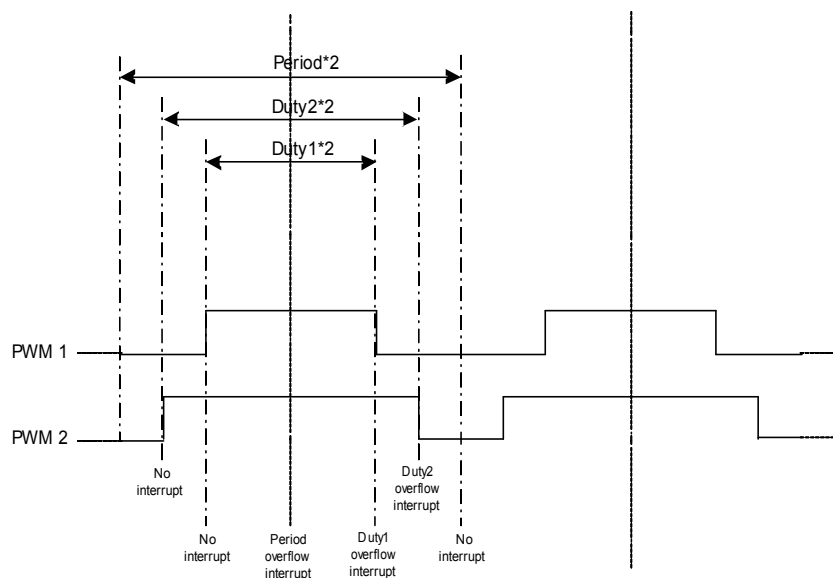
PWM输出有两种波形可供选择，边沿对齐模式和中间对齐模式，由PWMMOD位来控制。参见PWM使能控制寄存器描述。PWMMOD，为0时选择边沿对齐模式，为1时选择中间对齐模式。

边沿对齐模式下，输出波形如下图所示。



中间对齐模式下，输出波形如下图所示。

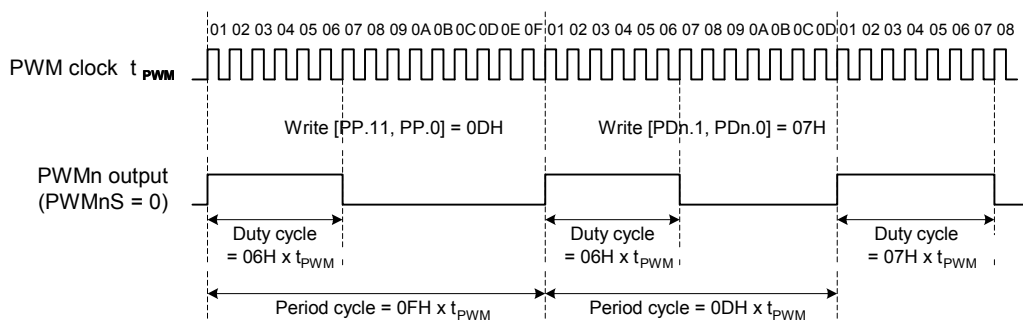
注意：中间对齐方式下，*PWM*实际输出波形周期和占空比都是寄存器设置值的2倍。





8.1.8 编程注意事项

- (1) 设置PWMLO寄存器为0x55。
- (2) 选择PWM模块系统时钟和输出极性。
- (3) 通过写适当的值到PWM周期控制寄存器（PWMPH/L）或PWM占空比寄存器（PWM*D*）设置PWM周期和占空比，每次都是先设置低字节，然后设置高字节。
- (4) 通过写适当的值到PWMCON控制寄存器来选择PWM输出模式。
- (5) 为了输出适当的PWM波形，需要把PWMEN寄存器中的PWMEN位和PWMOEx位置1。
- (6) 如果PWM周期或者占空比需要改变，操作流程如同步骤b或者步骤c。修改后的值重载入计数器，在下一个周期开始有效。
- (7) PWMLO寄存器中的数据修改为方不等于0x55，避免PWM寄存器的内容被无意的改变。



PWM输出周期和占空比修改示例

注意：只有在PWM模块使能控制位（PWMEN）为0时，才允许修改中心对齐或边沿对齐输出模式控制位，因此打开PWM模块前，要先设置好模式控制位；在模式切换时，需要先关闭PWM模块（将PWMEN清0），修改模式控制位，然后再打开PWM模块。



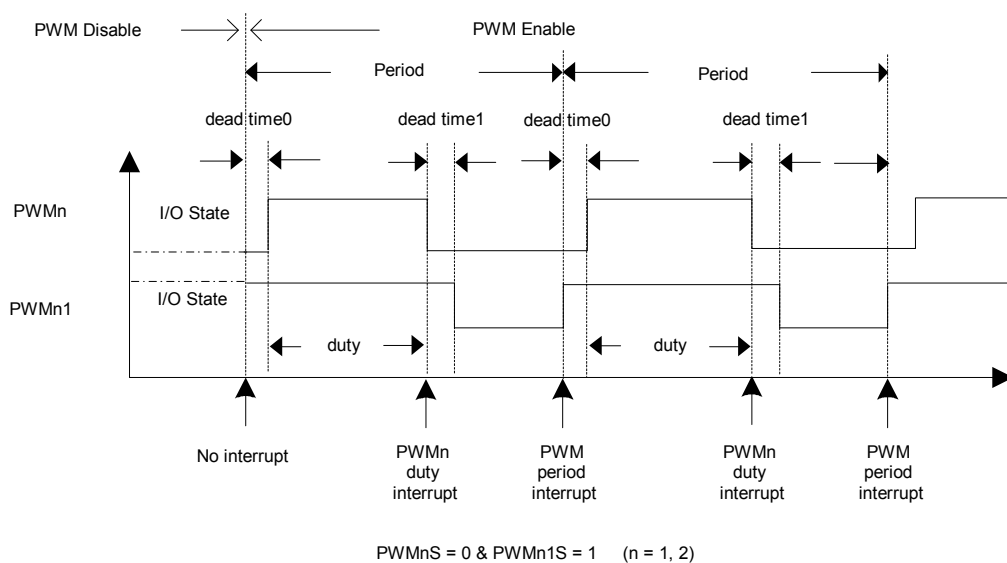
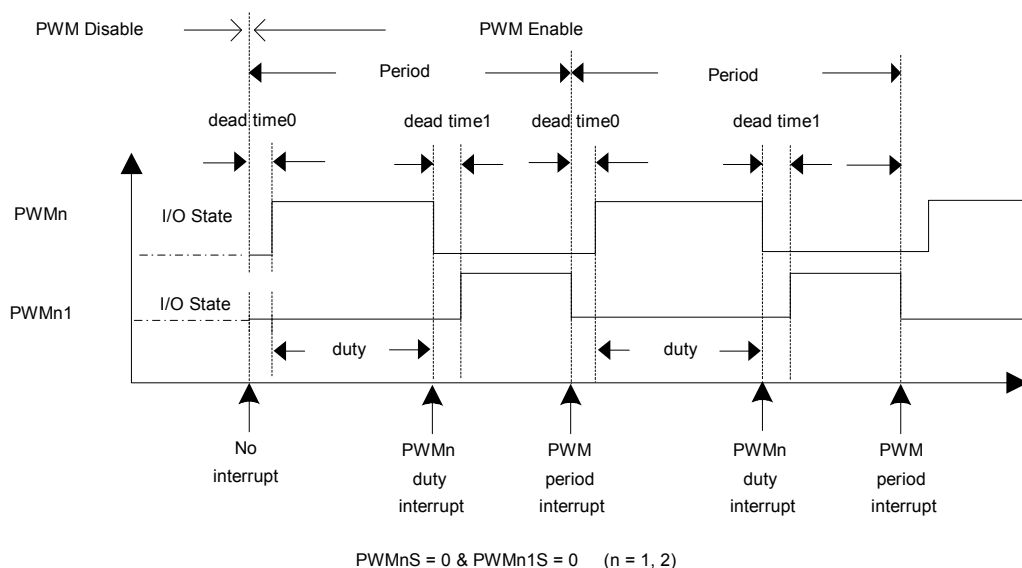
8.1.9 PWM死区控制

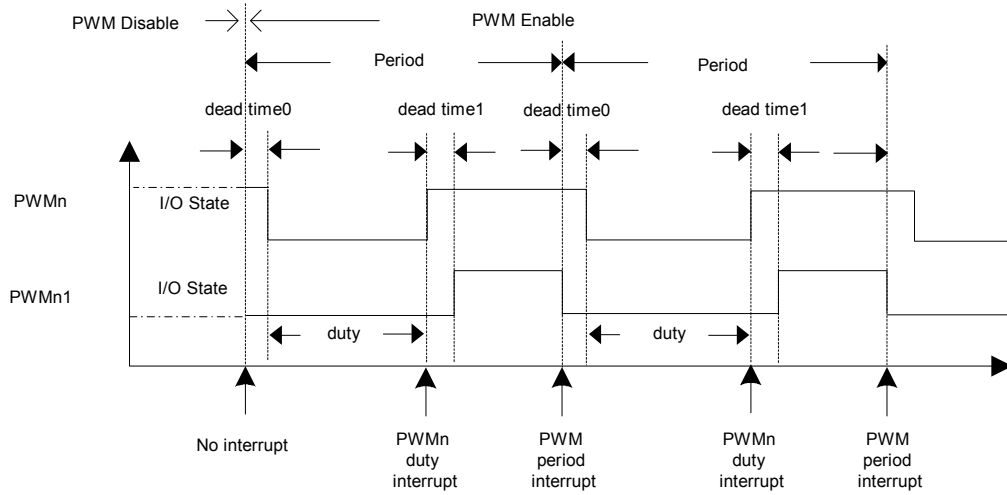
SH79F082 PWM模块提供死区控制功能，这个功能主要用来微调PWM的对外控制，功能示意图如下。

PWM使能意味着PWMEN和PWMOE同时置位。

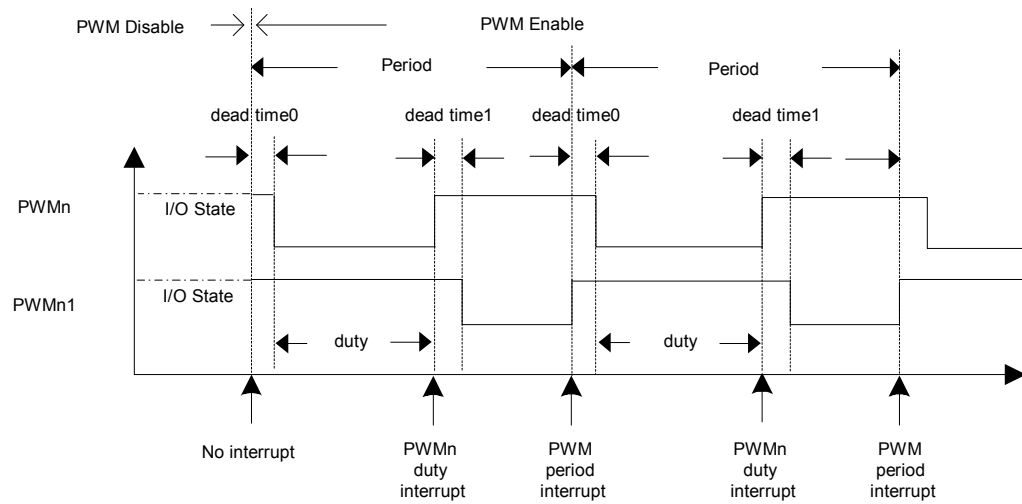
通过写PWM死区控制寄存器（PWMDTL/PWMDTH），在PWM1/2和PWM11/21之间会产生一个死区时间。

边沿对齐模式下，不同极性带死区控制的PWM输出波形示意图如下所示。





$PWMnS = 1$ & $PWMn1S = 0$ ($n = 1, 2$)



$PWMnS = 1$ & $PWMn1S = 1$ ($n = 1, 2$)



中心对齐模式下，不同极性带死区控制的PWM输出波形示意图如下所示。

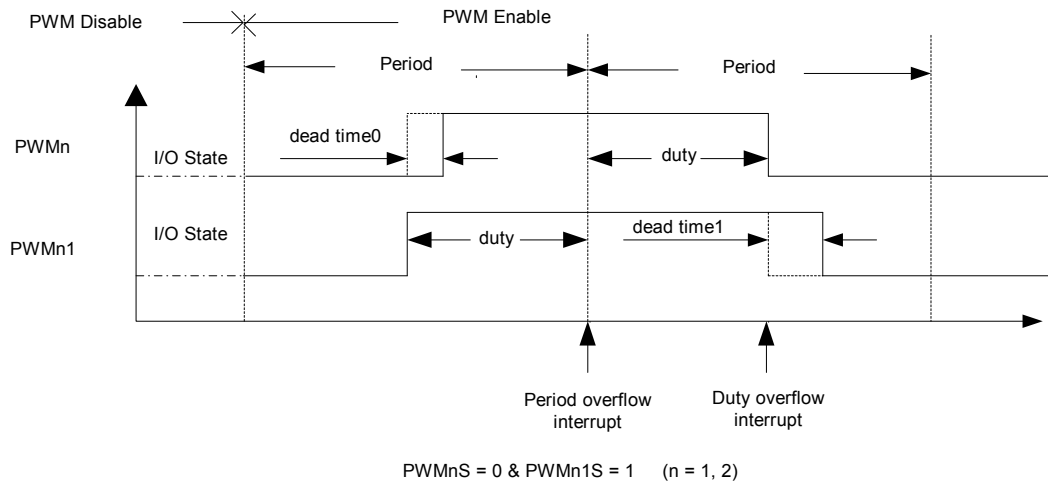
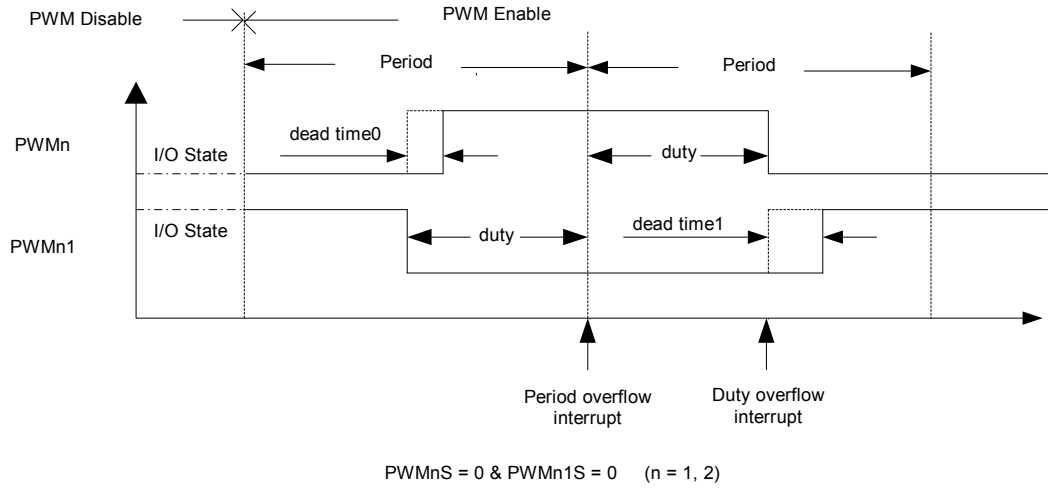






Table 8.12 PWM死区控制寄存器0的低位

D4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDT0L	DT0.7	DT0.6	DT0.5	DT0.4	DT0.3	DT0.2	DT0.1	DT0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	DT0.7-DT0.0	PWM死区0控制寄存器低位

Table 8.13 PWM死区控制寄存器0的高位

D5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDT0H	-	-	-	-	DT0.11	DT0.10	DT0.9	DT0.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	DT0.11-DT0.8	PWM死区0控制寄存器高位

Table 8.14 PWM死区控制寄存器1的低位

D6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDT1L	DT1.7	DT1.6	DT1.5	DT1.4	DT1.3	DT1.2	DT1.1	DT1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	DT1.7-DT1.0	PWM死区1控制寄存器低位

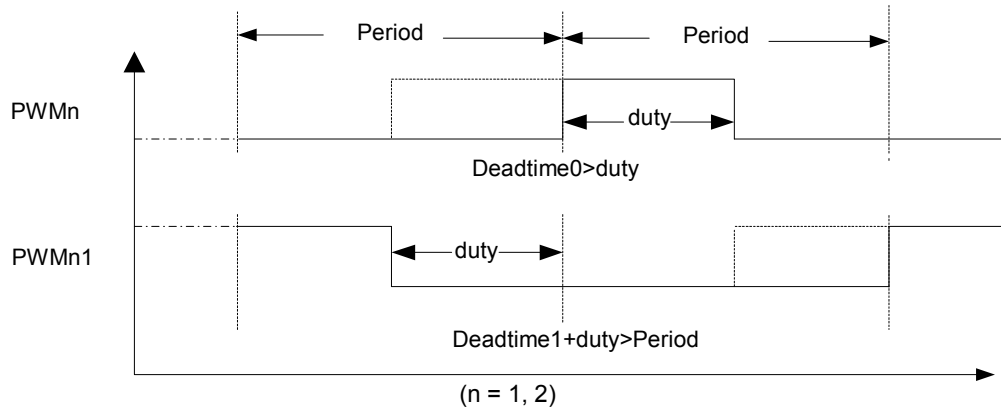
Table 8.15 PWM死区控制寄存器1的高位

D7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDT1H	-	-	-	-	DT1.11	DT1.10	DT1.9	DT1.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	DT1.11-DT1.8	PWM死区1控制寄存器高位

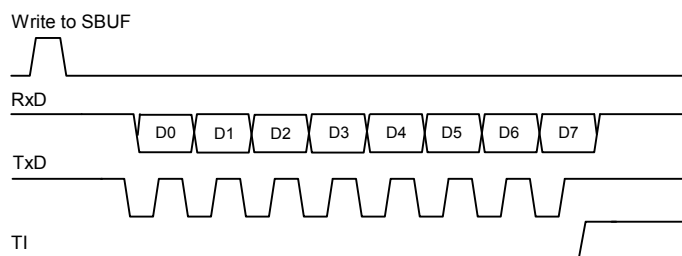
**说明:**

1. 不论是中心对齐还是边沿对齐模式，死区时间 = $(DTn.11 - DTn.0) * PWM$ 时钟周期 ($n = 0, 1$)。
2. 写这几个寄存器时也是先写低字节，再写高字节，写完高字节数据才会装载到寄存器，只写低字节是无效的。
3. 边沿对齐模式下，如果 $(\text{占空比} \leq \text{周期} \leq \text{占空比} + \text{死区时间}0 + \text{死区时间}1)$ ， $PWM1/2$ 正常输出， $PWM11/21$ 输出非选电平。
4. 中心对齐模式下，如果死区时间 $0 \geq \text{占空比}$ ，则 $PWM1/2$ 占空比只输出正常波形的后半部分，前半部分输出非选电平。此时前死区时间实际变为 $duty$ 值，而和 $deadtime0$ 的值无关。
如果死区时间 $1 + \text{占空比} \geq \text{周期}$ ，则 $PWM01/11/21$ 只输出正常波形的前半部分，后半部分输出非选电平。
此时后死区时间实际变为 $period - duty$ 值，而和 $deadtime1$ 的值无关。
如下图所示：



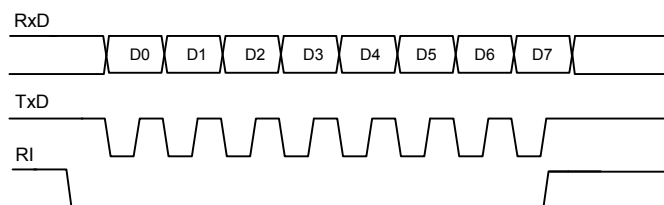


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟Tx控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，Tx控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置1（SCON.1）。



Send Timing of Mode 0

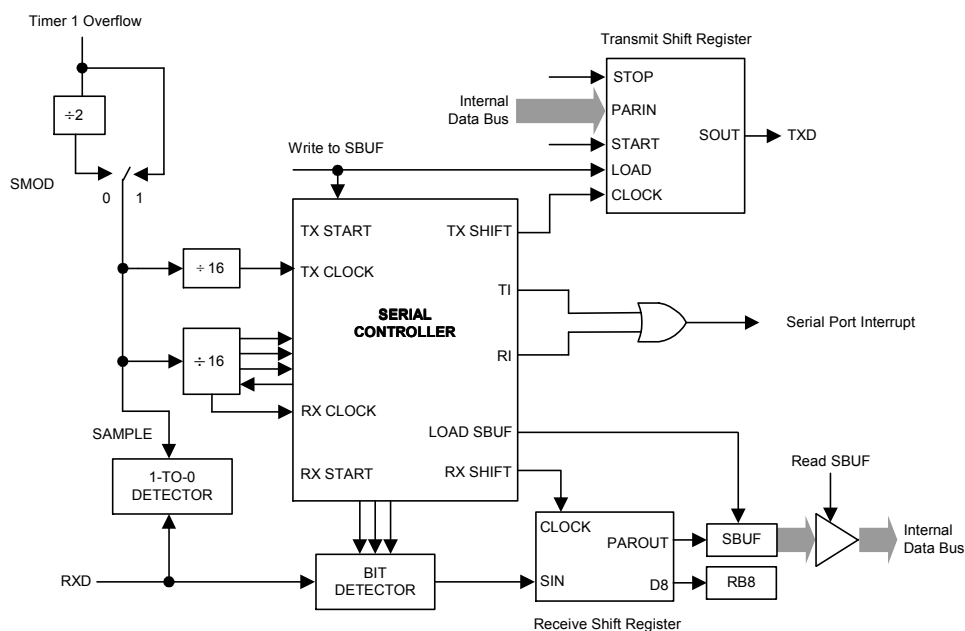
REN（SCON.4）置1和RI（SCON.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位都接收到接收移位寄存器中后，Rx控制块停止接收，然后在下一个系统时钟的上升沿上RI置1，直到被软件清0才允许接收。



Receive Timing of Mode 0

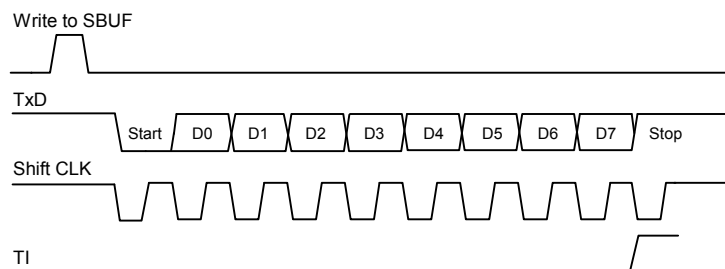
方式1: 8位EUART，可变波特率，异步全双工

方式1提供10位全双工异步通信，10位由一个开始位（逻辑0），8个数据位（低位在先），和一个中止位（逻辑1）组成。接收时，这8个数据位存储在SBUF中而中止位储存在RB8（SCON.2）中。方式1中的波特率是可变的，串行收发波特率可编程为定时器1溢出频率的1/16或1/32，（请见波特率章节）。模块功能框图如下图所示：





发送由“写入SBUF”信号开始，实际上发送过程始于16分频计数器下次满度翻转后的机器周期，因此每位发送过程与16分频计数器同步的，并不与“写入SBUF”信号同步。开始位首先在TxD引脚上发出，然后是8位数据位，在发送移位寄存器中的所有8位数据都发送完后，中止位在TxD引脚上发出，在中止位发送后TI标志置1。

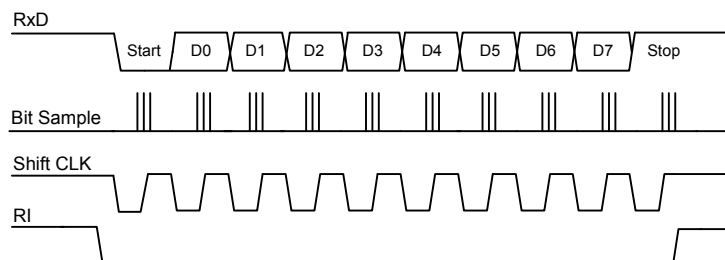


Send Timing of Mode 1

只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RxD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的停止位 = 1

如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置1。否则接收的帧会丢失。这时，接收器将重新去探测RxD端是否另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 1

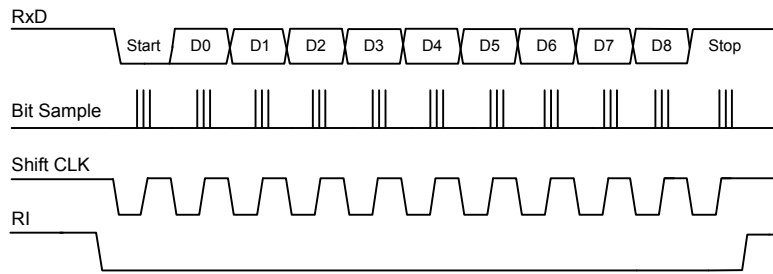


只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RxD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的第9位 = 1，且接收的字节符合实际从机地址

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置1。否则接收的数据帧会丢失。

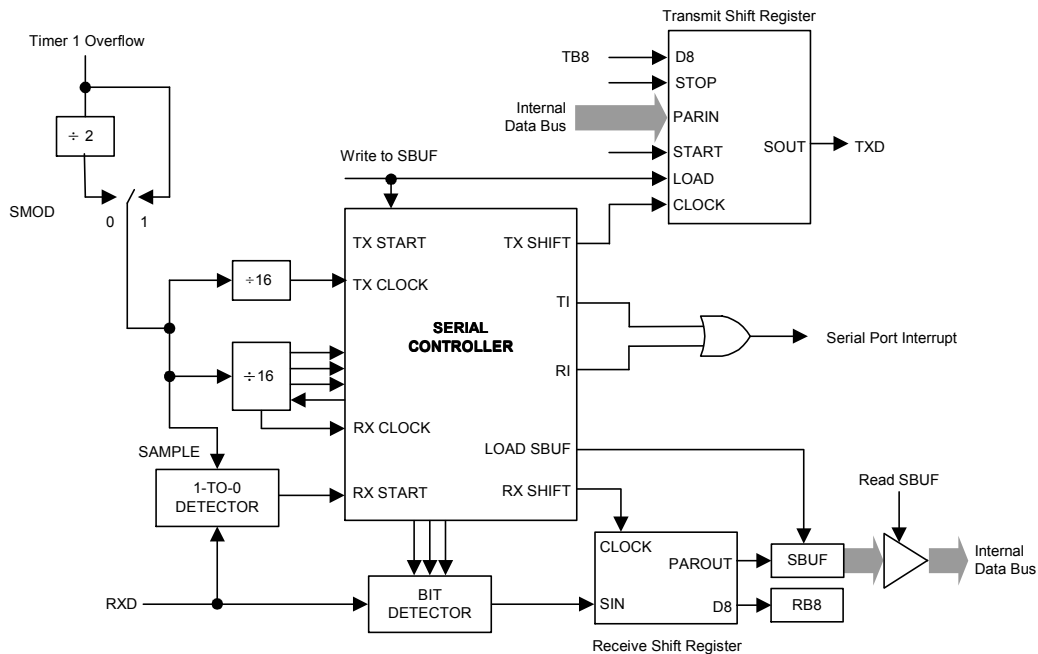
在停止位的当中，接收器回到寻找RxD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

方式3: 9位EUART，可变波特率，异步全双工

方式3使用方式2的传输协议以及方式1的波特率产生方式。





8.2.3 波特率

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SM2位决定。当SM2为0时，串行端口在系统时钟的1/12下运行。当SM2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可选择来至定时器1的溢出率。

方式1和方式3波特率公式如下所示，其中TH1是定时器1的8位重载入寄存器，SMOD的EUART波特率加倍器（PCON.7），T1CLK是定时器1的时钟源。

$$\text{BaudRate} = \frac{2^{\text{SMOD}}}{32} \times \frac{f_{T1}}{256 - \text{TH1}}, \text{ 用定时器1作为波特率发生器, 定时器1工作在方式2}$$

在方式2中，波特率固定为系统时钟的1/32或1/64，由SMOD位（PCON.7）决定。当SMOD位为0时，EUART以系统时钟的1/64运行。当SMOD位为1时，EUART以系统时钟的1/32运行。

$$\text{BaudRate} = 2^{\text{SMOD}} \times \left(\frac{f_{\text{SYS}}}{64}\right)$$

8.2.4 多机通讯

软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两个方式下，接收的是9位数据，第9位移入RB8中，然后再来一位停止位。EUART可以这样来设定：当接收到停止位时，只有在RB8 = 1的条件下，串行口中断才会有效（请求标志RI置1）。可以通过将SCON寄存器的SM2位置1使EUART具有这个功能。

在多机通讯系统中，以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时，它先送出一地址字节，以辨认目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SM2为1，则不会响应数据字节中断。地址字节可以中断所有从机，这样，每一个从机都检查所接收到的地址字节，以判别自己是不是目标从机。被寻到的从机清0 SM2位，并准备接收即将到来的数据字节，当接收完毕时，从机再一次将SM2置1。没有被寻址的从机，则维持它们的SM2位为1，忽略到来的数据字节，继续做自己的事情。

注意：在方式0中，SM2用来选择波特率加倍。在方式1中，SM2用来检测停止位是否有效，如果SM2 = 1，接收中断不会响应直到接收到一个有效的停止位。

自动(硬件)地址识别

在方式2和方式3中，SM2置1将使EUART在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUART的从机地址，EUART产生一个中断。接着，从机应该将SM2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SM2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SM2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其他的从机。



	从机1	从机2
SADDR	10100100	10100111
SADEN (为0的位被忽略)	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址 (SADDR或SADEN)	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUART将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

8.2.5 帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

注意：SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。

发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，RI清0，又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOV位）置1。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCON中的FE）置1。

暂停检测

当连续检测到11个位都为低电平时时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RxD引脚上出现上升沿）。

**8.2.6 寄存器****Table 8.16** 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SMOD	波特率加倍器 若使用定时器1作为波特率发生器，在方式1和3中置1，EUART的波特率会加倍，如果在方式2中置1，EUART的波特率会加倍
6	SSTAT	SCON[7:5]功能选择 0: SCON[7:5]工作方式作为SM0，SM1，SM2 1: SCON[7:5]工作方式作为FE，RXOV，TXCOL
3-2	GF[1:0]	用于软件的通用标志位
1	PD	掉电模式控制位
0	IDL	空闲模式控制位



EUART相关SFR

Table 8.17 EUART控制及状态寄存器

98H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM[0:1]	EUART串行方式控制位，SSTAT = 0 00: 方式0，同步方式，固定波特率 01: 方式1，8位异步方式，可变波特率 10: 方式2，9位异步方式，固定波特率 11: 方式3，9位异步方式，可变波特率
7	FE	EUART帧出错标志位，当FE位被读时，SSTAT位必须被设置为1 0: 无帧出错，由软件清除 1: 发生帧出错，由硬件置1
6	RXOV	EUART接收完毕标志位，当RXOV位被读时，SSTAT位必须被设置为1 0: 无接收完毕，由软件清除 1: 接收完毕，由硬件置1
5	SM2	EUART多处理机通讯允许位（第9位“1”校验器），SSTAT = 0 0: 在方式0下，波特率是系统时钟的1/12 在方式1下，禁止停止位确认检验，停止位将置RI为1产生中断 在方式2和3下，任何字节都会置RI为1产生中断 1: 在方式0下，波特率是系统时钟的1/4 在方式1下，允许停止位确认检验，只有有效的停止位（1）才能置RI为1产生中断 在方式2和3下，只有寻址字节（第9位 = 1）能置RI为1产生中断
5	TXCOL	EUART发送冲突标志位，当TXCOL位被读时，SSTAT位必须被设置为1 0: 无发送冲突，由软件清除 1: 有发送冲突，由硬件置1
4	REN	EUART接收器允许位 0: 接收禁止 1: 接收允许
3	TB8	在EUART的方式2和3下发送的第9位，由软件置1或清0
2	RB8	在EUART的方式1，2和3下接收的第9位 在方式0下，不使用RB8 在方式1下，如果接收中断发生，RB8的停止位会收到信号 在方式2和3下，由第9位接收
1	TI	EUART的传送中断标志位 0: 由软件清0 1: 由硬件置1，在方式0下的第8位最后，或在其他方式下的停止位开始
0	RI	EUART的接收中断标志位 0: 由软件清0 1: 由硬件置1，在方式0下的第8位最后，或在其他方式下的停止位开始

**Table 8.18** EUART数据缓冲器寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF.7-0	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容

Table 8.19 EUART从机地址及地址掩膜寄存器

9AH-9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR.7-0	SFR SADDR 定义EUART的从机地址
7-0	SADEN.7-0	SFR SADEN 是一个位屏蔽寄存器，决定检验SADDR的哪些位对应接收地址 0：在SADDR中的相应位被忽略 1：SADDR中的相应位被检验是否对应接收地址



8.3 模/数转换器 (ADC)

8.3.1 特性

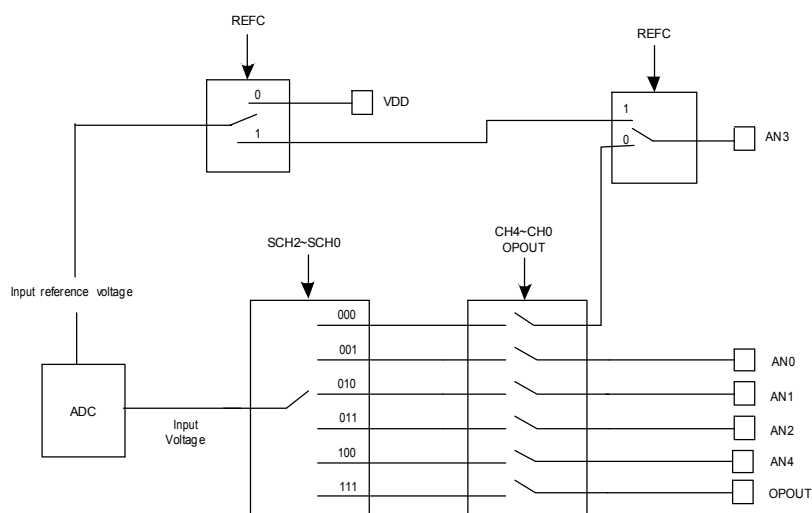
- 10位分辨率
- 内建基准电压
- 可选外接或内建基准电压
- 6模拟通道输入

SH79F082包含一个单端型、10位逐次逼近型模数转换器（ADC）。ADC内建的基准电压 V_{REF} 和 V_{DD} 相连，用户也可以选择 V_{REF} 端口输入基准电压。6个ADC通道都可以独立输入模拟信号，但是每次转换只能使用一个通道。 $\overline{GO/DONE}$ 信号控制开始转换，提示转换结束。当转换完成时，更新ADC数据寄存器与此同时，设置ADCON寄存器中的ADCIF位，并且产生一个中断（如果允许ADC中断）。

ADC模块整合数字比较功能可以比较ADC中的模拟输入的值与数字值。如果允许数字比较功能（在ADCON寄存器中的EC位置1），并且ADC模块使能（在ADCON寄存器中的ADON位置1），只有当相应的模拟输入的数字值大于寄存器中的比较值（ADDH/L）时，才会产生ADC中断。当 $\overline{GO/DONE}$ 置1时，数字比较功能会持续工作，直到 $\overline{GO/DONE}$ 清0。这一点与模数转换工作方式不同。

带数字比较功能的ADC模块能在Idle模式下工作，并且ADC中断能够唤醒Idle模式。但是，在Power-Down模式下，ADC模块被禁止。

8.3.2 ADC模块图



ADC转换器模块图



8.3.3 寄存器

Table 8.20 ADC控制寄存器

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	ADON	ADCIF	EC	REFC	SCH2	SCH1	SCH0	GO/DONE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	ADCON	ADC允许位 0: 禁止ADC模块 1: 允许ADC模块
6	ADCIF	ADC中断标志位 0: 无ADC中断 1: 由硬件置1表示已完成AD转换, 或者模拟输入大于ADDH/ADDL (如果允许数字比较模块)
5	EC	比较功能允许位 0: 禁止数字比较功能 1: 允许数字比较功能
4	REFC	基准电压选位 0: 选择内部 V_{DD} 为基准电压 1: 选择外部 V_{REF} 端口输入为基准电压
3-1	SCH [2:0]	ADC通道选择位 000: ADC通道AN0 001: ADC通道AN1 010: ADC通道AN2 011: ADC通道AN3 100: ADC通道AN4 101: ADC通道AN5 111: 运放输出OPOUT 其他无效
0	GO/DONE	ADC状态标志位 0: 当完成AD转换时, 由硬件自动清0。在转换期间清0这个位会中止AD转换。 如果允许数字比较功能, 该位不会由硬件清0只能由软件清0。 1: 设置开始AD转换或者启动数字比较功能。

注意: 1.当选择外部 V_{REF} 端口输入为基准电压时 ($REFC = 1$), $P0.5$ 作为 V_{REF} 输入而非AN3输入口。

2.当SCH设为111时,adc通道内部自动切换到运放的输出

Table 8.21 ADC通道配置寄存器

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH	-	-	-	CH4	CH3	CH2	CH1	CH0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4-0	CH[4:0]	通道配置 1: P0x (x = 2-6) 为ADC输入 0: P0x (x = 2-6) 作为I/O口



Table 8.22 ADC定时控制寄存器

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-5	TADC[2:0]	ADC时钟周期选择 000: ADC时钟周期 $t_{AD} = 2 t_{SYS}$ 001: ADC时钟周期 $t_{AD} = 4 t_{SYS}$ 010: ADC时钟周期 $t_{AD} = 6 t_{SYS}$ 011: ADC时钟周期 $t_{AD} = 8 t_{SYS}$ 100: ADC时钟周期 $t_{AD} = 12 t_{SYS}$ 101: ADC时钟周期 $t_{AD} = 16 t_{SYS}$ 110: ADC时钟周期 $t_{AD} = 24 t_{SYS}$ 111: ADC时钟周期 $t_{AD} = 32 t_{SYS}$
3-0	TS[3:0]	采样时间选择 $2 t_{AD} \leq \text{采样时间} = (\text{TS}[3:0]+1) * t_{AD} \leq 15 t_{AD}$

注意:

- (1) 当ADC需要10位分辨率时, 确保ADC时钟周期 $t_{AD} \geq 1\mu s$; 当ADC仅需要8位分辨率时, ADC时钟周期可以小于 $1\mu s$;
- (2) 即使 $TS[3:0] = 0000$, 最小采样时间为 $2t_{AD}$;
- (3) 即使 $TS[3:0] = 1111$, 最大采样时间为 $15t_{AD}$;
- (4) 在设置 $TS[3:0]$ 前, 请估算连接到ADC输入引脚的串联电阻;
- (5) 选择 $2*t_{AD}$ 为采样时间时, 请确保连接到ADC输入引脚的串联电阻小于 $10k\Omega$;
- (6) 总共转换时间 = $12t_{AD} + \text{采样时间}$ 。

举例说明:

系统时钟(SYSCLK)	TADC[2:0]	t_{AD}	TS[3:0]	采样时间	转换时间
4MHz	000	$0.25 * 2 = 0.5\mu s$	-	-	($t_{AD} < 1\mu s$, 不推荐)
	001	$0.25 * 4 = 1\mu s$	0000	$2 * 1 = 2\mu s$	$12 * 1 + 2 = 14\mu s$
	001	$0.25 * 4 = 1\mu s$	0111	$8 * 1 = 8\mu s$	$12 * 1 + 8 = 20\mu s$
	001	$0.25 * 4 = 1\mu s$	1111	$15 * 1 = 15\mu s$	$12 * 1 + 15 = 27\mu s$
	111	$0.25 * 32 = 8\mu s$	0000	$2 * 8 = 16\mu s$	$12 * 8 + 16 = 112\mu s$
	111	$0.25 * 32 = 8\mu s$	0111	$8 * 8 = 64\mu s$	$12 * 8 + 64 = 160\mu s$
	111	$0.25 * 32 = 8\mu s$	1111	$15 * 8 = 120\mu s$	$12 * 8 + 120 = 216\mu s$
8MHz	000	$0.125 * 2 = 0.25\mu s$	-	-	($t_{AD} < 1\mu s$, 不推荐)
	011	$0.125 * 8 = 1\mu s$	0000	$2 * 1 = 2\mu s$	$12 * 1 + 2 = 14\mu s$
	011	$0.125 * 8 = 1\mu s$	0111	$8 * 1 = 8\mu s$	$12 * 1 + 8 = 20\mu s$
	011	$0.125 * 8 = 1\mu s$	1111	$15 * 1 = 15\mu s$	$12 * 1 + 15 = 27\mu s$
	111	$0.125 * 32 = 4\mu s$	0000	$2 * 4 = 8\mu s$	$12 * 4 + 8 = 56\mu s$
	111	$0.125 * 32 = 4\mu s$	0111	$8 * 4 = 32\mu s$	$12 * 4 + 32 = 80\mu s$
	111	$0.125 * 32 = 4\mu s$	1111	$15 * 4 = 60\mu s$	$12 * 4 + 60 = 108\mu s$
12MHz	000	$0.083 * 2 = 0.166\mu s$	-	-	($t_{AD} < 1\mu s$, 不推荐)
	100	$0.083 * 12 = 1\mu s$	0000	$2 * 1 = 2\mu s$	$12 * 1 + 2 = 14\mu s$
	100	$0.083 * 12 = 1\mu s$	0111	$8 * 1 = 8\mu s$	$12 * 1 + 8 = 20\mu s$
	100	$0.083 * 12 = 1\mu s$	1111	$15 * 1 = 15\mu s$	$12 * 1 + 15 = 27\mu s$
	111	$0.083 * 32 = 2.7\mu s$	0000	$2 * 2.7 = 5.4\mu s$	$12 * 2.7 + 5.4 = 37.8\mu s$
	111	$0.083 * 32 = 2.7\mu s$	0111	$8 * 2.7 = 21.6\mu s$	$12 * 2.7 + 21.6 = 54\mu s$
	111	$0.083 * 32 = 2.7\mu s$	1111	$15 * 2.7 = 40.5\mu s$	$12 * 2.7 + 40.5 = 72.9\mu s$



Table 8.23 ADC数据寄存器

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDL	-	-	-	-	-	-	A1	A0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0
97H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDH	A9	A8	A7	A6	A5	A4	A3	A2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1-0 7-0	A9-A0	当完成转换后，数据更新为采样模拟电压的数字值。 如果ADC比较功能打开 (EC = 1)，这个值将与模拟输入进行比较。

启动ADC转换步骤:

1. 选择模拟输入通道以及基准电压
2. 使能ADC模块
3. GO/DONE置1开始ADC转换
4. 等待GO/DONE = 0或者ADCIF = 1，如果ADC中断使能，则ADC中断将会产生，用户需要软件清0 ADCIF
5. 从ADDH/ADDL获得转换数据
6. 重复步骤3-5开始另一次转换

启动数字比较功能步骤:

1. 选择模拟输入通道以及基准电压
2. 写入ADDH/ADDL，设置比较值
3. EC置1使能数字比较功能
4. 使能ADC模块
5. GO/DONE置1开始数字比较功能
6. 如果模拟输入的值比设置的比较值大，ADIF会被置1。如果ADC中断使能，则ADC中断将会产生，用户需要软件清0 ADCIF
7. 数字比较功能会持续工作，直到GO/DONE清0



8.4 放大器 & 比较器模块

8.4.1 特性

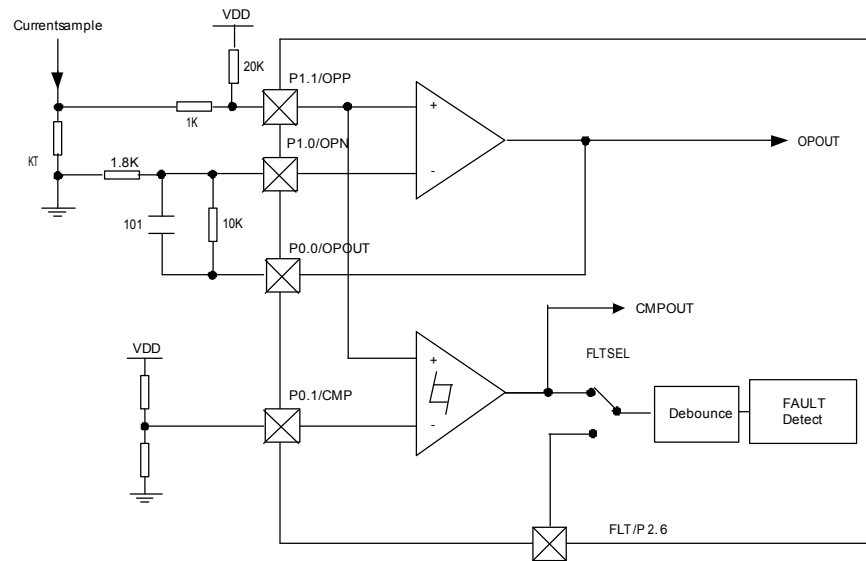
- 集成比较器和放大器
- 比较器集成数字滤波功能
- 比较器输出可直接关闭 PWM
- 放大器输出直接作为 ADC 输入

8.4.2 寄存器

Table 8.24 模拟放大器比较器寄存器

91H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CURSAMP	CMPEN	TRG	CMPOUT	-	AMPEN	IDEB2	IDEB1	IDEB0
读/写	读/写	读/写	读	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	CMPEN	内部比较器使能控制位 0: 禁止内部比较器, P0.1和P1.1作为I/O 1: 打开内部比较器, P0.1作为比较器负输入端。P1.1为正输入 说明: 只有当AMPEN和CMPEN都是0, P1.1才可以当I/O口使用。否则它就是模拟输入
6	TRG	比较器的施密特触发器使能位 0: 施密特触发器关闭, 比较器正输入大于负输入, 比较器输出高, 否则输出低 1: 只有比较器正输入大于负输入时, 比较器输出高, 但正的输入低于负输入30mv时, 比较器才输出低, 否则比较器输出状态不变。
5	CMPOUT	比较器输出状态位 (这位只被硬件控制) 0: 比较器输出低, 没发生过流 1: 比较器输出高, 发生过流
3	AMPEN	内部运放使能控制位 0: 禁止运放, P1.1-0和P0.0作为I/O 1: 打开运放, P1.1作为正输入端, P1.0为负输入端, P0.0为输出
2-0	IDEB2-0	比较器输出滤波常数选择位 000: 无滤波 001: 滤波常数大约250ns 010: 滤波常数大约500ns 011: 滤波常数大约1us 100: 滤波常数大约2us 101: 滤波常数大约4us 110: 滤波常数大约8us 111: 滤波常数大约16us



放大器 & 比较器模块结构

注意:

1. *FAULT*检测描述可以参考*PWM*模块。
2. *OPOUT*信号输出可以直接做为*adc*的输入源, 只需要设置*ADC SCH[2:0] = 111*即可。

**8.5 蜂鸣音发生器****8.5.1 特性**

- 为音频发生器输出方波信号
- 有 10 种频率可供选择输出或者禁止输出

8.5.2 寄存器**Table 8.25** 蜂鸣器输出控制寄存器

BDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BUZCON	-	-	-	BCA3	BCA2	BCA1	BCA0	BZEN
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4	BCA3	蜂鸣器输出载波频率 0000: 系统时钟/8192 0001: 系统时钟/4096 0010: 系统时钟/2048 0011: 系统时钟/1024 0100: 系统时钟/512 0101: 系统时钟/32 0110: 系统时钟/16 0111: 系统时钟/8 1000: 系统时钟/16384 1001: 系统时钟/32768 其它: 系统时钟/8192
3	BCA2	
2	BCA1	
1	BCA0	
0	BZEN	蜂鸣器输出使能控制位 0: P1.4作为I/O端口 1: P1.4作为蜂鸣器输出端口



8.6 低电压复位 (LVR)

8.6.1 特性

- 通过代码选项选择，LVR 设定电压 V_{LVR} 可为 4.3V 或 3.4V
- LVR 去抖动时间 T_{LVR} 为 30 μ s
- 当供电电压低于设定电压 V_{LVR} 时，将产生内部复位

低电压复位 (LVR) 功能是为了监测供电电压，当供电电压低于设定电压 V_{LVR} 时，MCU 将产生内部复位。LVR 去抖动时间 T_{LVR} 大约为 30 μ s。

LVR 功能打开后，具有以下特性 (t 表示电压低于设定电压 V_{LVR} 的时间)：

当 $V_{DD} \leq V_{LVR}$ 且 $t \geq T_{LVR}$ 时产生系统复位。

当 $V_{DD} > V_{LVR}$ 或 $V_{DD} < V_{LVR}$ ，但持续时间 $< T_{LVR}$ 时不会产生系统复位。

通过代码选项，可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。



8.7 看门狗定时器（WDT），程式超范围溢出（OVL）复位及其它复位状态

8.7.1 特性

- 程式超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗可以工作在掉电模式下
- 看门狗溢出频率可选

程式超范围溢出复位

SH79F082为进一步增强CPU运行可靠性，内建程式超范围溢出检测电路，一旦检测到程式计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程式跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0xA5填满。

看门狗

看门狗定时器是一个递减计数器，独立内建RC振荡器作为其时钟源，因此可以通过代码选项选择在掉电模式下仍持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：



8.7.2 寄存器

Table 8.26 复位状态寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出或程式超范围溢出标志位 看门狗溢出时由硬件置1，可由软件或上电复位清0 0: 未发生WDT溢出或程式超范围溢出 1: 发生WDT溢出或程式超范围溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0: 没有发生上电复位 1: 发生过上电复位
4	LVRF	低压复位标志位 低压复位后置1，可由软件或上电复位清0 0: 没有发生低压复位 1: 发生过低压复位
3	CLRF	Reset引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0: 没有发生引脚复位 1: 发生过引脚复位
2-0	WDT[2:0]	WDT溢出周期控制位 000: 溢出周期最小值 = 4096ms 001: 溢出周期最小值 = 1024ms 010: 溢出周期最小值 = 256ms 011: 溢出周期最小值 = 128ms 100: 溢出周期最小值 = 64ms 101: 溢出周期最小值 = 16ms 110: 溢出周期最小值 = 4ms 111: 溢出周期最小值 = 1ms 注意: 应用中如果看门狗打开，程式清看门狗的最大间隔时间不能大于以上所列最小值



8.8 电源管理

8.8.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，SH79F082提供两种低功耗模式：空闲模式和掉电模式，这两种模式都由PCON和SUSLO寄存器控制。

8.8.2 空闲模式

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的IDL位置1，使SH79F082进入空闲模式。如果按顺序要求的连续指令不被满足，CPU在下一个机器周期清除SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 产生一个中断。在预热定时结束之后，恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位，LVR复位）。在预热定时结束之后，CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清除，最后SH79F082复位。然后程序从地址位0000H开始执行。RAM保持不变而SFR的值根据不同功能模块改变。

8.8.3 掉电模式

掉电模式可以使SH79F082进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号。如果WDT使能，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的PD位置1，使SH79F082进入掉电模式。如果按顺序要求的连续指令不被满足，CPU在下一个机器周期清除SUSLO寄存器或IDL位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

注意：如果同时设置IDL位和PD位，SH79F082进入掉电模式。退出掉电模式后，CPU也不会掉电进入空闲模式，从掉电模式退出后硬件会清除IDL及PD位。

有两种方式可以退出掉电模式：

(1) 有效外部中断（如INT0，INT1，INT4）能使SH79F082退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后程序运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 复位信号（复位引脚上出现低电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH79F082会被复位。然后程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

注意：如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令。



8.8.4 寄存器

Table 8.27 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SMOD	UART波特率加倍器
6	SSTAT	SCON[7:5]功能选择位
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活掉电模式
0	IDL	空闲模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活空闲模式

Table 8.28 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO，IDL或PD位将被硬件清0。

程序举例:

```
IDLE_MODE:
MOV     SUSLO, #55H
ORL     PCON, #01H
NOP
NOP
NOP
```

```
POWERDOWN_MODE:
MOV     SUSLO, #55H
ORL     PCON, #02H
NOP
NOP
NOP
```



8.9 预热计数器

8.9.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F082内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F082还内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F082会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

电源上电预热计数时间

上电复位/ 按键复位/低压复位		WDT复位 (不在掉电情况下)		WDT复位 (从掉电情况唤醒)		从掉电情况下唤醒 (只是中断唤醒)	
电源上电 预热计数时间	振荡器上电 预热计数	电源上电 预热计数时间	振荡器上电 预热计数	电源上电 预热计数时间	振荡器上电 预热计数	电源上电 预热计数时间	振荡器上电 预热计数
11ms	有	1000个时钟	无	1000个时钟	有	64个时钟	有

振荡器预热计数时间

Option: OP_WMT 振荡器 类型	00	01	10	11
陶瓷振荡器	$2^{13} \times T_{osc}$	$2^{11} \times T_{osc}$	$2^9 \times T_{osc}$	$2^7 \times T_{osc}$
晶体振荡器	$2^{17} \times T_{osc}$	$2^{15} \times T_{osc}$	$2^{13} \times T_{osc}$	$2^{11} \times T_{osc}$
内部RC振荡器	$2^7 \times T_{osc}$			

**8.10 代码选项****OP_LVR [1:0]:**

- 00: 禁止LVR功能（默认）
- 01: 允许LVR功能，当电源电压低于4.3V时复位
- 10: 允许LVR功能，当电源电压低于3.4V时复位

OP_RST [7]:

- 0: 引脚P1.5用作复位引脚（默认）
- 1: 引脚P1.5用作I/O口

OP_WDT [6:5]:

- 00: 禁止WDT功能（默认）
- 01: 允许WDT功能
- 10: 禁止WDT功能
- 11: 在掉电模式下不允许WDT功能，其它时WDT功能打开

OP_WMT [4:3]:（除了RC）

- 00: 振荡器采用最长预热计数时间（默认）
- 01: 振荡器采用比较长预热计数时间
- 10: 振荡器采用比较短预热计数时间
- 11: 振荡器采用最短预热计数时间

OP_OSC [2:0]:

- 000: 内部RC振荡器（默认）
- 101: 晶体谐振器
- 110: 陶瓷谐振器
- 其它: 内部RC振荡器



9. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB 8 X 8 16 X 8	累加器乘寄存器B	0xA4	1	11 20
DIV AB 8 / 8 16 / 8	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1



逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4

**数据传送指令**

指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit,rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit,rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn,rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1



位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3



10. 电气特性

极限参数*

直流供电电压.....-0.3V to +6.0V
 输入/输出电压.....GND-0.3V to $V_{DD}+0.3V$
 工作环境温度.....-40°C to +85°C
 存储温度.....-55°C to +125°C

*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 ($V_{DD} = 3.3 - 5.5V$, $GND = 0V$, $T_A = +25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	3.3	5.0	5.5	V	$400k \leq f_{OSC} \leq 16.6MHz$
工作电流	I_{OP}	-	5	10	mA	$f_{OSC} = 16.6MHz$, $V_{DD} = 5.0V$ 所有输出引脚无负载（所有数字输入引脚不浮动）； CPU打开（执行NOP指令）；WDT打开； 所有功能模块关闭
待机电流 (空闲模式)	I_{SB1}	-	3	6	mA	$f_{OSC} = 16.6MHz$, $V_{DD} = 5.0V$ 所有输出引脚无负载（所有数字输入引脚不浮动）； CPU停止工作（IDLE）；WDT关； LVR打开，关闭其它所有功能
待机电流 (掉电模式)	I_{SB2}	-	10	20	μA	Osc off, $V_{DD} = 5.0V$ 所有输出引脚无负载；CPU停止（掉电模式）； WDT关闭；LVR关闭；关闭其它所有功能
LVR电流	I_{LVR1}	-	35	-	μA	LVR打开，LVR电平 = 4.3V
	I_{LVR2}	-	1	-	μA	LVR打开，LVR电平 = 3.4V
WDT电流	I_{WDT}	-	1	3	μA	所有输出引脚无负载；看门狗打开 $V_{DD} = 5.0V$
输入低电压1	V_{IL1}	GND	-	$0.3 \times V_{DD}$	V	I/O端口
输入高电压1	V_{IH1}	$0.7 \times V_{DD}$	-	V_{DD}	V	I/O端口
输入低电压2	V_{IL2}	GND	-	$0.2 \times V_{DD}$	V	$\overline{RST}$, T0, T1, INT0/1/4, RXD, FLT
输入高电压2	V_{IH2}	$0.8 \times V_{DD}$	-	V_{DD}	V	$\overline{RST}$, T0, T1, INT0/1/4, RXD, FLT
输入漏电流	I_{IL}	-1	-	1	μA	输入口, $V_{IN} = V_{DD}$ 或者GND
上拉电阻	R_{PH}	-	30	-	k Ω	$V_{DD} = 5.0V$, $V_{IN} = GND$
输出高电压	V_{OH}	$V_{DD} - 0.7$	-	-	V	I/O端口, $I_{OH} = -10mA$, $V_{DD} = 5.0V$
输出低电压	V_{OL1}	-	-	$GND + 0.6$	V	I/O端口, $I_{OL} = 15mA$, $V_{DD} = 5.0V$

注意:

1. “*”表示典型值下的数据是在5.0V, 25°C下测得的，除非另有说明。
2. 流过 V_{DD} 的最大电流值须小于100mA。
3. 流过GND的最大电流值须小于150mA。



模/数转换器电气特性 ($V_{DD} = 4.5 - 5.5V$, $GND = 0V$, $T_A = +25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
供电电压	V_{AD}	4.5	5.0	5.5	V	
精度	N_R	-	10	-	bit	$GND \leq V_{AIN} \leq V_{REF}$
A/D输入电压*	V_{AIN}	GND	-	V_{REF}	V	
A/D输入电阻	R_{AIN}	2	-	-	$M\Omega$	$V_{IN} = 5.0V$
外部模拟参考电压	V_{REF}	3	-	V_{DD}	V	
参考源输入电阻	R_{REF}	-	100	-	$k\Omega$	
模拟电压源推荐阻抗	Z_{AIN}	-	-	10	$k\Omega$	
A/D转换电流	I_{AD}	-	1	3	mA	ADC模块工作, $V_{DD} = 5.0V$
A/D输入电流	I_{ADIN}	-	-	10	μA	$V_{DD} = 5.0V$
微分非线性误差	D_{LE}	-	± 0.5	± 1	LSB	$V_{DD} = 5.0V$, $ADC\ CLK \leq 1MHz$
积分非线性误差	I_{LE}	-	± 1	± 2	LSB	$V_{DD} = 5.0V$, $ADC\ CLK \leq 1MHz$
满刻度误差	E_F	-	± 1	± 2	LSB	$V_{DD} = 5.0V$, $ADC\ CLK \leq 1MHz$
偏移量误差	E_Z	-	± 1	± 2	LSB	$V_{DD} = 5.0V$, $ADC\ CLK \leq 1MHz$
总绝对误差	E_{AD}	-	± 2	± 3	LSB	$V_{DD} = 5.0V$, $ADC\ CLK \leq 1MHz$
ADC时钟周期	t_{AD}	1	-	100	μs	$V_{DD} = 5.0V$, 10位精度
	t_{AD1}	0.5	-	100	μs	$V_{DD} = 5.0V$, 8位精度
总转换时间**	T_{CON}	14	-	27	t_{AD}	$V_{DD} = 5.0V$
		14		27	t_{AD1}	

注意: “*”表示A/D输入电阻就是直流条件下A/D自身的输入电阻。

OP电器特性 ($V_{DD} = 3.3 - 5.5V$, $GND = 0V$, $T_A = -40^\circ C - 85^\circ C$, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
输入失调电压	V_{IO}	-	3	8	mV	
输入共模电压范围	V_{ICM}	0	-	$V_{DD} - 1.0$	V	
转换速率	S_R	0.2	0.5	-	V/ μs	
输出电压范围	V_{OVR}	$GND + 0.1$	-	$V_{DD} - 1.0$	V	

比较器电器特性 ($V_{DD} = 3.3 - 5.5V$, $GND = 0V$, $T_A = -40^\circ C - 85^\circ C$, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
输入失调电压	V_{IO}	-	3	8	mV	
输入共模电压范围	V_{ICM}	0	-	$V_{DD} - 1.0$	V	
大信号响应时间	T_{RS1}	-	0.3	0.5	μs	
小信号响应时间	T_{RS2}	-	1	2	μs	



交流电气特性 ($V_{DD} = 3.3V - 5.5V$, $GND = 0V$, $T_A = +25^{\circ}C$, $f_{OSC} = 16.6MHz$, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
复位脉冲宽度	t_{RESET}	10	-	-	μs	低电平有效
复位引脚上拉电阻	R_{RPH}	-	30	-	$k\Omega$	$V_{DD} = 5.0V$, $V_{IN} = GND$
频率稳定性 (RC)	$ \Delta F /F$	-	-	± 1	%	内部RC振荡器频率精度: (1024个周期求平均值) $ F_{RC} - 16.60MHz / 16.60MHz \times 100\%$ ($V_{DD} = 3.3 - 5.5V$, $T_A = 25^{\circ}C$)
	$ \Delta F /F$	-	-	± 2	%	内部RC振荡器频率精度: (1024个周期求平均值) $ F_{RC} - 16.60MHz / 16.60MHz \times 100\%$ ($V_{DD} = 3.3 - 5.5V$, $T_A = -40^{\circ}C$ 至 $+85^{\circ}C$)

低电压复位电气特性 ($T_A = +25^{\circ}C$, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LVR电压1	V_{LVR1}	4.2	4.3	4.4	V	LVR1使能
LVR电压2	V_{LVR2}	3.3	3.4	3.5	V	LVR2使能
LVR低电压复位宽度	T_{LVR}	-	30	-	μs	



11. 订购信息

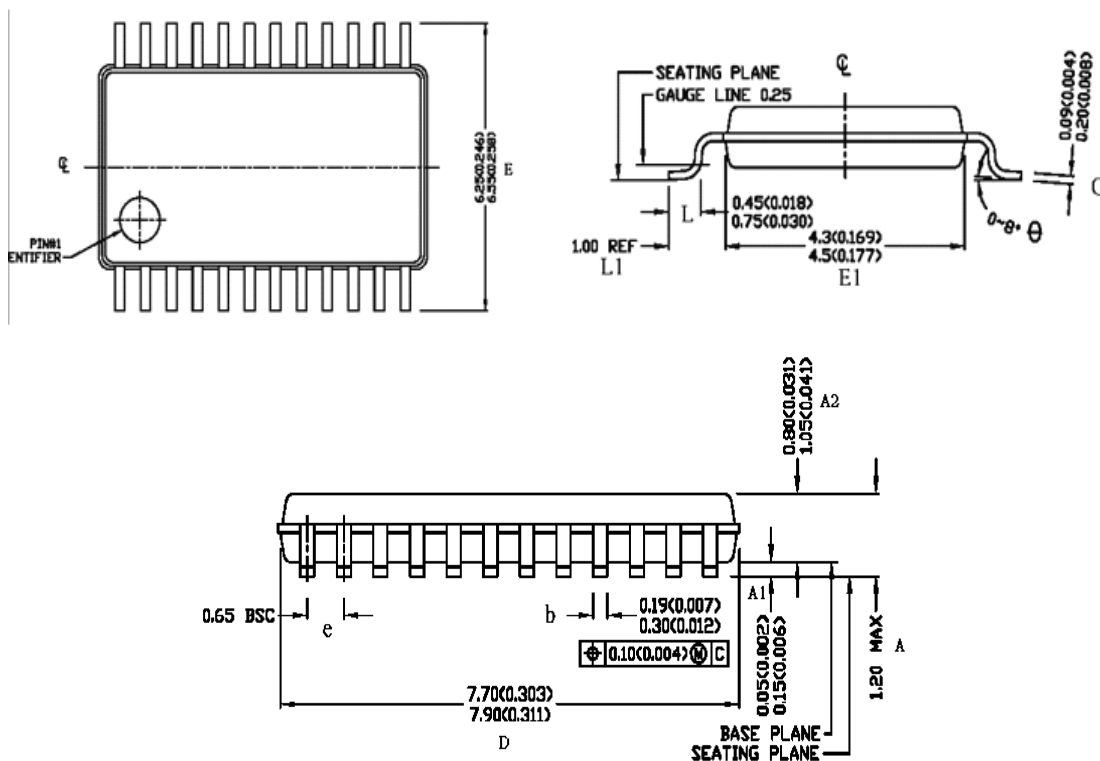
产品编号	封装
SH79F082X/024XU	TSSOP24



12. 封装信息

TSSOP24外形尺寸

单位: 英寸/毫米



Symbol	Dimensions in inches			Dimensions in mm		
	MIN	NOM	MAX	MIN	NOM	MAX
A	---	---	0.048	---	---	1.20
A1	0.002	---	0.006	0.05	---	0.15
A2	0.031	---	0.041	0.80	---	1.05
b	0.007	---	0.012	0.19	---	0.30
C	0.004	---	0.008	0.09	---	0.20
D	0.303	---	0.311	7.70	---	7.90
E	0.246	---	0.258	6.25	---	6.55
E1	0.169	---	0.177	4.30	---	4.50
e		0.026BSC	---	---	0.65BSC	---
L	0.018	---	0.030	0.45	---	0.75
θ	0°	---	8°	0°	---	8°
L1	---	0.039REF	---	---	1.0REF	---



13. 规格更改记录

版本	记录	日期
1.0	初始版本	2009年9月



目录

1.	特性	1
2.	概述	1
3.	方框图	2
4.	引脚配置	3
5.	引脚描述	5
6.	SFR映像	6
7.	标准功能	13
7.1	CPU	13
7.1.1	内核特殊功能寄存器	13
7.1.2	CPU增强内核特殊功能寄存器	14
7.2	RAM	15
7.3	FLASH程序存储器	16
7.3.1	特性	16
7.3.2	ICP模式下的Flash操作	16
7.4	扇区自编程 (SSP) 功能	18
7.4.1	寄存器	18
7.4.2	Flash控制流程图	21
7.4.3	SSP编程注意事项	22
7.4.4	可读识别码	22
7.5	系统时钟和振荡器	23
7.5.1	特性	23
7.5.2	时钟定义	23
7.5.3	振荡器类型	24
7.5.4	谐振器负载电容选择	24
7.6	I/O端口	25
7.6.1	特性	25
7.6.2	寄存器	25
7.6.3	端口模块图	26
7.6.4	端口共用	27
7.7	定时器	30
7.7.1	特性	30
7.7.2	定时器0和定时器1	30
7.7.3	定时器x的方式 ($x = 0, 1$)	30
7.7.4	寄存器	33
7.8	中断	35
7.8.1	特性	35
7.8.2	中断允许控制	35
7.8.3	中断标志	37
7.8.4	中断向量	38
7.8.5	中断优先级	38
7.8.6	中断处理	39
7.8.7	中断响应时间	39
7.8.8	外部中断输入	40
7.8.9	中断汇总	40
8.	增强功能	41
8.1	脉冲宽度调制 (PWM)	41
8.1.1	特性	41
8.1.2	PWM使能控制	41
8.1.3	PWM故障检测功能	43
8.1.4	PWM定时器锁定功能	44
8.1.5	PWM周期和占空比控制	45
8.1.6	PWM中断	47
8.1.7	PWM模式选择	48
8.1.8	编程注意事项	49



8.1.9 PWM死区控制.....	50
8.2 增强型通用异步收发器 (EUSART)	56
8.2.1 特性.....	56
8.2.2 EUSART工作方式.....	56
8.2.3 波特率.....	61
8.2.4 多机通讯.....	61
8.2.5 帧出错检测.....	62
8.2.6 寄存器.....	63
8.3 模/数转换器 (ADC).....	66
8.3.1 特性.....	66
8.3.2 ADC模块图.....	66
8.3.3 寄存器.....	67
8.4 放大器 & 比较器模块.....	70
8.4.1 特性.....	70
8.4.2 寄存器.....	70
8.5 蜂鸣音发生器.....	72
8.5.1 特性.....	72
8.5.2 寄存器.....	72
8.6 低电压复位 (LVR).....	73
8.6.1 特性.....	73
8.7 看门狗定时器 (WDT)，程式超范围溢出 (OVL) 复位及其它复位状态.....	74
8.7.1 特性.....	74
8.7.2 寄存器.....	75
8.8 电源管理.....	76
8.8.1 特性.....	76
8.8.2 空闲模式.....	76
8.8.3 掉电模式.....	76
8.8.4 寄存器.....	77
8.9 预热计数器.....	78
8.9.1 特性.....	78
8.10 代码选项.....	79
9. 指令集.....	80
10. 电气特性.....	85
11. 订购信息.....	88
12. 封装信息.....	89
13. 规格更改记录.....	90