
Pol8901 规格书

——图像处理芯片

Polycetal Electronics Limited

版权所有，未经许可，禁止外传

一、芯片简介

1、系统

高性能 MIPS 32bit CPU 内核；
高性能 DSP 内核图像处理单元；
16KB 指令 Cache；
16KB 数据 Cache；
96KB 片上 SRAM；
内嵌 DDR3 控制器；

2、LVDS 输入

支持 1 或者 2 通道 LVDS 输入；
支持最大 1920x1080@60Hz 输入；
兼容 VESA 和 JEIDA 格式；
通道内 5 条差分信号对，支持 1clock/4data 独立任意映射和极性翻转；

3、MIPI 输出

兼容 DCS1.02, D-PHY1.2,DSI1.2 and CSI-2 1.00；
支持最大输出分辨率 1080x1920@60Hz；
5 条差分信号对，支持 1clock/4data 独立任意映射和极性翻转；
支持 Non-Burst and Burst Video 模式；
支持 RGB666/Loosely RGB666/RGB888/RGB565 格式；

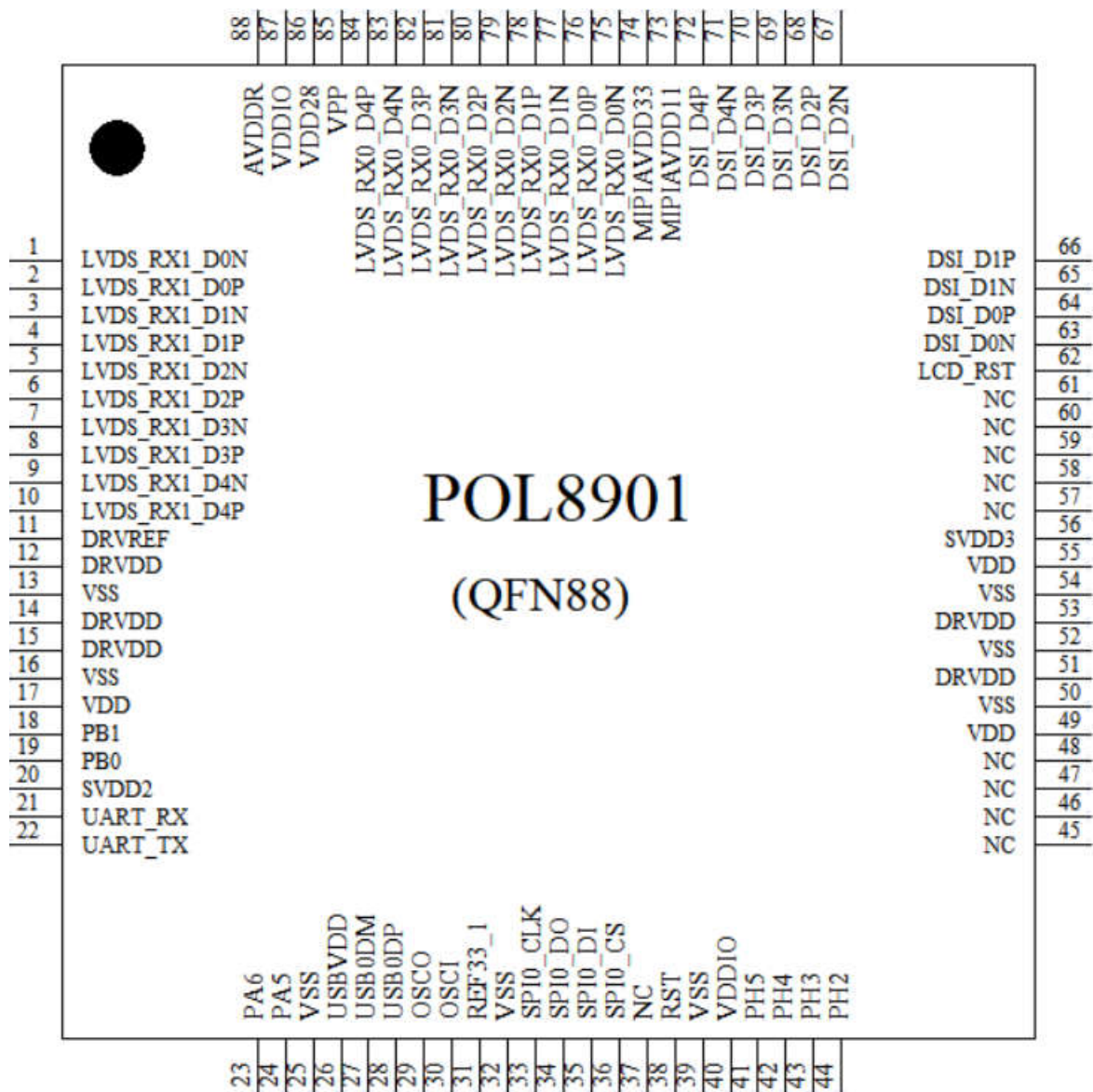
4、图像处理引擎

支持图像镜像翻转处理；
支持图像 90° /270° 旋转处理；

5、封装形式

QFN88 (10mm*10mm)

二、引脚定义



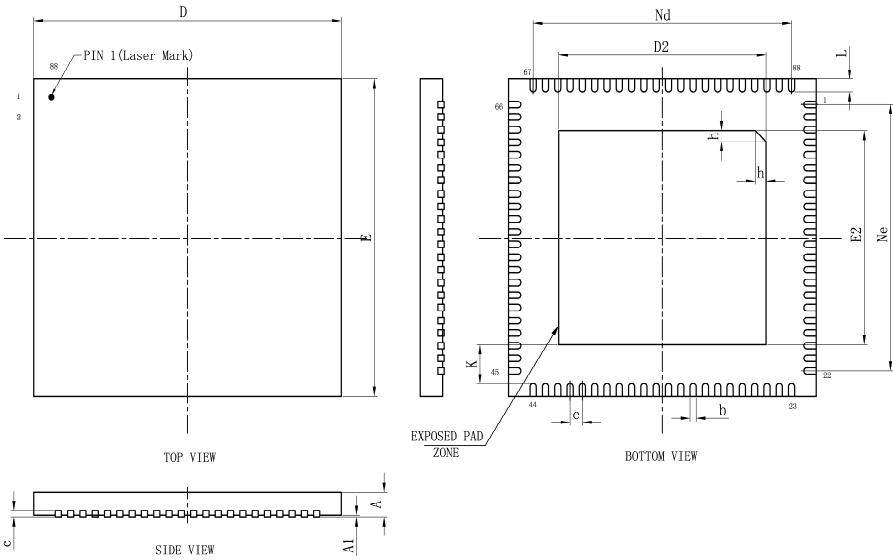
Pin No	Pin Name	type	Function
1	LVDS_RX1_D0N	I	LVDS RX lane (0/1/2/3/clock) (P/N)
2	LVDS_RX1_D0P	I	LVDS RX lane (0/1/2/3/clock) (P/N)
3	LVDS_RX1_D1N	I	LVDS RX lane (0/1/2/3/clock) (P/N)
4	LVDS_RX1_D1P	I	LVDS RX lane (0/1/2/3/clock) (P/N)
5	LVDS_RX1_D2N	I	LVDS RX lane (0/1/2/3/clock) (P/N)
6	LVDS_RX1_D2P	I	LVDS RX lane (0/1/2/3/clock) (P/N)
7	LVDS_RX1_D3N	I	LVDS RX lane (0/1/2/3/clock) (P/N)
8	LVDS_RX1_D3P	I	LVDS RX lane (0/1/2/3/clock) (P/N)

Pin No	Pin Name	type	Function
9	LVDS_RX1_D4N	I	LVDS RX lane (0/1/2/3/clock) (P/N)
10	LVDS_RX1_D4P	I	LVDS RX lane (0/1/2/3/clock) (P/N)
11	DRVREF	Power	DDR REF
12	DRVDD	Power	DDR Power
13	VSS	GND	
14	DRVDD	Power	DDR Power
15	DRVDD	Power	DDR Power
16	VSS	GND	
17	VDD	Power	Core Power input or output
18	PB1	I/O	General IO
19	PB0	I/O	General IO
20	SVDD2	Power	
21	NC	NC	
22	UART_TX	O	UART Debug
23	PA6	I/O	General IO
24	PA5	I/O	General IO
25	VSS	GND	
26	USBVDD	Power	USB Power
27	USB0DM	I/O	
28	USB0DP	I/O	
29	OSCO	OSC	12MHz OSCO
30	OSCI	OSC	12MHz OSCI
31	REF33_1	Power	3.3V Input
32	VSS	GND	
33	SPI0_CLK	I/O	SPI Clock
34	SPI0_DO	I/O	SPI Data Out
35	SPI0_DI	I/O	SPI Data In
36	SPI0_CS	I/O	SPI Chip Select
37	NC	NC	
38	RST	I/O	Reset pol8901
39	VSS	GND	
40	VDDIO	Power	3.3V Input
41	PH5	I/O	General IO
42	PH4	I/O	General IO
43	PH3	I/O	General IO
44	PH2	I/O	General IO
45	NC	NC	

Pin No	Pin Name	type	Function
46	NC	NC	
47	NC	NC	
48	NC	NC	
49	VDD	Power	Core Power input or output
50	VSS	GND	
51	DRVDD	Power	DDR Power
52	VSS	GND	
53	DRVDD	Power	DDR Power
54	VSS	GND	
55	VDD	Power	Core Power input or output
56	SVDD3	Power	
57	NC	NC	
58	NC	NC	
59	NC	NC	
60	NC	NC	
61	NC	NC	
62	LCD_RST	I/O	LCD Reset Control
63	DSI_D0N	O	MIPI Lane (0/1/2/3/clock) (P/N)
64	DSI_D0P	O	MIPI Lane (0/1/2/3/clock) (P/N)
65	DSI_D1N	O	MIPI Lane (0/1/2/3/clock) (P/N)
66	DSI_D1P	O	MIPI Lane (0/1/2/3/clock) (P/N)
67	DSI_D2N	O	MIPI Lane (0/1/2/3/clock) (P/N)
68	DSI_D2P	O	MIPI Lane (0/1/2/3/clock) (P/N)
69	DSI_D3N	O	MIPI Lane (0/1/2/3/clock) (P/N)
70	DSI_D3P	O	MIPI Lane (0/1/2/3/clock) (P/N)
71	DSI_D4N	O	MIPI Lane (0/1/2/3/clock) (P/N)
72	DSI_D4P	O	MIPI Lane (0/1/2/3/clock) (P/N)
73	MIPIAVDD11	Power	MIPI Core Power Output
74	MIPIAVDD33	Power	MIPI Core Power Input 3.3V
75	LVDS_RX0_D0N	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
76	LVDS_RX0_D0P	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
77	LVDS_RX0_D1N	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
78	LVDS_RX0_D1P	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
79	LVDS_RX0_D2N	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
80	LVDS_RX0_D2P	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
81	LVDS_RX0_D3N	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
82	LVDS_RX0_D3P	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
83	LVDS_RX0_D4N	I	LVDS RX Lane (0/1/2/3/clock) (P/N)

Pin No	Pin Name	type	Function
84	LVDS_RX0_D4P	I	LVDS RX Lane (0/1/2/3/clock) (P/N)
85	VPP	I/O	
86	VDD28	Power	LDO 2.8V Output
87	VDDIO	Power	3.3V Input
88	AVDDR	Power	1.8V Input

三、封装



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.80	0.85	0.90
A1	0	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	9.90	10.00	10.10
D2	6.64	6.74	6.84
e	0.40BSC		
Nd	8.40REF		
E	9.90	10.00	10.10
E2	6.64	6.74	6.84
Ne	8.40REF		
L	0.30	0.40	0.50
K	0.20	-	-
h	0.30	0.35	0.40
L/平载体尺寸 (mm)	300x300		

四、电气特性

4.1 IO 输入、输出高低逻辑特性

输入特性						
符号	描述	最小值	典型值	最大值	单位	测试条件
V_{IL}	低电平输入电压	-0.3	0	$0.3 * V_{DDIO}$	V	$V_{DDIO} = 3.3V$
V_{IH}	高电平输入电压	$0.7 * V_{DDIO}$	V_{DDIO}	$V_{DDIO} + 0.3$	V	$V_{DDIO} = 3.3V$
输出特性						
V_{OL}	低电平输出电压	—	—	$0.1 * V_{DDIO}$	V	$V_{DDIO} = 3.3V$
V_{OH}	高电平输出电压	$0.9 * V_{DDIO}$	V_{DDIO}	—	V	$V_{DDIO} = 3.3V$

4.2 内部 LDO 特性

符号	输出电压范围	驱动能力	测试条件	说明
VDD28	2.5V-3.2V	~50 mA	$V_{DDIO}=3.3V$	可用于给屏供电， 但需要注意电流驱动能力

4.3 极限参数

符号	描述	范围	推荐值	单位	备注
VDDIO USB_AVDD MIPI_AVDD33	数字电路电源	-0.3 to 3.6	3.3	V	
VDD	模拟电路电源	-0.3 to 3.6	3.3	V	
V_{IO}	IO 电压	-0.3 to $V_{DDIO}+0.3$	<3.3	V	
TOPE	工作温度	-40 to 85	----	°C	
TSTG	存储文档	-65 to 150	----	°C	