



三洋半導体ニュース

N

LC87F69C8A

CMOS LSI
FROM128kバイト, RAM4096バイト内蔵
8ビット1チップマイクロコンピュータ

概要

LC87F69C8Aは、最小バスサイクル100nsで動作するCPU部を中心にして、128kバイトのフラッシュROM(オンボード書き換え可能),4096バイトRAM,蛍光表示管(VFD)自動表示コントローラ・ドライバ,16ビットタイマ/カウンタ(8ビット分割可),16ビットタイマ/カウンタ(8ビット分割可,8ビットPWM可),プリスケラ付き8ビットタイマ×4,時計用ベースタイマ,高速クロックカウンタ,システムクロック分周機能,自動転送機能付き同期式SIO×2,非同期/同期式SIO,12ビットPWM×2,8ビット14チャンネルADコンバータ,小信号検出,22要因10ベクタ割り込み機能等を1チップに集積した8ビットマイクロコンピュータです。

(注)ユーザ・オプションの選択により、LC876800またはLC876900シリーズに対応します。

特長

■フラッシュROM

- ・5V単一電源でのオンボード書き込み可能
- ・128バイト単位でのブロック消去可能
- ・131072×8ビット(LC87F69C8A)

■RAM

- ・4096×9ビット(LC87F69C8A)

■最小バスサイクルタイム

- ・100ns(10MHz) $V_{DD}=3.0\sim5.5[V]$
- ・250ns(4MHz) $V_{DD}=2.5\sim3.0[V]$

(注)バスサイクルタイムはROMの読み出し速度を表します。

■最小命令サイクルタイム(Tcyc)

- ・300ns(10MHz) $V_{DD}=3.0\sim5.5[V]$
- ・750ns(4MHz) $V_{DD}=2.5\sim3.0[V]$

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっていません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

■ポート

- ・ノーマル耐圧入出力ポート

ユーザ・オプションの選択	1ビット単位で入出力指定可能なポート
LC876800シリーズ対応	24(P1n, P70~P73, P8n, SI2Pn)
LC876900シリーズ対応	24(P1n, P70~P73, P8n, PWM2, PWM3, P36, P37)

発振兼用 1(XT2)

- ・最大14V耐圧入出力ポート

4ビット単位で入出力指定可能 8(P0n)
 (ただし、Nチャネルオープンドレイン出力時はビット単位で入力できます)。
 1ビット単位で入出力指定可能 4(P32~P35)

- ・ノーマル耐圧入力専用ポート(発振兼用) 1(XT1)

- ・蛍光表示管(VFD)駆動ポート

デジット用大電流出力 9(S0/T0~S8/T8)
 デジット/セグメント用大電流出力 7(S9/T9~S15/T15)
 デジット/セグメント用出力 8(S16~S23)
 セグメント用出力 28(S24~S51)

兼用機能

- 入出力ポート 12(PFn, PG0~PG3)
- 入力ポート 24(PCn, PDn, PEn)
- ・発振専用ポート 2(CF1, CF2)
- ・リセット端子 1(RES)
- ・電源端子 6(VSS1~VSS2, VDD1~VDD4)
- ・蛍光表示管駆動専用電源端子 1(Vp)

■VFD自動表示コントローラ

- ①プログラマブルなセグメント/デジット出力パターン
 セグメント/デジット用波形出力の切り換えが可能(デジット用波形出力可能端子数：9~24本)
 大電流が必要なVFDに対して並列駆動可能
- ②16段階ディマーマ機能内蔵

■小信号検出(マイク信号等)

- ①一定レベル以上の振幅を持つパルスのカウント
- ②2ビットのカウンタ

■タイマ

- ・タイマ0：キャプチャレジスタ付きの16ビットのタイマ/カウンタ
 モード0：8ビットプログラマブルプリスケアラ付8ビットタイマ
 (8ビットキャプチャレジスタ付)×2チャンネル
 モード1：8ビットプログラマブルプリスケアラ付8ビットタイマ
 (8ビットキャプチャレジスタ付)+8ビットカウンタ(8ビットキャプチャレジスタ付)
 モード2：8ビットプログラマブルプリスケアラ付16ビットタイマ
 (16ビットキャプチャレジスタ付)
 モード3：16ビットカウンタ(16ビットキャプチャレジスタ付)

次ページへ続く。

前ページより続く。

- ・タイマ1: PWM/トグル出力可能な16ビットのタイマ/カウンタ
 - モード0: 8ビットプリスケアラ付8ビットタイマ(トグル出力付)+8ビットプリスケアラ付8ビットタイマ/カウンタ(トグル出力付)
 - モード1: 8ビットプリスケアラ付8ビットPWM×2チャンネル
 - モード2: 8ビットプリスケアラ付16ビットタイマ/カウンタ(トグル出力付)
(下位8ビットからもトグル出力可能)
 - モード3: 8ビットプリスケアラ付16ビットタイマ(トグル出力付)
(下位8ビットはPWMとして使用可能)
- ・タイマ4: 6ビットプリスケアラ付8ビットタイマ
- ・タイマ5: 6ビットプリスケアラ付8ビットタイマ
- ・タイマ6: 6ビットプリスケアラ付8ビットタイマ(トグル出力付)
- ・タイマ7: 6ビットプリスケアラ付8ビットタイマ(トグル出力付)
- ・ベースタイマ
 - ①クロックは、サブクロック(32.768kHz水晶発振), システムクロック, タイマ0のプリスケアラ出力から選択できる
 - ②5種類の時間での割り込み発生が可能

■高速クロックカウンタ

- ①最高20MHzのクロックをカウントできる(メインクロック10MHz使用時)
- ②リアルタイム出力

■シリアルインタフェース

- ・SI00: 8ビット同期式シリアルインタフェース
 - ①LSB先頭/MSB先頭切換え可能
 - ②8ビットボーレートジェネレータ内蔵(最大転送クロック周期4/3tCYC)
 - ③連続自動データ通信(1~256ビット(ビット単位で切換え可能))
(バイト単位で転送途中停止・再開が可能)
- ・SI01: 8ビット非同期/同期式シリアルインタフェース
 - モード0: 同期式8ビットシリアルI₀(2線式または3線式, 転送クロック2~512tCYC)
 - モード1: 非同期シリアルI₀(半二重, データ8ビット, ストップビット1,
ボーレート8~2048tCYC)
 - モード2: バスモード1(スタートビット, データ8ビット, 転送クロック2~512tCYC)
 - モード3: バスモード2(スタート検出, データ8ビット, ストップ検出)
- ・SI02: 8ビット同期式シリアルインタフェース ※LC876800シリーズ対応の場合に使用可能
 - ①LSB先頭
 - ②8ビットボーレートジェネレータ内蔵(最大転送クロック周期4/3tCYC)
 - ③連続自動データ通信(1~32バイト(バイト単位で切換え可能))

■ADC: 8ビット×14チャンネル

- ・基準電圧源をV_{DD1}またはV_{DD2}端子から選択可能

■PWM ※LC876900シリーズ対応の場合に使用可能

- ・周期可変12ビットPWM×2チャンネル

■リモコン受信回路(P73/INT3/T0IN端子と共用)

- ①ノイズ除去機能(ノイズ除去フィルタの時定数選択1/32/128tCYC)

■ウォッチドッグタイマ

- ①RC外付けによるウォッチドッグタイマ
- ②割り込み,リセットの選択可能

■割り込み：22要因,10ベクタ

- ①割り込みは低レベル(L),高レベル(H),最高レベル(X)の3レベルの多重割り込み制御。割り込み処理中に、同一レベルまたは下位のレベルの割り込み要求が入っても、受け付けられません。
- ②2つ以上のベクタアドレスへの割り込み要求が同時に発生した場合、レベルの高いものが優先されます。また、同一レベルでは、飛び先ベクタアドレスの小さい方の割り込みが優先されます。

※LC876800シリーズ対応の場合

No.	ベクタ	選択レベル	割り込み要因
1	00003H	XまたはL	INT0
2	0000BH	XまたはL	INT1
3	00013H	HまたはL	INT2/T0L/INT4
4	0001BH	HまたはL	INT3/ベースタイマ/INT5
5	00023H	HまたはL	T0H
6	0002BH	HまたはL	T1L/T1H
7	00033H	HまたはL	SI00
8	0003BH	HまたはL	SI01/SI02
9	00043H	HまたはL	ADC/MIC/T6/T7
10	0004BH	HまたはL	VFD/ポート0/T4/T5

※LC876900シリーズ対応の場合

No.	ベクタ	選択レベル	割り込み要因
1	00003H	XまたはL	INT0
2	0000BH	XまたはL	INT1
3	00013H	HまたはL	INT2/T0L/INT4
4	0001BH	HまたはL	INT3/ベースタイマ/INT5
5	00023H	HまたはL	T0H
6	0002BH	HまたはL	T1L/T1H
7	00033H	HまたはL	SI00
8	0003BH	HまたはL	SI01
9	00043H	HまたはL	ADC/MIC/T6/T7
10	0004BH	HまたはL	VFD/ポート0/T4/T5/PWM2,3

- ・優先レベル X>H>L
- ・同一レベルではベクタアドレスの小さいものが優先

■サブルーチンスタックレベル：最大2048レベル(スタックはRAMの中に設定)

■高速乗除算命令

- ・16ビット×8ビット (実行時間：5Tcyc)
- ・24ビット×16ビット (実行時間：12Tcyc)
- ・16ビット÷8ビット (実行時間：8Tcyc)
- ・24ビット÷16ビット (実行時間：12Tcyc)

■発振回路

- ・RC発振回路(内蔵) : システムクロック用
- ・CF発振回路 : システムクロック用,Rf内蔵
- ・水晶発振回路 : 低速システムクロック用,Rd,Rf外付け

■システムクロック分周機能

- ・低消費電流動作可能
- ・最小命令サイクルタイムで300ns,600ns,1.2μs,2.4μs,4.8μs,9.6μs,19.2μs,38.4μs,76.8μsの選択可能(メインクロック10MHz使用時)

■クロック出力機能

- ①システムクロックとして選択された源発振クロックの1/1,1/2,1/4,1/8,1/16,1/32,1/64を出力可能
- ②サブクロックの源発振クロックを出力可能

■スタンバイ機能

- ・HALTモード：命令実行停止,周辺回路動作継続
(VFD表示機能およびシリアル転送の一部機能は停止します)
 - ①発振の停止は自動的には行いません。
 - ②システムリセットまたは割り込みの発生により解除。
- ・HOLDモード：命令実行停止,周辺回路動作停止
 - ①CF発振,RC発振,水晶発振のいずれも自動的に停止します。
 - ②HOLDモードを解除するには、次の3つの方法があります。
 - 1)リセット端子に「L」レベルを入力する。
 - 2)INT0,INT1,INT2,INT4,INT5の少なくとも1つの端子に指定されたレベルを入力する。
 - 3)ポート0で割り込み要因が成立する。
- ・Xtal HOLDモード：命令実行停止,ベースタイマ以外の周辺回路動作停止
 - ①CF発振,RC発振は、自動的に停止します。
 - ②水晶発振は、突入時の状態を維持します。
 - ③Xtal HOLDモードを解除するには、次の4つの方法があります。
 - 1)リセット端子に「L」レベルを入力する。
 - 2)INT0,INT1,INT2,INT4,INT5の少なくとも1つの端子に指定されたレベルを入力する。
 - 3)ポート0で割り込み要因が成立する。
 - 4)ベースタイマ回路で割り込み要因が成立する。

■出荷形態

- ・QIP100E

■開発ツール

- ・エバチップ : LC87EV690
- ・フラッシュROM書き込み基板 : W87FQ100

ユーザ・オプションの選択	エミュレータ
LC876800シリーズ対応	EVA62S+ECB876600D+SUB876800+POD100QFP ICE-B877300+SUB876800+POD100QFP
LC876900シリーズ対応	EVA62S+ECB876600D+SUB876900+POD100QFP ICE-B877300+SUB876900+POD100QFP

LC87F69C8A

■マスクROM版と同一パッケージ,同一ピン配列

- ・LC876800またはLC876900シリーズのオプション機能をフラッシュROMデータによって指定できます。(但し、S32～S47端子にプルダウン抵抗は内蔵されていません)これにより、量産セット基板を使用した試作評価ができます。
- ・マスクROM版のプログラムを使用する場合、使用できるROM/RAM容量は、適用するマスクROM版と同じになります。

■LC876800/LC876900シリーズとLC876700シリーズの相違点

機能	LC876800/LC876900シリーズ	LC876700シリーズ
周波数可変RC発振回路	この発振回路はありません。	この発振回路は内蔵されています。
タイマ1	プリスケアラ機能が内蔵されています。	プリスケアラ機能はありません。
タイマ6,7	トグル出力機能が内蔵されています。 ・P06/T60(タイマ6トグル出力兼用) ・P07/T70(タイマ7トグル出力兼用)	トグル出力機能はありません。
SI00	連続転送時バイト単位での途中停止・再開ができます(転送済みバイト数が読み出せます)。	連続転送の途中停止・再開機能はありません。
ADC	基準電圧源をV _{DD1} またはV _{DD2} 端子から選択できます。	基準電圧源は選択できません。 V _{DD1} 端子固定となります。
SI02	自動転送機能付き8ビット同期式シリアルインタフェースが内蔵されています。 ※LC876800シリーズにのみ内蔵	この機能はありません。
PWM2,PWM3	周期可変12ビットPWM×2が内蔵されています。 ※LC876900シリーズにのみ内蔵	
クロック出力	クロック出力機能が内蔵されています。 (システムクロック/サブクロック選択可) ・P05/CK0(クロック出力兼用)	
XT2ポート出力	汎用出力ポートとして使用できます。 (Nch-オープンドレイン形式)	

ピン配置	LC876800/LC876900シリーズ	LC876700シリーズ
3ピン	LC876800: SI2P0/S02/INT4/T1IN	P30/INT4/T1IN
	LC876900: PWM2/INT4/T1IN	
4ピン	LC876800: SI2P1/SI2/SB2/INT4/T1IN	P31/INT4/T1IN
	LC876900: PWM3/INT4/T1IN	
9ピン	LC876800: SI2P2/SCK2/INT5/T1IN/AN12	P36/INT5/T1IN
	LC876900: P36/INT5/T1IN/AN12	
10ピン	LC876800: SI2P3/SCK20/INT5/T1IN/AN13	P37/INT5/T1IN
	LC876900: P37/INT5/T1IN/AN13	
28ピン	P72/INT2/T0IN/NKIN	P72/INT2/T0IN/NKIN/AN12
29ピン	P73/INT3/T0IN	P73/INT3/T0IN/AN13
51ピン	V _p (蛍光表示管駆動専用電源端子)	FIX0(テスト用端子)
92ピン	P05/CK0	P05
93ピン	P06/T60	P06
94ピン	P07/T70	P07

LC87F69C8A

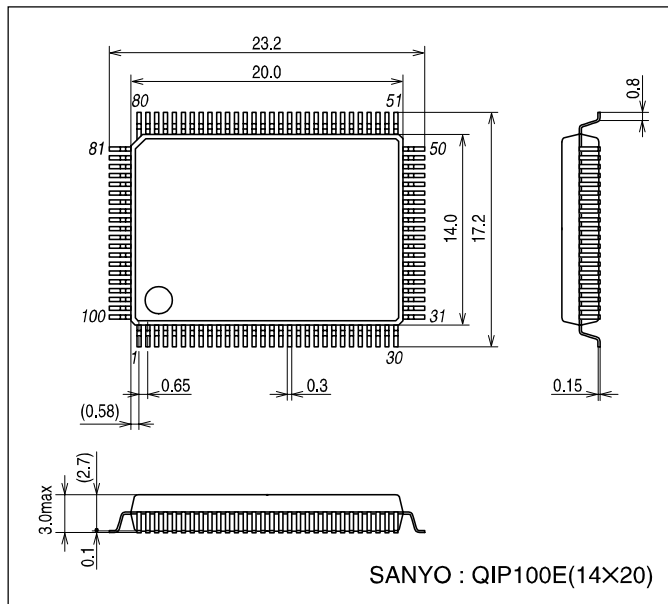
ポート・オプション	LC876800/LC876900シリーズ	LC876700シリーズ
S0～S31	プルダウン抵抗が内蔵されています。 (固定)	プルダウン抵抗は内蔵されていません。
S32～S47	マスク・オプションにより1ビット単位で プルダウン抵抗の内蔵が可能です。 ※フラッシュROM製品ではプルダウン抵抗 を内蔵していません。	

動作電源電圧	LC876800/LC876900シリーズ	LC876700シリーズ
動作電源電圧 /命令サイクルタイム	▽フラッシュ版/マスク版△ 3.0～5.5[V] ($0.294\mu\text{s} \leq T_{\text{cyc}} \leq 200\mu\text{s}$) 2.5～5.5[V] ($0.735\mu\text{s} \leq T_{\text{cyc}} \leq 200\mu\text{s}$) オンボード書き込みは除く ($V_{\text{DD}} < 4.5\text{V}$)	▽フラッシュ版△ 4.5～5.5[V] ($0.294\mu\text{s} \leq T_{\text{cyc}} \leq 200\mu\text{s}$) ▽マスク版△ 4.5～6.0[V] ($0.294\mu\text{s} \leq T_{\text{cyc}} \leq 200\mu\text{s}$)

外形図

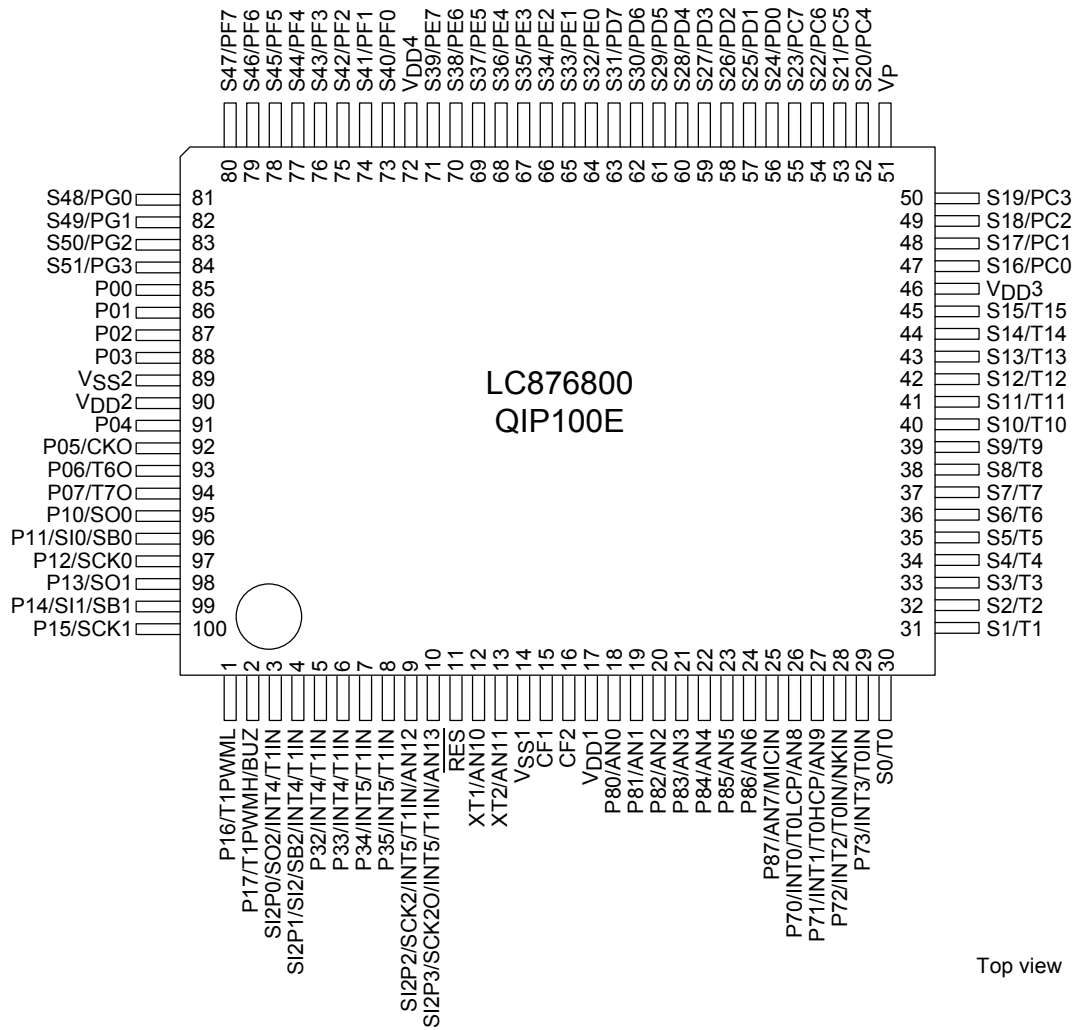
unit:mm

3151A



LC87F69C8A

ピン配置図 ※LC876800シリーズ対応の場合

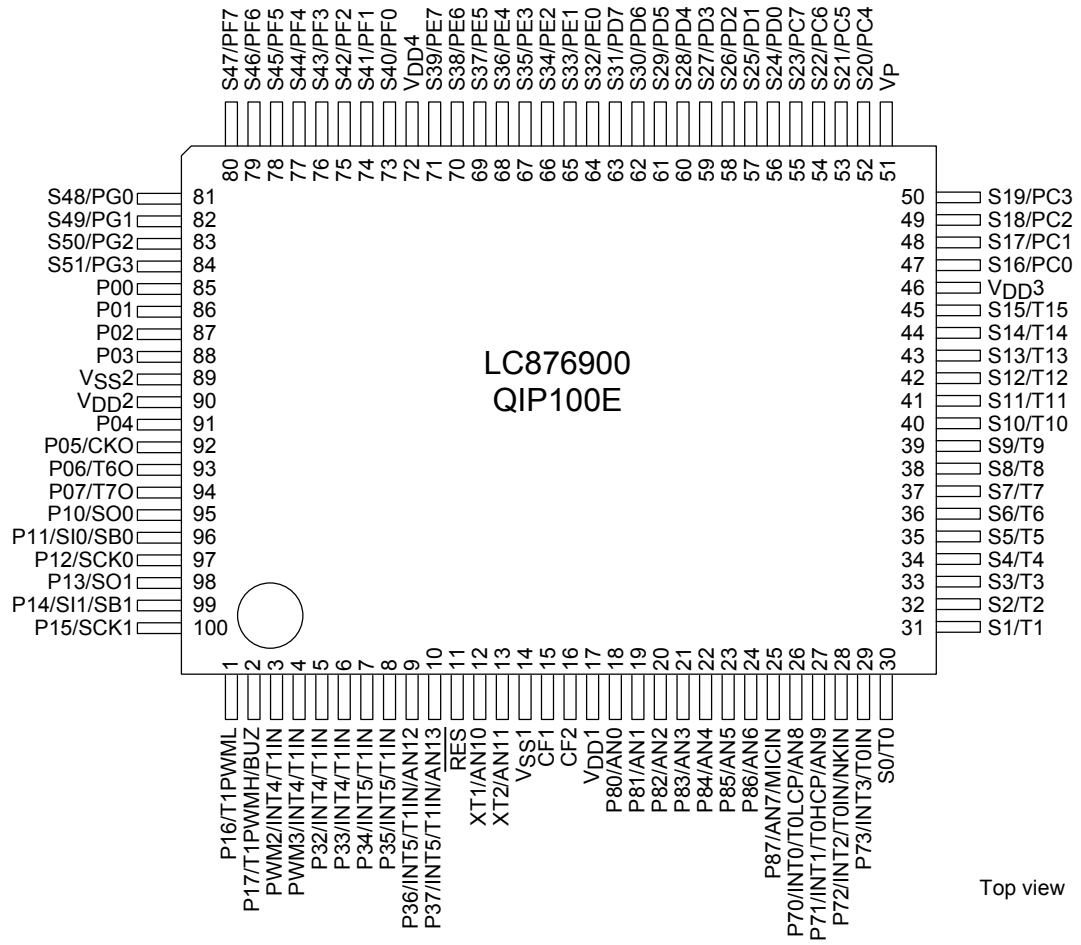


Top view

SANYO:QIP100E

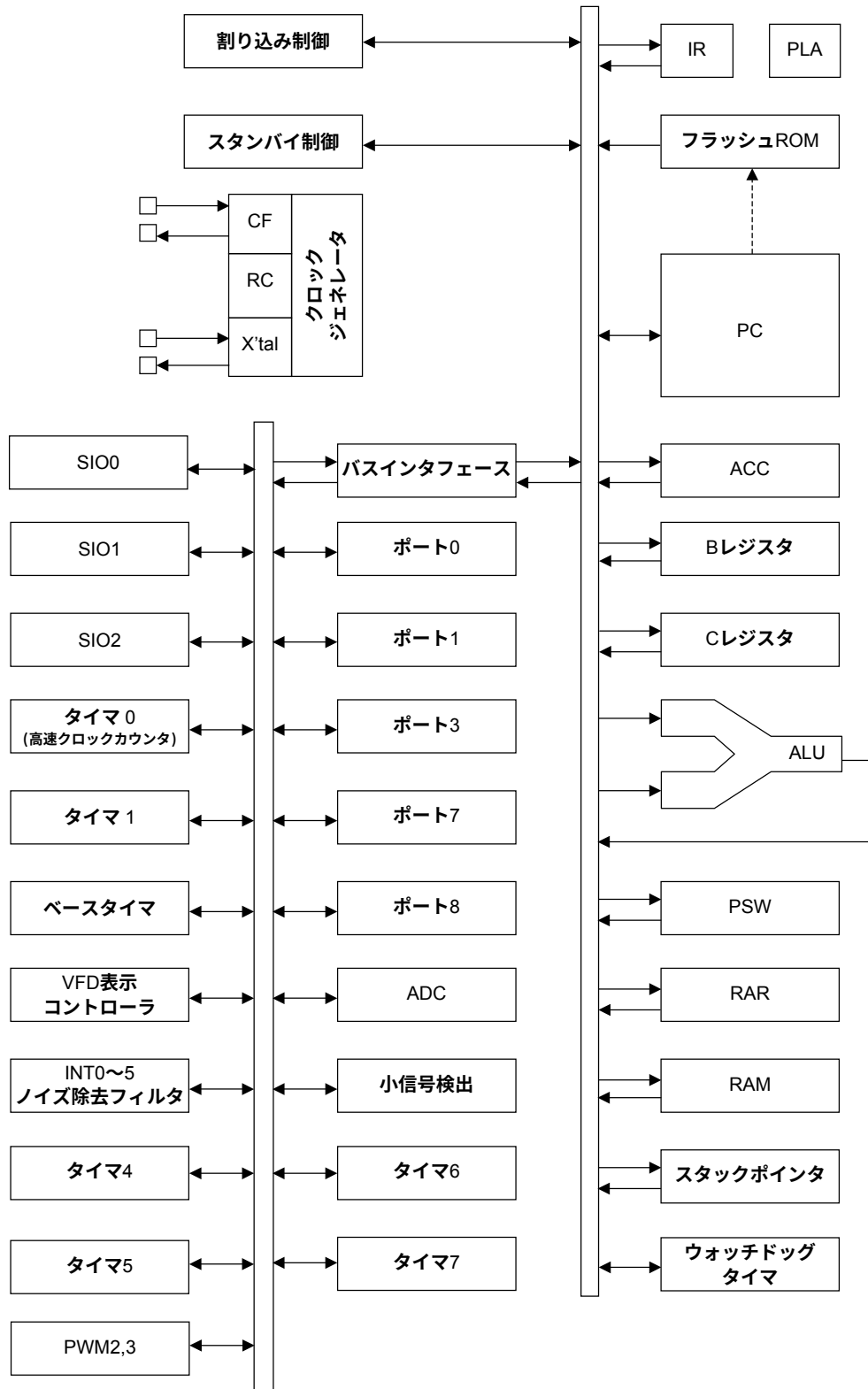
LC87F69C8A

ピン配置図 ※LC876900シリーズ対応の場合



SANYO:QIP100E

システムブロック図



LC87F69C8A

端子機能表

※LC876800/LC876900シリーズ共通

端子名	入出力	機能説明	オプション																														
V _{SS1} , V _{SS2}	—	電源の一端子	なし																														
V _{DD1} , V _{DD2} V _{DD3} , V _{DD4}	—	電源の+端子	なし																														
V _P	—	蛍光表示管電源の一端子	なし																														
PORT0 P00～P07	入出力	・8ビットの入出力ポート ・4ビット単位の入出力指定可能 ・4ビット単位のパルアップ抵抗ON/OFF可能 ・HOLD解除入力 ・ポート0割り込み入力 ・Nチャンネルオープンドレイン出力時は14V耐圧 ・兼用機能 P05：クロック出力(システムクロック/サブクロック選択可能) P06：タイマ6トグル出力 P07：タイマ7トグル出力	あり																														
PORT1 P10～P17	入出力	・8ビットの入出力ポート ・1ビット単位の入出力指定可能 ・1ビット単位のパルアップ抵抗ON/OFF可能 ・兼用機能 P10：SI00データ出力 P11：SI00データ入力/バス入出力 P12：SI00クロック入出力 P13：SI01データ出力 P14：SI01データ入力/バス入出力 P15：SI01クロック入出力 P16：タイマ1 PWM出力 P17：タイマ1 PWM出力/ブザー出力	あり																														
PORT7 P70～P73	入出力	・4ビットの入出力ポート ・1ビット単位の入出力指定可能 ・1ビット単位のパルアップ抵抗ON/OFF可能 ・兼用機能 P70：INT0入力/HOLD解除入力/タイマ0Lキャプチャ入力 /ウォッチドッグタイマ用出力 P71：INT1入力/HOLD解除入力/タイマ0Hキャプチャ入力 P72：INT2入力/HOLD解除入力/タイマ0イベント入力 /タイマ0Lキャプチャ入力/高速クロックカウンタ入力 P73：INT3入力(ノイズフィルタ付入力) /タイマ0イベント入力/タイマ0Hキャプチャ入力 AD変換入力ポート：AN8(P70), AN9(P71) ・インタラプト受付形式 <table><tr><td></td><td>立ち 上 が り</td><td>立ち 下 が り</td><td>立ち 上 が り & 立ち 下 が り</td><td>Hレ ベル</td><td>Lレ ベル</td></tr><tr><td>INT0</td><td>○</td><td>○</td><td>×</td><td>○</td><td>○</td></tr><tr><td>INT1</td><td>○</td><td>○</td><td>×</td><td>○</td><td>○</td></tr><tr><td>INT2</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr><tr><td>INT3</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr></table>		立ち 上 が り	立ち 下 が り	立ち 上 が り & 立ち 下 が り	Hレ ベル	Lレ ベル	INT0	○	○	×	○	○	INT1	○	○	×	○	○	INT2	○	○	○	×	×	INT3	○	○	○	×	×	なし
	立ち 上 が り	立ち 下 が り	立ち 上 が り & 立ち 下 が り	Hレ ベル	Lレ ベル																												
INT0	○	○	×	○	○																												
INT1	○	○	×	○	○																												
INT2	○	○	○	×	×																												
INT3	○	○	○	×	×																												

次ページへ続く。

LC87F69C8A

前ページより続く。

端子名	入出力	機能説明	オプション
PORT8 P80～P87	入出力	・8ビットの入出力ポート ・1ビット単位の入出力指定可能 ・兼用機能 AD変換入力ポート：AN0～AN7 小信号検出入力ポート：MICIN(P87)	なし
S0/T0～S8/T8	出力	・蛍光表示管(VFD)表示コントローラ デジット用大電流出力 (セグメント出力として使用可)	なし
S9/T9～ S15/T15	出力	・蛍光表示管(VFD)表示コントローラ セグメント/デジット用大電流出力	なし
S16～S23	入出力	・蛍光表示管(VFD)表示コントローラ セグメント/デジット用出力 ・兼用機能 高耐圧入力ポート：PC0～PC7	なし
S24～S31	入出力	・蛍光表示管(VFD)表示コントローラ セグメント用出力 ・兼用機能 高耐圧入力ポート：PD0～PD7	なし
S32～S39	入出力	・蛍光表示管(VFD)表示コントローラ セグメント用出力 ・兼用機能 高耐圧入力ポート：PE0～PE7	あり (フラッシュ版にはありません)
S40～S47	入出力	・蛍光表示管(VFD)表示コントローラ セグメント用出力 ・兼用機能 高耐圧入出力ポート：PF0～PF7	あり (フラッシュ版にはありません)
S48～S51	入出力	・蛍光表示管(VFD)表示コントローラ セグメント用出力 ・兼用機能 高耐圧入出力ポート：PG0～PG3	なし
RES	入力	リセット端子	なし
XT1	入力	・32.768kHz水晶発振子用入力端子 ・兼用機能 汎用入力ポート 使用しない場合はV _{DD1} に接続してください。 AD変換入力ポート：AN10	なし
XT2	入出力	・32.768kHz水晶発振子用出力端子 ・兼用機能 汎用入出力ポート 使用しない場合は、発振仕様にしてオープンにしてください。 AD変換入力ポート：AN11	なし
CF1	入力	セラミック発振子用入力端子	なし
CF2	出力	セラミック発振子用出力端子	なし

LC87F69C8A

※LC876800シリーズ対応の場合

端子名	入出力	機能説明	オプション																		
PORT3 P32～P35	入出力	・4ビットの入出力ポート ・1ビット単位の入出力指定可能 ・1ビット単位のパルアップ抵抗ON/OFF可能 ・Nチャンネルオープンドレイン出力時は14V耐圧 ・兼用機能 P32, P33: INT4入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 P34, P35: INT5入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 ・インタラプト受付形式 <table><tr><td></td><td>立ち上がり</td><td>立ち下がり</td><td>立ち上がり & 立ち下がり</td><td>Hレベル</td><td>Lレベル</td></tr><tr><td>INT4</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr><tr><td>INT5</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr></table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INT4	○	○	○	×	×	INT5	○	○	○	×	×	あり
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																
INT4	○	○	○	×	×																
INT5	○	○	○	×	×																
SI02ポート SI2P0～ SI2P3	入出力	・4ビットの入出力ポート ・1ビット単位の入出力指定可能 ・兼用機能 SI2P0：SI02データ出力 SI2P1：SI02データ入力/バス入出力 SI2P2：SI02クロック入出力 SI2P3：SI02クロック出力 SI2P0, SI2P1：INT4入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 SI2P2, SI2P3：INT5入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 AD変換入力ポート：AN12(SI2P2), AN13(SI2P3) ・インタラプト受付形式 <table><tr><td></td><td>立ち上がり</td><td>立ち下がり</td><td>立ち上がり & 立ち下がり</td><td>Hレベル</td><td>Lレベル</td></tr><tr><td>INT4</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr><tr><td>INT5</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr></table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INT4	○	○	○	×	×	INT5	○	○	○	×	×	なし
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																
INT4	○	○	○	×	×																
INT5	○	○	○	×	×																

LC87F69C8A

※LC876900シリーズ対応の場合

端子名	入出力	機能説明	オプション																		
PORT3 P32～P37	入出力	・6ビットの入出力ポート ・1ビット単位の入出力指定可能 ・1ビット単位のパルアップ抵抗ON/OFF可能 ・P32～P35のNチャネルオープンドレイン出力時は14V耐圧 ・兼用機能 P32, P33: INT4入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 P34～P37: INT5入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 AD変換入力ポート：AN12(P36), AN13(P37) ・インタラプト受付形式 <table><tr><td></td><td>立ち上がり</td><td>立ち下がり</td><td>立ち上がり & 立ち下がり</td><td>Hレベル</td><td>Lレベル</td></tr><tr><td>INT4</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr><tr><td>INT5</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr></table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INT4	○	○	○	×	×	INT5	○	○	○	×	×	P32～P35はあり P36, P37はなし
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																
INT4	○	○	○	×	×																
INT5	○	○	○	×	×																
PWM2	入出力	・PWM2出力ポート、汎用入出力ポート ・兼用機能 PWM2：INT4入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 ・インタラプト受付形式 <table><tr><td></td><td>立ち上がり</td><td>立ち下がり</td><td>立ち上がり & 立ち下がり</td><td>Hレベル</td><td>Lレベル</td></tr><tr><td>INT4</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr></table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INT4	○	○	○	×	×	なし						
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																
INT4	○	○	○	×	×																
PWM3	入出力	・PWM3出力ポート、汎用入出力ポート ・兼用機能 PWM3：INT4入力/HOLD解除入力/タイマ1イベント入力 /タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力 ・インタラプト受付形式 <table><tr><td></td><td>立ち上がり</td><td>立ち下がり</td><td>立ち上がり & 立ち下がり</td><td>Hレベル</td><td>Lレベル</td></tr><tr><td>INT4</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td></tr></table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INT4	○	○	○	×	×	なし						
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																
INT4	○	○	○	×	×																

LC87F69C8A

ポート出力形態

ポートの出力形態とプルアップ/プルダウン抵抗の有無を以下に示します。
尚、入出力ポートでのデータの読み込みは、ポートが出力モード時でも可能です。

※LC876800/LC876900シリーズ共通

ポート名	オプション 切換え単位	オプション 種類	出力形式	プルアップ抵抗	プルダウン 抵抗
P00～P07	1ビット 単位	1	CMOS	プログラマブル(注1)	—
		2	14V耐圧Nch-オープンドレイン	なし	—
P10～P17	1ビット 単位	1	CMOS	プログラマブル	—
		2	Nch-オープンドレイン	プログラマブル	—
P32～P35	1ビット 単位	1	CMOS	プログラマブル	—
		2	14V耐圧Nch-オープンドレイン	なし	—
P70	—	なし	Nch-オープンドレイン	プログラマブル	—
P71～P73	—	なし	CMOS	プログラマブル	—
P80～P87	—	なし	Nch-オープンドレイン	なし	—
S0/T0～S15/T15 S16～S31	—	なし	高耐圧Pch-オープンドレイン	—	固定
S32～S47(注2)	1ビット 単位	1	高耐圧Pch-オープンドレイン	—	固定
		2	高耐圧Pch-オープンドレイン	—	なし
S48～S51	—	なし	高耐圧Pch-オープンドレイン	—	なし
XT1	—	なし	入力専用	なし	—
XT2	—	なし	32.768kHz水晶発振子用出力 (汎用出力ポート選択時は Nch-オープンドレイン)	なし	—

※LC876800シリーズ対応の場合

ポート名	オプション 切換え単位	オプション 種類	出力形式	プルアップ抵抗	プルダウン 抵抗
SI2P0～SI2P3	—	なし	CMOS (SI2P1: SIO2データ選択時は Nch-オープンドレイン)	なし	—

※LC876900シリーズ対応の場合

ポート名	オプション 切換え単位	オプション 種類	出力形式	プルアップ抵抗	プルダウン 抵抗
P36,P37	—	なし	CMOS	プログラマブル	—
PWM2,PWM3	—	なし	CMOS	なし	—

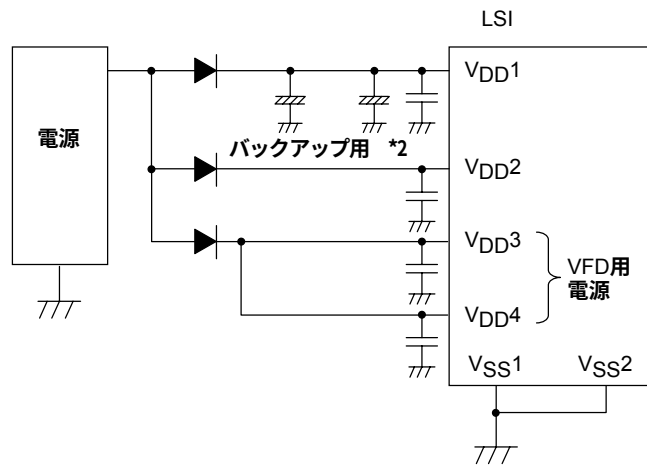
注1：ポート0のプログラマブルプルアップ抵抗は、4ビット単位(P00～03,P04～07)の制御になります。

注2：S32～S47はマスクROM製品のみマスク・オプションにより1ビット単位でプルダウン抵抗の内蔵が可能になります。LC87F69C8Aは、プルダウン抵抗を内蔵していません。

LC87F69C8A

*1: V_{DD1} 端子に入るノイズを小さくし、バックアップ時間を長くするために、次のように接続してください。

V_{SS1} 端子と V_{SS2} 端子は必ず電氣的にショートしてください。



*2: 内部メモリの保持電源は V_{DD1} ですが、 V_{DD2} をバックアップしない場合、HOLDバックアップ時のポートの「H」レベル出力は不定となり、入力バッファに貫通電流が流れてバックアップ時間が短くなります。

HOLDバックアップ時はポートの状態が「L」レベルになるように設定してください。

絶対最大定格/ $T_a=25^{\circ}\text{C}$, $V_{SS1}=V_{SS2}=0\text{V}$

項目		記号	適用端子・備考	条件	規格			
					$V_{DD}[\text{V}]$	min	typ	max
最大電源電圧		$V_{DD \text{ max}}$	$V_{DD}, V_{DD2}, V_{DD3}, V_{DD4}$	$V_{DD1}=V_{DD2}=V_{DD3}=V_{DD4}$		-0.3	~	+6.5
入力電圧		$V_I(1)$	・XT1 ・CF1 ・RES			-0.3	~	$V_{DD}+0.3$
		$V_I(2)$	V_p			$V_{DD}-45$	~	$V_{DD}+0.3$
出力電圧		$V_O(1)$	S0/T0~S15/T15			$V_{DD}-45$	~	$V_{DD}+0.3$
入出力電圧		$V_{IO}(1)$	・CMOS出力の ポート0,3 ・ポート1,7,8 ・SI2P0~SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応) ・XT2			-0.3	~	$V_{DD}+0.3$
		$V_{IO}(2)$	オープンドレイン出力のポート0,3			-0.3	~	14
		$V_{IO}(3)$	S16~S51			$V_{DD}-45$	~	$V_{DD}+0.3$
高レベル出力電流	ピーク出力電流	IOPH(1)	・ポート0,1,3 ・SI2P0~SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応)	・CMOS出力 ・適用1端子当たり		-10		
		IOPH(2)	ポート71,72,73	適用1端子当たり		-3		
		IOPH(3)	S0/T0~S15/T15	適用1端子当たり		-30		
		IOPH(4)	S16~S51	適用1端子当たり		-15		

次ページへ続く。

LC87F69C8A

前ページより続く。

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
高レベル出力電流	合計出力電流	Σ IOAH(1)	ポート0	適用全端子合計		−30		mA
		Σ IOAH(2)	・ポート1,3 ・SI2P0〜SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応)	適用全端子合計		−30		
		Σ IOAH(3)	ポート71,72,73	適用全端子合計		−5		
		Σ IOAH(4)	S0/T0〜S15/T15	適用全端子合計		−65		
		Σ IOAH(5)	S16〜S27	適用全端子合計		−60		
		Σ IOAH(6)	S28〜S39	適用全端子合計		−60		
		Σ IOAH(7)	S40〜S51	適用全端子合計		−60		
低レベル出力電流	ピーク出力電流	IOPL(1)	・ポート0,1,3 ・SI2P0〜SI2P3 (LC8768対応)	適用1端子当り			20	mA
		IOPL(2)	PWM2, PWM3 (LC8769対応)	適用1端子当り			10	
		IOPL(3)	・ポート7,8 ・XT2	適用1端子当り			5	
	合計出力電流	Σ IOAL(1)	ポート00,01,02,03	適用全端子合計			50	
		Σ IOAL(2)	・ポート04,05,06,07 ・ポート1,3 ・SI2P0〜SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応)	適用全端子合計			50	
		Σ IOAL(3)	・ポート7,8 ・XT2	適用全端子合計			20	
許容消費電力	Pd max	QIP100E	Ta=−20〜+70°C				456	mW
動作周囲温度	Topr				−20	〜	+70	°C
保存周囲温度	Tstg				−55	〜	+125	

注意：ユーザ・オプションの選択により、適用端子(SI2PnまたはPWMn, P36, P37)が異なります。
選択された機種シリーズ(LC876800またはLC876900)のピン配置図等で御確認ください。

許容動作範囲/Ta=−20〜+70°C, V_{SS1}=V_{SS2}=0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
動作電源電圧(注1)	V _{DD} (1)	V _{DD1} =V _{DD2} =V _{DD3}	0.294μs ≤ tCYC ≤ 200μs		3.0		5.5	V
	V _{DD} (2)	=V _{DD4}	0.735μs ≤ tCYC ≤ 200μs		2.5		5.5	
メモリ保持電源電圧	V _{HD}	V _{DD1}	・HOLDモード時 ・RAM, レジスタ保持		2.0		5.5	
ブルダウン電源電圧	V _p	V _p			−35		V _{DD}	
高レベル入力電圧	V _{IH} (1)	・CMOS出力の ポート0,3 ・ポート8	出力ディセーブル	2.5〜5.5	0.3V _{DD} +0.7		V _{DD}	
	V _{IH} (2)	オープンドレイン 出力のポート0,3	出力ディセーブル	2.5〜5.5	0.3V _{DD} +0.7		12.5	

次ページへ続く。

LC87F69C8A

前ページより続く。

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
高レベル 入力電圧	V _{IH} (3)	・ポート1 ・SI2P0～SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応) ・ポート71, 72, 73 ・ポート70 ポート入力/ 割り込み側	出力ディセーブル	2.5～5.5	0.3V _{DD} +0.7		V _{DD}	
	V _{IH} (4)	S16～S51	出力Pch Tr. オフ	2.5～5.5	0.33V _{DD} +1.0		V _{DD}	
	V _{IH} (5)	ポート87 小信号入力側	出力ディセーブル	2.5～5.5	0.75V _{DD}		V _{DD}	
	V _{IH} (6)	ポート70 ウォッチドッグ タイマ側	出力ディセーブル	2.5～5.5	0.9V _{DD}		V _{DD}	
	V _{IH} (7)	・XT1, XT2 ・CF1 ・RES		2.5～5.5	0.75V _{DD}		V _{DD}	
低レベル 入力電圧	V _{IL} (1)	・ポート0, 3 ・ポート8	出力ディセーブル	2.5～5.5	V _{SS}		0.15V _{DD} +0.4	
	V _{IL} (2)	・ポート1 ・SI2P0～SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応) ・ポート71, 72, 73 ・ポート70 ポート入力/ 割り込み側	出力ディセーブル	2.5～5.5	V _{SS}		0.1V _{DD} +0.4	
	V _{IL} (3)	S16～S51	出力Pch Tr. オフ	2.5～5.5	−35		0.2V _{DD}	
	V _{IL} (4)	ポート87 小信号入力側	出力ディセーブル	2.5～5.5	V _{SS}		0.25V _{DD}	
	V _{IL} (5)	ポート70 ウォッチドッグ タイマ側	出力ディセーブル	2.5～5.5	V _{SS}		0.8V _{DD} −1.0	
	V _{IL} (6)	・XT1, XT2 ・CF1 ・RES		2.5～5.5	V _{SS}		0.25V _{DD}	
命令サイクル タイム(注1)	tCYC			3.0～5.5	0.294		200	μs
				2.5～5.5	0.735		200	
外部システム クロック 周波数	FEXCF(1)	CF1	・CF2端子オープン ・システムクロック分周1/1	3.0～5.5	0.1		10	MHz
			・外部システムクロックの DUTY50±5%	2.5～5.5	0.1		4	
			・CF2端子オープン ・システムクロック分周1/2	3.0～5.5	0.2		20	
			・外部システムクロックの DUTY50±5%	2.5～5.5	0.2		8	

次ページへ続く。

LC87F69C8A

前ページより続く。

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
発振周波数 範囲(注2)	FmCF(1)	CF1,CF2	10MHzセラミック発振時 図1参照	3.0~5.5		10		MHz
	FmCF(2)	CF1,CF2	4MHzセラミック発振時 図1参照	2.5~5.5		4		
	FmRC		内蔵RC発振	2.5~5.5	0.3	1.0	2.0	
	FsXtal	XT1,XT2	32.768 kHz水晶発振時 図2参照	2.5~5.5		32.768		kHz

注1：オンボード書き込みはV_{DD}≥4.5[V]で可能となります。

注2：発振定数は表1,表2参照のこと。

電気的特性/Ta=−20〜+70℃,V_{SS}1=V_{SS}2=0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
高レベル 入力電流	I _{IH} (1)	オープンドレイン 出力のポート0,3	・出力ディセーブル ・V _{IN} =12.5V (出力Tr.のオフリーク 電流を含む)	2.5~5.5			5	μA
	I _{IH} (2)	・ポート0,1,3,7,8 ・SI2P0~SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応)	・出力ディセーブル ・プルアップ抵抗オフ ・V _{IN} =V _{DD} (出力Tr.のオフリーク 電流を含む)	2.5~5.5			1	
	I _{IH} (3)	SI6~SI51 (ポートC,D,E,F,G)	・入力ポート仕様時 ・V _{IN} =V _{DD}	2.5~5.5			60	
	I _{IH} (4)	RES	V _{IN} =V _{DD}	2.5~5.5			1	
	I _{IH} (5)	XT1,XT2	・入力ポート仕様時 ・V _{IN} =V _{DD}	2.5~5.5			1	
	I _{IH} (6)	CF1	V _{IN} =V _{DD}	2.5~5.5			15	
	I _{IH} (7)	P87/AN7/MICIN 小信号入力側	V _{IN} =VBIS+0.5V (VBISはバイアス電圧)	4.5~5.5 2.5~4.5	4.2 1.5	8.5 5.5	15 10	
低レベル 入力電流	I _{IL} (1)	・ポート0,1,3,7,8 ・SI2P0~SI2P3 (LC8768対応) ・PWM2, PWM3 (LC8769対応)	・出力ディセーブル ・プルアップ抵抗オフ ・V _{IN} =V _{SS} (出力Tr.のオフリーク 電流を含む)	2.5~5.5	−1			
	I _{IL} (2)	RES	V _{IN} =V _{SS}	2.5~5.5	−1			
	I _{IL} (3)	XT1,XT2	・入力ポート仕様時 ・V _{IN} =V _{SS}	2.5~5.5	−1			
	I _{IL} (4)	CF1	V _{IN} =V _{SS}	2.5~5.5	−15			
	I _{IL} (5)	P87/AN7/MICIN 小信号入力側	V _{IN} =VBIS−0.5V (VBISはバイアス電圧)	4.5~5.5 2.5~4.5	−15 −10	−8.5 −5.5	−4.2 −1.5	
高レベル 出力電圧	V _{OH} (1)	・CMOS出力の ポート0,1,3	I _{OH} =−1.0mA	4.5~5.5	V _{DD} −1			V
	V _{OH} (2)	・SI2P0~SI2P3 (LC8768対応)	I _{OH} =−0.5mA	3.0~5.5	V _{DD} −1			
	V _{OH} (3)	・PWM2, PWM3 (LC8769対応)	I _{OH} =−0.1mA	2.5~5.5	V _{DD} −0.5			
	V _{OH} (4)	ポート71,72,73	I _{OH} =−0.4mA	2.5~5.5	V _{DD} −1			
	V _{OH} (5)	S0/T0~S15/T15	I _{OH} =−20mA	4.5~5.5	V _{DD} −1.8			
	V _{OH} (6)		I _{OH} =−10mA	3.0~5.5	V _{DD} −1.8			

次ページへ続く。

LC87F69C8A

前ページより続く。

項目	記号	適用端子・備考	条件	規格				
				V_{DD} [V]	min	typ	max	unit
高レベル 出力電圧	$V_{OH}(7)$	S0/T0~S15/T15	・ $I_{OH}=-1.0\text{mA}$ ・全端子の1本当りの I_{OH} は 1mA以下の時	2.5~5.5	$V_{DD}-1$			V
	$V_{OH}(8)$	S16~S51	$I_{OH}=-5.0\text{mA}$	4.5~5.5	$V_{DD}-1.8$			
	$V_{OH}(9)$		$I_{OH}=-2.5\text{mA}$	3.0~5.5	$V_{DD}-1.8$			
	$V_{OH}(10)$		・ $I_{OH}=-1.0\text{mA}$ ・全端子の1本当りの I_{OH} は 1mA以下の時	2.5~5.5	$V_{DD}-1$			
低レベル 出力電圧	$V_{OL}(1)$	・ポート0,1,3	$I_{OL}=10\text{mA}$	4.5~5.5			1.5	V
	$V_{OL}(2)$	・SI2P0~SI2P3	$I_{OL}=5\text{mA}$	3.0~5.5			1.5	
	$V_{OL}(3)$	(LC8768対応)	$I_{OL}=1.6\text{mA}$	2.5~5.5			0.4	
	$V_{OL}(4)$	PWM2, PWM3	$I_{OL}=5\text{mA}$	4.5~5.5			1.5	
	$V_{OL}(5)$	(LC8769対応)	$I_{OL}=2.5\text{mA}$	3.0~5.5			1.5	
	$V_{OL}(6)$		$I_{OL}=1\text{mA}$	2.5~5.5			0.4	
	$V_{OL}(7)$	・ポート7,8 ・XT2	$I_{OL}=1\text{mA}$	2.5~5.5			0.4	
プルアップ MOS Tr.抵抗	Rpu	ポート0,1,3,7	$V_{OH}=0.9V_{DD}$	4.5~5.5	15	40	70	$k\Omega$
				2.5~4.5	25	70	150	
出力オフリーク 電流	IOFF(1)	・S0/T0~S15/T15 ・S16~S51	・出力Pch Tr. オフ ・ $V_{OUT}=V_{SS}$	2.5~5.5	-1			μA
	IOFF(2)		・出力Pch Tr. オフ ・ $V_{OUT}=V_{DD}-40\text{V}$	2.5~5.5	-30			
高耐圧入力端子の 「L」レベル ホールドTr.	Rinpd	S16~S51	出力Pch Tr. オフ	2.5~5.5		200		$k\Omega$
高耐圧 プルダウン抵抗	Rpd	プルダウン抵抗 有りの ・S0/T0~S15/T15 ・S16~S47	・出力Pch Tr. オフ ・ $V_{OUT}=3\text{V}$ ・ $V_P=-30\text{V}$	5.0	60	100	200	
ヒステリシス 電圧	VHIS(1)	・ポート1,7 ・SI2P0~SI2P3 (LC8768対応) ・ $\overline{\text{RES}}$		2.5~5.5		$0.1V_{DD}$		V
	VHIS(2)	ポート87の 小信号入力側		2.5~5.5		$0.1V_{DD}$		
端子容量	CP	全端子	・ $f=1\text{MHz}$ ・被測定端子以外は、 $V_{IN}=V_{SS}$ ・ $T_a=25^\circ\text{C}$	2.5~5.5		10		pF
入力感度	Vsen	ポート87の 小信号入力側		2.5~5.5	$0.12V_{DD}$			Vp-p

LC87F69C8A

シリアル入出力特性/ $T_a = -20 \sim +70^{\circ}\text{C}$, $V_{SS1} = V_{SS2} = 0\text{V}$

項目		記号	適用端子・備考	条件	規格					
					V _{DD} [V]	min	typ	max	unit	
シリアルクロック	入力クロック	周期	tSCK(1)	SCK0(P12)	図6参照	2.5~5.5	4/3		tCYC	
		低レベルパルス幅	tSCKL(1)	SCK2(SI2P2) (LC8768対応)	図6参照	2.5~5.5	2/3			
			tSCKLA(1)			2.5~5.5	2/3			
		高レベルパルス幅	tSCKH(1)			2.5~5.5	2/3			
			tSCKHA(1)			2.5~5.5	5(SI00) 6(SI02)			
		周期	tSCK(2)	SCK1(P15)	図6参照	2.5~5.5	2			
		低レベルパルス幅	tSCKL(2)	図6参照	図6参照	2.5~5.5	1			
			高レベルパルス幅			tSCKH(2)	2.5~5.5	1		
シリアルクロック	出力クロック	周期	tSCK(3)	SCK0(P12)	・CMOS出力選択時	2.5~5.5	4/3		tCYC	
		低レベルパルス幅	tSCKL(3)	SCK2(SI2P2), SCK20(SI2P3) (LC8768対応)	・図6参照	2.5~5.5		1/2	tSCK	
			高レベルパルス幅		tSCKLA(2)	SCK(P12) SI00の場合	2.5~5.5			3/4
		SI2P2, SI2P3 SI02の場合				1				
					2.5~5.5		1/2			
		高レベルパルス幅			tSCKH(3)	SCK(P12) SI00の場合	2.5~5.5			2
			tSCKHA(2)		SI2P2, SI2P3 SI02の場合			7/4		
		周期	tSCK(4)	SCK1(P15)	・CMOS出力選択時	2.5~5.5	2		tCYC	
		低レベルパルス幅	tSCKL(4)	図6参照	図6参照	2.5~5.5		1/2	tSCK	
			高レベルパルス幅			tSCKH(4)	2.5~5.5			1/2
		シリアル入力	データセットアップ時間	tsDI	SI0(P11), SI1(P14), SB0(P11), SB1(P14)	・SI0CLKの立ち上がり に対して規定する。 ・図6参照	4.5~5.5	0.03		μ s
			データ ホールド時間	thDI	SI2(SI2P1), SB2(SI2P1) (LC8768対応)		3.0~4.5	0.05		
2.5~3.0	0.1									
4.5~5.5	0.03									
3.0~4.5	0.05									
シリアル出力	出力遅延時間	tdD0	S00(P10), S01(P13), SB0(P11), SB1(P14)	・SI0CLKの立ち下がり に対して規定する。 ・オープンドレイン出力時は、出力変化開始までの時間として規定する。 ・図6参照	3.0~5.5			1/3tCYC +0.05		
			S02(SI2P0), SB2(SI2P1) (LC8768対応)		2.5~3.0			1/3tCYC +0.15		

注意：SI02の機能はユーザ・オプションでLC876800シリーズ対応を選択時のみ有効となります。

LC87F69C8A

パルス入力条件 / Ta = -20 ~ +70°C, V_{SS1} = V_{SS2} = 0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
高・低レベル パルス幅	tPIH(1) tPIL(1)	INT0(P70), INT1(P71), INT2(P72)	・割り込み要因フラグを セットできる。 ・タイマ0へのイベント 入力ができる。	2.5~5.5	1			tCYC
	tPIH(2) tPIL(2)	・INT4(SI2P0, SI2P1, P32, P33), INT5(P34, P35, SI2P2, SI2P3) (LC8768対応) ・INT4(PWM2, PWM3, P32, P33), INT5(P34~P37) (LC8769対応)	・割り込み要因フラグを セットできる。 ・タイマ0,1へのイベント 入力ができる。	2.5~5.5	1			
	tPIH(3) tPIL(3)	ノイズ除去フィルタの 時定数が1/1の場合の INT3(P73)	・割り込み要因フラグを セットできる。 ・タイマ0へのイベント 入力ができる。	2.5~5.5	2			tCYC
	tPIH(4) tPIL(4)	ノイズ除去フィルタの 時定数が1/32の場合の INT3(P73)	・割り込み要因フラグを セットできる。 ・タイマ0へのイベント 入力ができる。	2.5~5.5	64			
	tPIH(5) tPIL(5)	ノイズ除去フィルタの 時定数が1/128の場合 のINT3(P73)	・割り込み要因フラグを セットできる。 ・タイマ0へのイベント 入力ができる。	2.5~5.5	256			
	tPIH(6) tPIL(6)	MICIN(P87)	小信号検出カウンタを カウントできる。	2.5~5.5	1			
	tPIH(7) tPIL(7)	NKIN(P72)	高速クロックカウンタを カウントできる。	2.5~5.5	1/12			
	tPIL(8)	RES	リセットできる。	2.5~5.5	200			μs

LC87F69C8A

AD変換特性/Ta=−20〜+70°C,V_{SS}1=V_{SS}2=0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
分解能	N	・AN0(P80)～AN7(P87), AN8(P70),AN9(P71), AN10(XT1), AN11(XT2) ・AN12(SI2P2), AN13(SI2P3) (LC8768対応) ・AN12(P36),AN13(P37) (LC8769対応)		3.0～5.5		8		bit
絶対精度	ET		(注3)	3.0～5.5			±1.5	LSB
変換時間	tCAD		AD変換時間=32×tCYC (ADCR2=0の時) (注4)	4.5～5.5	15.62 (tCYC= 0.488μs)		97.92 (tCYC= 3.06μs)	μs
				3.0～5.5	23.52 (tCYC= 0.735μs)		97.92 (tCYC= 3.06μs)	
			AD変換時間=64×tCYC (ADCR2=1の時) (注4)	4.5～5.5	18.82 (tCYC= 0.294μs)		97.92 (tCYC= 1.53μs)	
				3.0～5.5	47.04 (tCYC= 0.735μs)		97.92 (tCYC= 1.53μs)	
アナログ入力 電圧範囲	VAIN			3.0～5.5	V _{SS}		V _{DD}	V
アナログポート 入力電流	I _{AINH}		V _{AIN} =V _{DD}	3.0～5.5			1	μA
	I _{AINL}		V _{AIN} =V _{SS}	3.0～5.5	－1			

注3：絶対精度は量子化誤差(±1/21sb)を除く。

注4：変換時間は、変換をスタートさせる命令が出てからアナログ入力値に対する完全なデジタル変換値がレジスタに設定されるまでの時間をいう。

消費電流特性/Ta=−20〜+70°C,V_{SS}1=V_{SS}2=0V

項目	記号	適用端子 ・ 備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
通常動作時消費 電流 (注5)	IDDOP(1)	V _{DD} 1 =V _{DD} 2 =V _{DD} 3 =V _{DD} 4	・FmCF=10MHzセラミック発振時 ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは10MHz側 ・内蔵RC発振は停止 ・1/1分周時	4.5～5.5		15	34.5	mA
				3.0～4.5		6	26	
	IDDOP(2)		・CF1=20MHz外部クロック ・FsX'tal=32.768kHz水晶発振時 ・システムクロックはCF1側 ・内蔵RC発振は停止 ・1/2分周時	4.5～5.5		16	35.5	
				3.0～4.5		7	27	
	IDDOP(3)		・FmCF=4MHzセラミック発振時 ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは4MHz側 ・内蔵RC発振は停止 ・1/1分周時	4.5～5.5		6.5	18	
				2.5～4.5		3.2	13.5	
	IDDOP(4)		・FmCF=0Hz(発振停止) ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは内蔵RC発振 ・1/2分周時	4.5～5.5		1	9	
				2.5～4.5		0.5	5	
	IDDOP(5)		・FmCF=0Hz(発振停止) ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは32.768kHz側 ・内蔵RC発振は停止 ・1/2分周時	4.5～5.5		300	900	μA
				2.5～4.5		150	550	

次ページへ続く。

LC87F69C8A

前ページより続く。

項目	記号	適用端子 ・備考	条件	規格					
				V _{DD} [V]	min	typ	max	unit	
HALTモード 消費電流(注5)	IDDHALT(1)	V _{DD1} =V _{DD2} =V _{DD3} =V _{DD4}	・HALTモード ・FmCF=10MHzセラミック発振時 ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは10MHz側 ・内蔵RC発振は停止 ・1/1分周時	4.5～5.5		4	11	mA	
				3.0～4.5		2.5	8		
	IDDHALT(2)		・HALTモード ・CF1=20MHz外部クロック ・FsX'tal=32.768kHz水晶発振時 ・システムクロックはCF1側 ・内蔵RC発振は停止 ・1/2分周時	4.5～5.5		4.5	11.5		8.5
				3.0～4.5		2.8			
	IDDHALT(3)		・HALTモード ・FmCF=4MHzセラミック発振時 ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは4MHz側 ・内蔵RC発振は停止 ・1/1分周時	4.5～5.5		2	5.5		4
				2.5～4.5		1			
	IDDHALT(4)		・HALTモード ・FmCF=0Hz(発振停止) ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは内蔵RC発振 ・1/2分周時	4.5～5.5		450	1500	μA	
				2.5～4.5		220	1000		
	IDDHALT(5)		・HALTモード ・FmCF=0Hz(発振停止) ・FsX'tal=32.768kHz水晶発振時 ・システムクロックは32.768kHz側 ・内蔵RC発振は停止 ・1/2分周時	4.5～5.5		25	90		50
				2.5～4.5		12			
HOLDモード 消費電流	IDDHOLD(1)	V _{DD1}	・HOLDモード ・CF1=V _{DD} またはオープン (外部クロック時)	4.5～5.5		0.05	25	μA	
				2.5～4.5		0.01	18		
時計HOLDモード 消費電流	IDDHOLD(2)	V _{DD1}	・時計HOLDモード ・CF1=V _{DD} またはオープン (外部クロック時) ・FsX'tal=32.768kHz水晶発振時	4.5～5.5		20	80		45
				2.5～4.5		8			

注5：消費電流は出力Tr.および内蔵プルアップ抵抗に流れる電流を含まない。

F-ROM書き込み特性/Ta=+10～+55℃, V_{SS1}=V_{SS2}=0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
オンボード 書き込み電流	IDDFW(1)	V _{DD1}	・128バイト書き込み ・消去電流も含む	4.5～5.5		30	65	mA
書き込み時間	tFW(1)		・128バイト書き込み ・消去電流も含む ・128バイトのデータを そろえる時間は除く	4.5～5.5		5.0	10.0	mS

メイン・システム・クロック発振回路特性例

メイン・システム・クロック発振回路特性例は、弊社指定の発振特性評価用基板を用いて、発振子メーカーによって安定に発振することを確認された回路定数と、この回路定数を外付けしたときの特性例です。

表1 セラミック発振子を使用したメイン・システム・クロック発振回路特性例

公称周波数	メーカー名	発振子名	回路定数			動作電圧 範囲 [V]	発振安定時間		備考
			C1 [pF]	C2 [pF]	Rd1 [Ω]		typ [mS]	max [mS]	
10MHz	村田製作所	CSTLS10M0G53-B0	(15)	(15)	220	3.0～5.5	0.06	0.25	C1, C2内蔵品
		CSTCE10M0G52-R0	(10)	(10)	220	3.0～5.5	0.06	0.25	
4MHz	村田製作所	CSTLS4M00G53-B0	(15)	(15)	680	2.5～5.5	0.10	0.40	C1, C2内蔵品
		CSTCR4M00G53-R0	(15)	(15)	680	2.5～5.5	0.14	0.40	

発振安定時間は、 V_{DD} が動作電圧下限を上回ってから、発振が安定するまでに必要な時間です。
(図4参照)

サブ・システム・クロック発振回路特性例

サブ・システム・クロック発振回路特性例は、弊社指定の発振特性評価用基板を用いて、発振子メーカーによって安定に発振することを確認された回路定数と、この回路定数を外付けしたときの特性例です。

表2 水晶発振子を使用したサブ・システム・クロック発振回路特性例

公称周波数	メーカー名	発振子名	回路定数				動作電圧 範囲 [V]	発振安定時間		備考
			C3 [pF]	C4 [pF]	Rf [Ω]	Rd2 [Ω]		typ [S]	max [S]	
32.768kHz	セイコー エプソン	MC-306	15	15	10M	510k	2.5～5.5	1.0	3.0	適用CL値 9.7pF

発振安定時間は、サブクロック発振回路を開始させる命令を実行後、発振が安定するまでに必要な時間と、HOLDモードを解除後、発振が安定するまでに必要な時間です。(図4参照)

(注意)・回路パターンの影響を受けるので、発振に関わる部品はできるだけパターン長を伸ばさないように近くに配置すること。

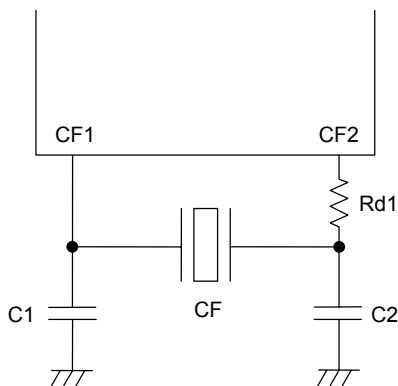


図1 CF発振回路

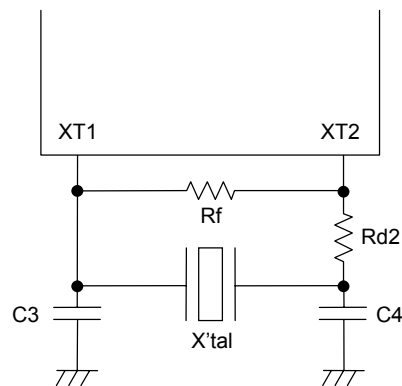


図2 XT発振回路

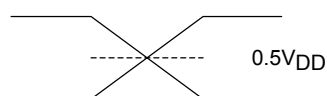


図3 ACタイミング測定点

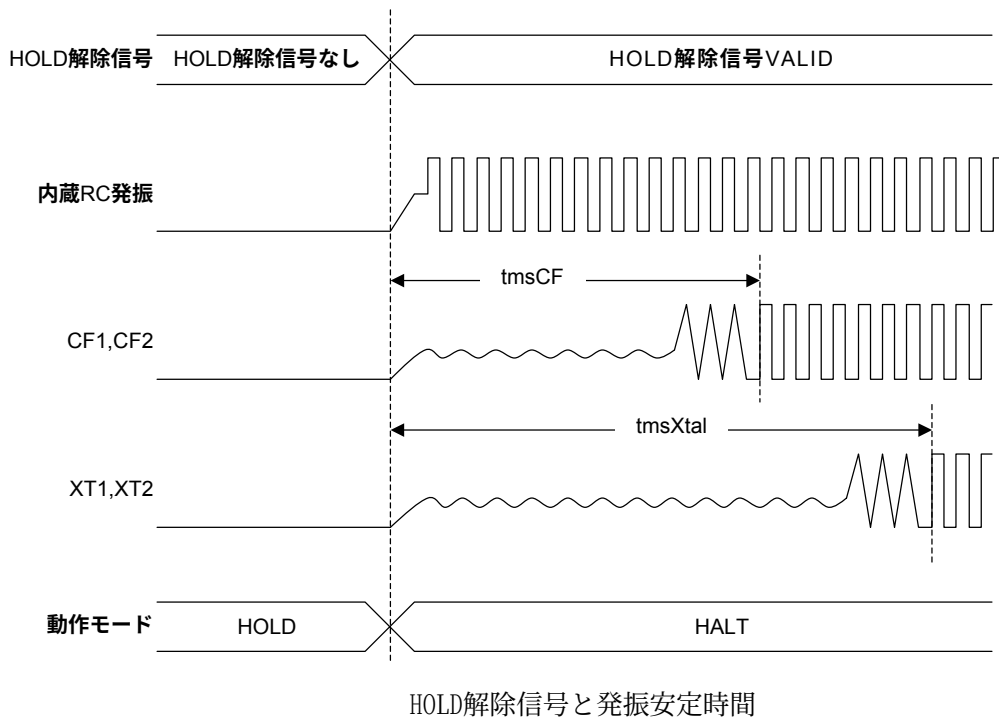
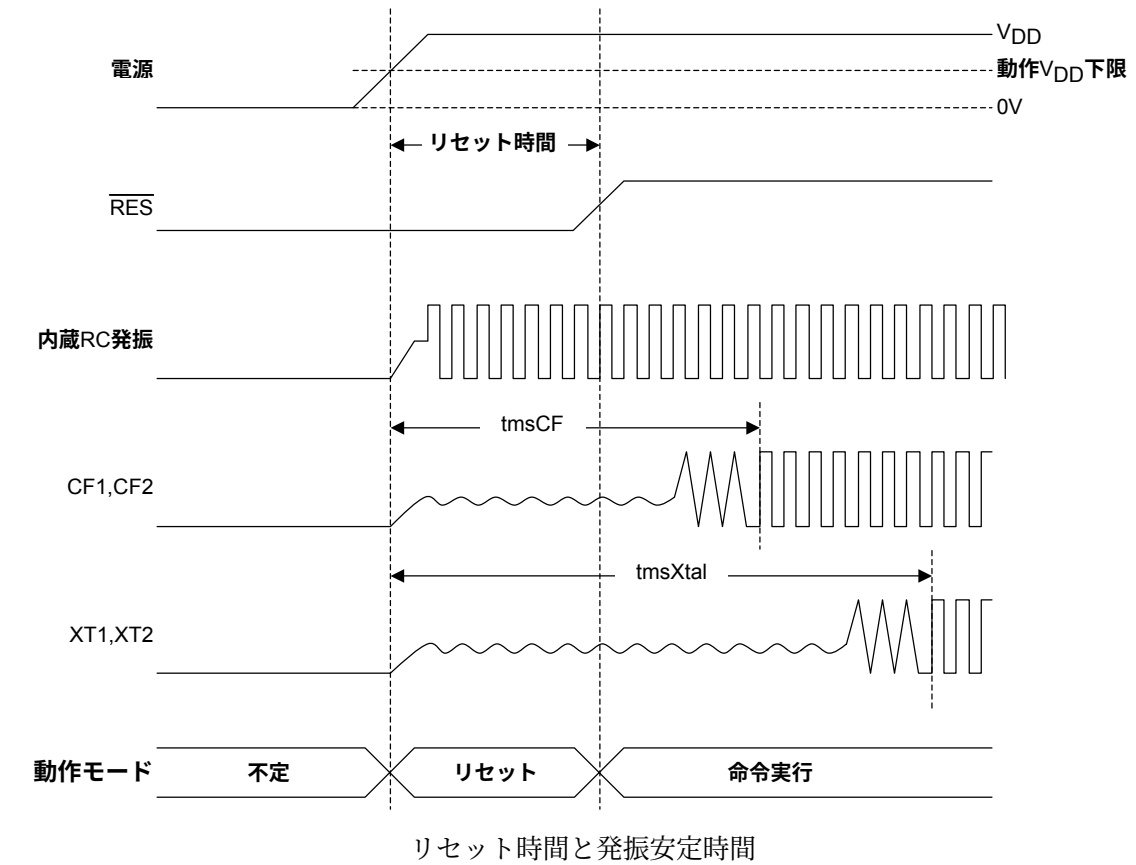
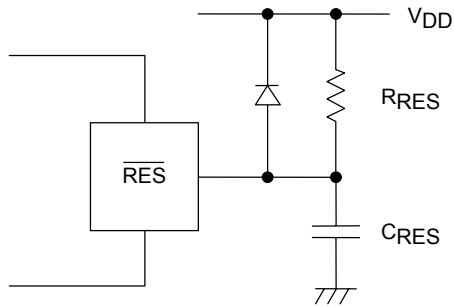


図4 発振安定時間



(注意) 電源が動作電源電圧の下限を上回ったあとに
200 μ sまでは必ずリセットがかかるように
CRES, RRESの値を決めること。

図5 リセット回路

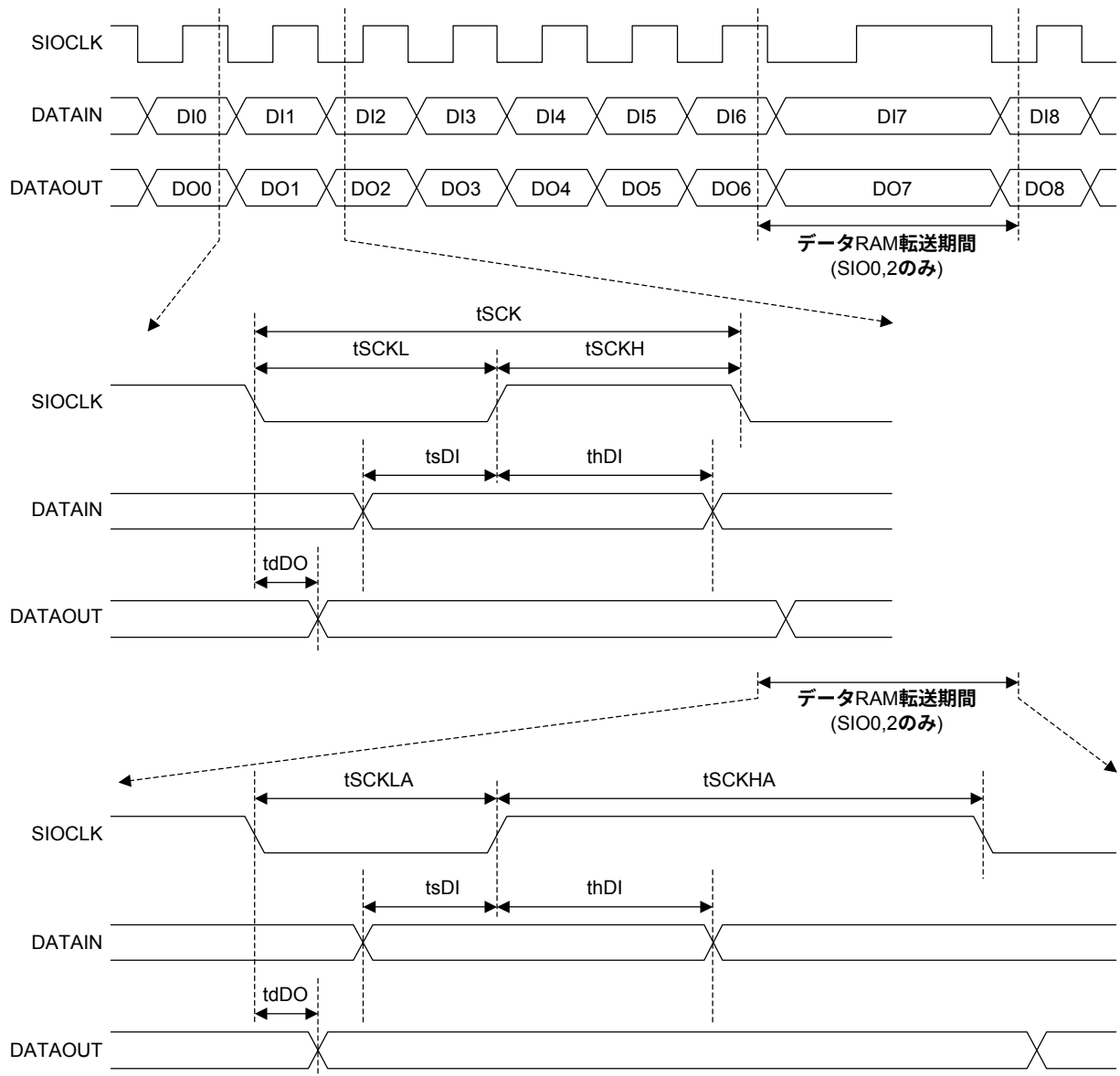


図6 シリアル入出力波形

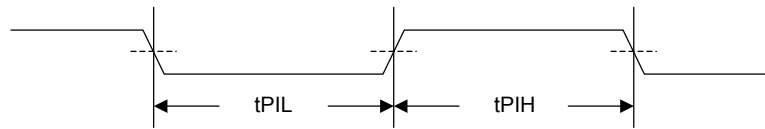


図7 パルス入力タイミング波形

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。