

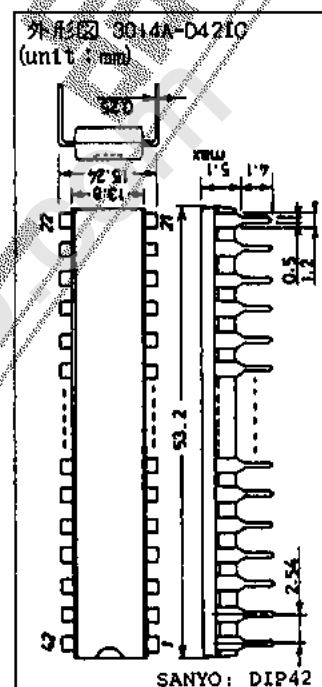
*単品カタログ No.C724A('84 MOSハンドブック No.724B) とさしかえてください。

LC7555, 7556 — CMOS LSI ピークホールドレベルメータ用

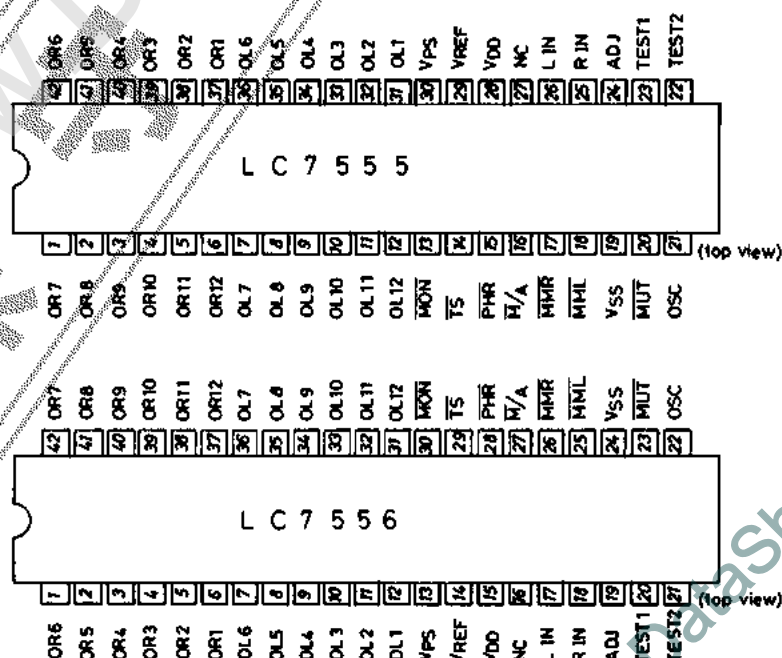
- 用途
- ・ テープデッキのピークホールドメータ用。
 - ・ パワーアンプのピークホールドメータ用。
 - ・ 一般のレベルメータ用。

- 特長
- ・ 12点+12点の 2 チャンネルピークホールドレベルメータ用 CMOS LSI。
 - ・ 表示管: 23V 以下の スタティック点灯方式ケイ光表示管のドライブ可能。
 - ・ 下記 3 種類の使いわけが可能である。
 - a) 2 チャンネルのピークホールドレベルメータ用。
 - b) 2 チャンネルのレベルメータ用。
 - c) シグナルメータとチューニングメータ用。

- 機能
- ・ ピークホールド機能
 - ・ ピークは 一点をホールドする。
 - ・ ピークホールドは 次の 2 種類で可能である。
 - a) オートリセット
所定の時間(設定可能)で自動的に ピークホールド解除する。
 - b) マニュアルリセット
リセットスイッチにより ピークホールド解除ができる。
 - ・ ミューティング機能
 - ・ 電源投入時に 一定の時間 表示の消灯が可能である。
 - ・ モノラル機能
 - ・ モノラル入力信号の時 左右チャンネルのアンバランスな表示をなくすための機能である。
 - ・ コンパレータレベル
 - ・ リニアスケール。



ピン配置図



*これらの仕様は、改良などのため変更することがあります。

応用回路例に示す対数圧縮回路と時定数回路の場合、対数圧縮回路の入力電圧と時定数回路の出力電圧の関係は右図のグラフのようになる。フルスケール入力電圧を 4V とし、入力レベル 145mV を 0dB にとった時のステップ数と入力レベルの関係は下表で与えられる。

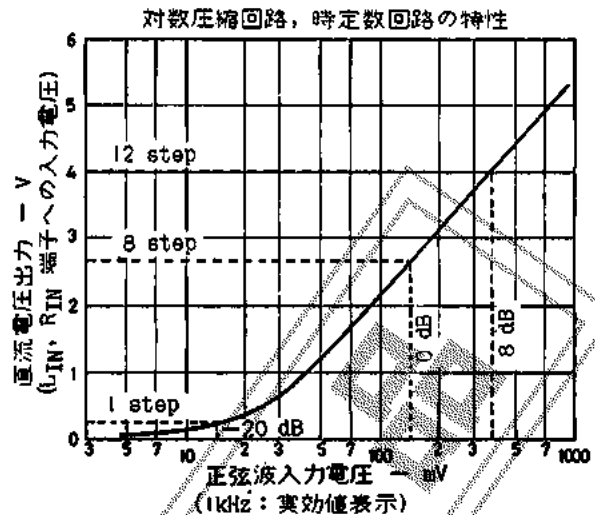


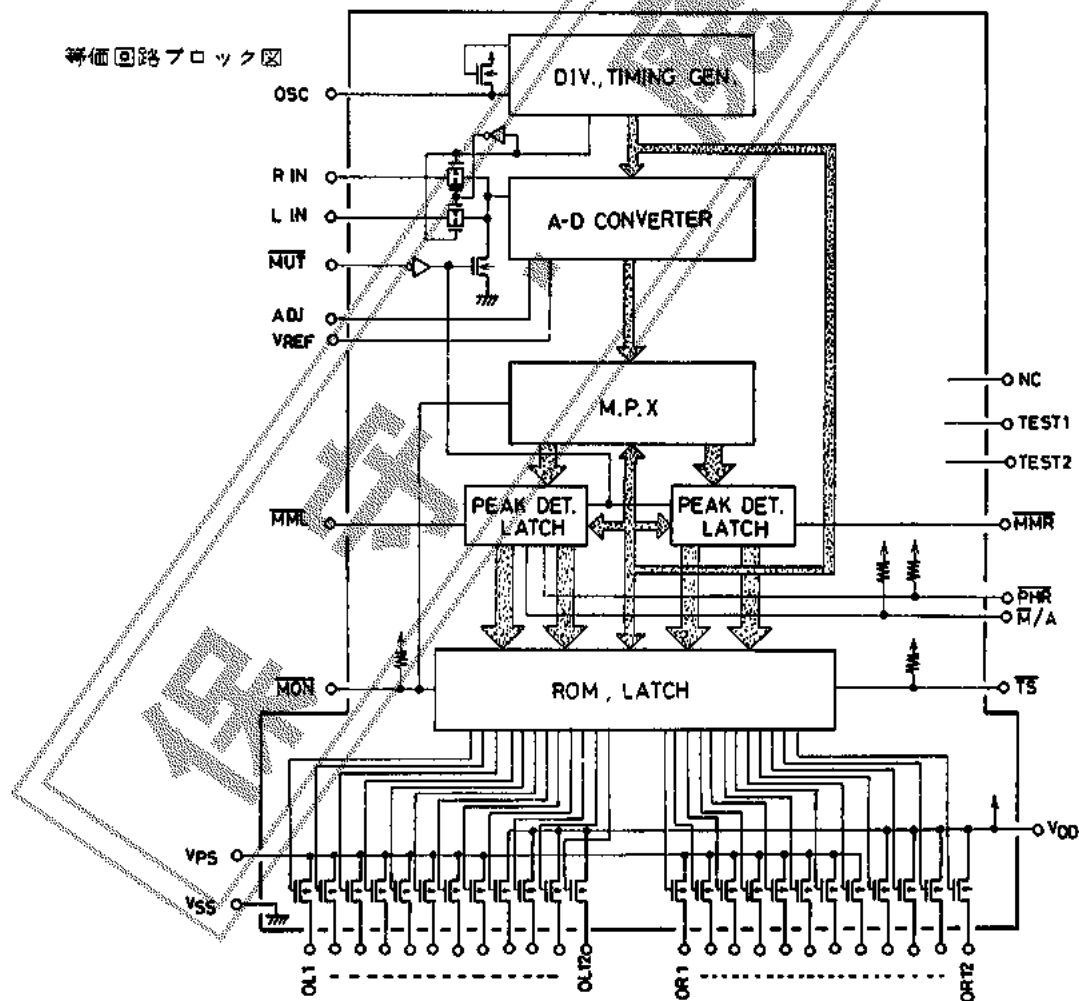
表1. ケイ光表示管と入力レベル

点灯ステップ数	1	2	3	4	5	6	7	8	9	10	11	12
入力レベル (概略値)	-20	-14	-10	-8	-6	-4	-2	0	2	4	6	8

unit: dB

注) この時 V_{ref} 電圧が 8V ならば Fig. 9, 10 から読みとり ADJ 抵抗を 20k Ω に調整すればフルスケール入力電圧は 4V になる。

等価回路ブロック図



端子の説明

1. $OL_1 \sim OL_{12}$, $OR_1 \sim OR_{12}$

- ・ケイ光表示管ドライブ出力端子で P チャネルのオープンドレイン型式である。
- ・出力端子 ($V_{DD} - 23V$) max

2. L_{IN} , R_{IN}

- ・左, 右各チャネルの表示レベル入力端子である。
- ・コンパレータレベルは リニアスケールなので フルスケール入力時の電圧 (12 点全部が点灯する時の入力電圧) を 3.6V にすると 0V から 300mV ごとに 1 点, 2 点 … のように点灯数が増加していく。
- ・応答速度をきめる アタック/リリース (リカバリ) 回路を外付けする。さらに 対数圧縮表示をする場合は log アンプを外付けにする。

3. ADJ

- ・フルスケール調整用入力端子である。
- ・外付け抵抗 R_4 により 12 点全部が点灯する入力電圧 (フルスケール入力電圧) を調整できる。
- ・このフルスケール入力電圧は V_{ref} への印加電圧, LSI の内部抵抗値 および R_4 の抵抗値により決まる (Fig 9, 10 参照)。

4. $\overline{M}/A$

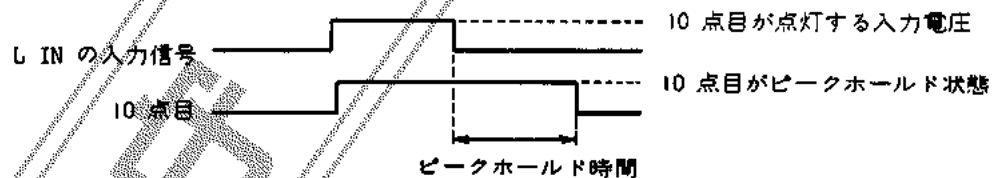
- ・ピークホールド点のリセットを マニュアルリセット方式にするか オートリセット方式にするかの切り換え制御入力端子。
- ・ V_{DD} レベルを印加している時 または 入力オープンの時が オートリセット方式であり V_{SS} レベル印加時が マニュアルリセット方式である。

5. $\overline{PHR}$

- ・マニュアルリセット方式の場合の ピークホールド点のリセット 信号印加端子である。
- ・ V_{SS} レベルを印加すると ピークホールド点をリセットする。
- ・マニュアルリセット方式で $\overline{PHR}$ 端子に V_{SS} を印加し続けると ピークホールド機能のない通常のレベルメータになる。

6. $\overline{MML}$, $\overline{MMR}$

- ・オートリセット方式の場合 ピークホールド時間の関係は Fig 11 のようになる。

7. $\overline{MON}$

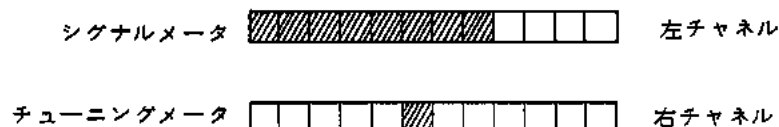
- ・モノラル専用として使用する場合の制御入力端子である。
- ・ $OL_1 \sim OL_{12}$ と $OR_1 \sim OR_{12}$ に L_{IN} の信号が表示される。したがって 左右チャネルのアンバランスがなくなる。

8. $\overline{MUT}$

- ・電源投入時に 所定の時間ピークホールド機能をリセットすると同時に L_{IN} と R_{IN} の入力を V_{SS} レベルにするための時定数外付け端子である。

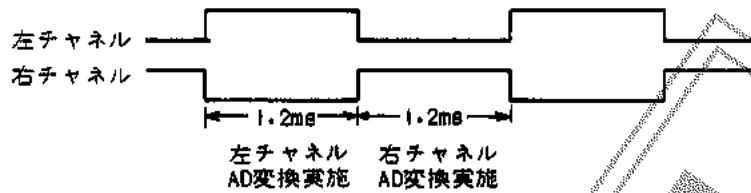
9. $\overline{TS}$

- ・ピークホールドメータ機能を下図のように チューニングとシグナルメータとして使用できるように 切り換え制御する端子である。
- ・ $\overline{TS}$ に V_{DD} レベルを印加している時 または 入力オープンの際は ピークホールドレベルメータとして動作し V_{SS} レベルを印加すると チューニングメータ および シグナルメータとして動作する。



10. OSC

- ・LSI 内部の制御用クロックを発生させるための C, R を外付けにする端子である。
- ・発振周波数が 26.6 kHz のとき L IN, R IN の各入力信号が約 2.4 msec に 1 回ずつ交互にサンプリング処理される



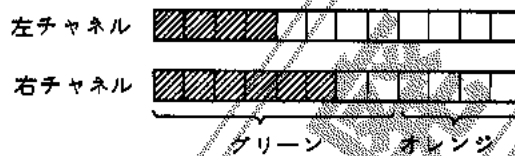
- ・発振周波数と外付け時定数の関係は Fig12 に示す。

11. Vref

- ・AD 変換用基準電圧を接続する端子である。

12. VPS

- ・OL1~OL8, OR1~OR8 のドライバのコモンソース端子である。
- ・例えば 下図のようなケイ光表示管を用いる時 V_{DD} に 9V を印加し V_{PS} に 5V を印加し ケイ光表示管のフィラメントに -10V を印加すると グリーンのセグメントには -15V の電圧が印加され オレンジのセグメントには -19V 印加されることになる。

13. V_{DD} , V_{SS}

- ・電源電圧印加端子。

制御端子の動作のまとめ

動作モード	TS	MON	M/A	PHR
ステレオのピークホールドメータ				
・ピークホールド点のオートリセット	1	1	1	X
・ピークホールド点のマニュアルリセット	1	1	0	(1)
モノラルのピークホールドメータ				
・ピークホールド点のオートリセット	1	0	1	X
・ピークホールド点のマニュアルリセット	1	0	0	(1)
ステレオのレベルメータ	1	1	0	0
モノラルのレベルメータ	1	0	0	0
チューニングメータとシグナルメータ	0	X	X	X

注： 1 : V_{DD} レベル印加 または オープン。0 : V_{SS} レベル印加。X : V_{DD} レベル, V_{SS} レベルのどちらでもよい。(1) : 通常 V_{DD} レベル印加 または オープン, リセットする場合のみ。 V_{SS} レベル印加。

絶対最大定格/ $T_a=25^{\circ}\text{C}$, $V_{SS}=0\text{V}$

			unit
最大電源電圧	V_{DD}	$-0.3 \sim +11$	V
	V_{PS}	$-0.3 \sim V_{DD} + 0.3$	V
基準電圧	V_{ref}	$-0.3 \sim V_{DD} + 0.3$	V
入力電圧	V_{IN}	入出力端子の OSC, $\overline{MR}$, $\overline{MR}$, R_{IN} , L_{IN} は 出力 off とする。 $-0.3 \sim V_{DD} + 0.3$	V
出力電圧	V_{OUT}	OL1~OL8, OR1~OR8 出力 off 状態 $V_{DD} - 23 \sim V_{PS} + 0.3$	V
		OL9~OL12, OR9~OR12 出力 off 状態 $V_{DD} - 23 \sim V_{DD} + 0.3$	V
許容消費電力	$P_d \text{ max}$	$T_a \leq 70^{\circ}\text{C}$	250 mW
セグメント出力許容消費電力	$P_d \text{ seg}$	OL1~OL8, OR1~OR8, $I_O \leq 1.5\text{mA}$, $V_{PS} = V_{DD}$ ($I_O \leq 0.8\text{mA}$, $V_{PS} = 5\text{V} \leq V_{DD}$) OL9~OL12, OR9~OR12, $I_O \leq 1.5\text{mA}$	7 mW
動作周囲温度	T_{opg}	$-30 \sim +70$	$^{\circ}\text{C}$
保存周囲温度	T_{stg}	$-40 \sim +125$	$^{\circ}\text{C}$

許容動作範囲/ $T_a=25^{\circ}\text{C}$, $V_{SS}=0\text{V}$

		min	typ	max	unit
電源電圧	V_{DD}	7		10	V
	V_{PS}	5		V_{DD}	V
基準電圧	V_{ref}	5		V_{DD}	V
「E」レベル入力電圧	$V_{IH}(1)$	M/A, PRR, TS, MON	$V_{DD} - 1.1$	V_{DD}	V
「L」レベル入力電圧	$V_{IL}(1)$	M/A, PRR, TS, MON	0	1.1	V
「H」レベル入力電圧	$V_{IH}(2)$	MUT	$0.7V_{DD}$	V_{DD}	V
「L」レベル入力電圧	$V_{IL}(2)$	MUT	0	$0.3V_{DD}$	V
入力電圧	V_{IN}	$R_{IN}, L_{IN}; V_{IN} \leq V_{ref}, V_{IN} \leq V_{DD} - 3\text{V}$	0	5	V
フルスケール入力電圧		$R_{IN}, L_{IN}; V_{IN} \leq V_{ref}, V_{IN} \leq V_{DD} - 3\text{V}$	2.5	5	V

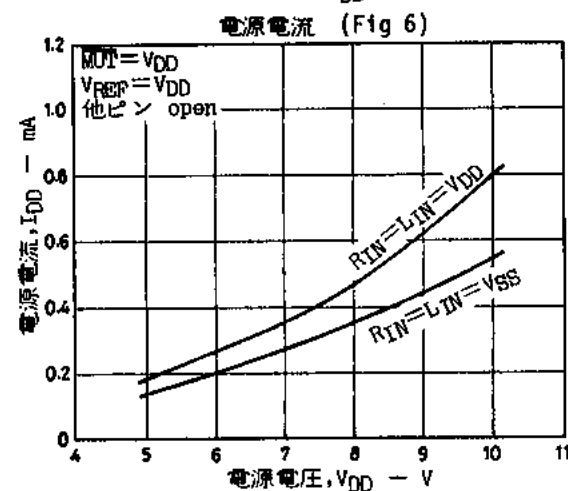
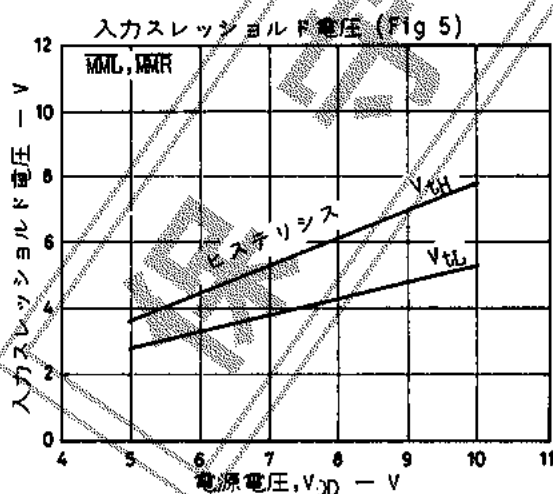
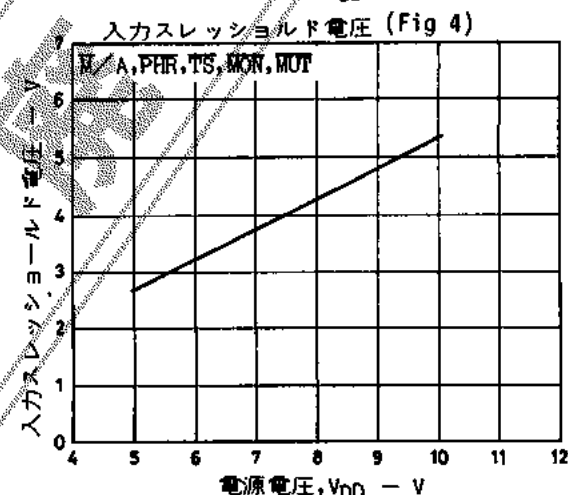
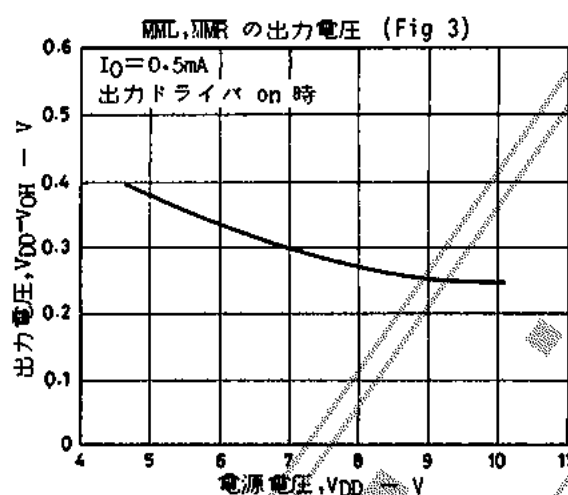
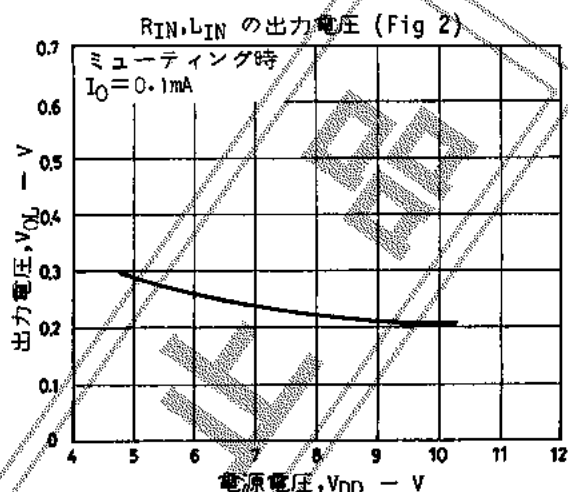
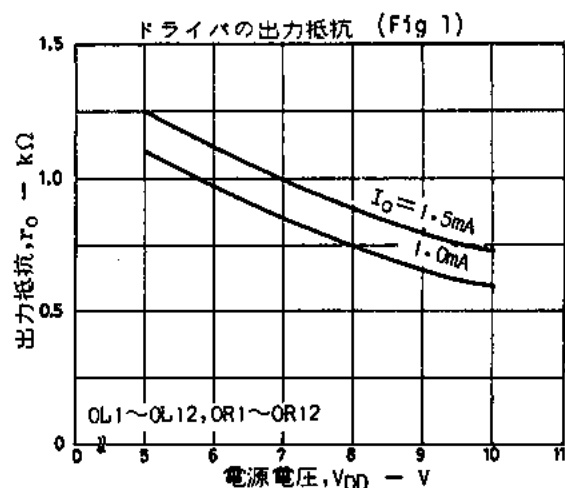
電気的特性/ $T_a=25^{\circ}\text{C}$

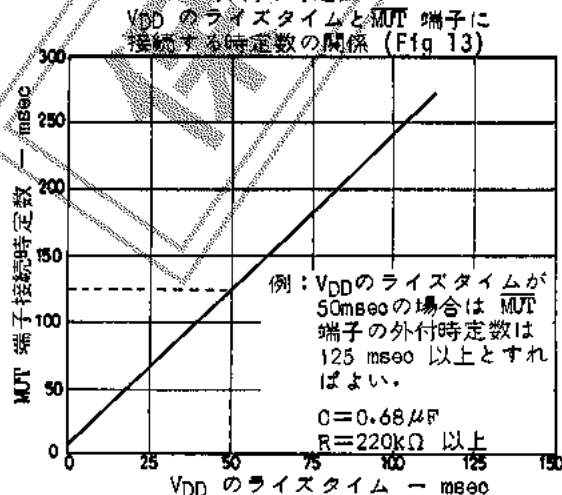
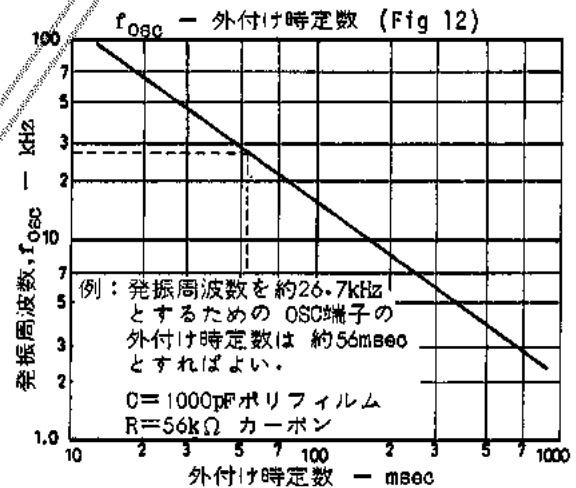
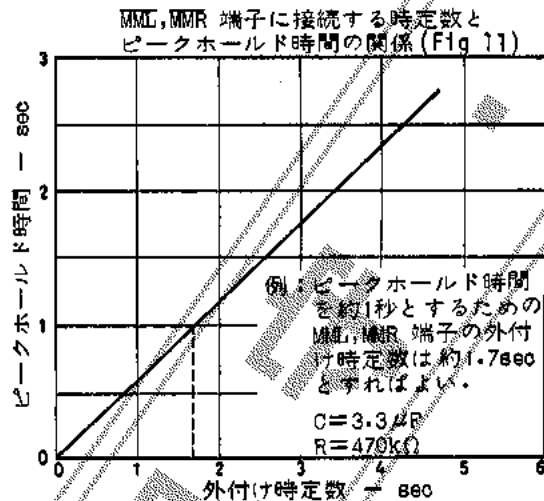
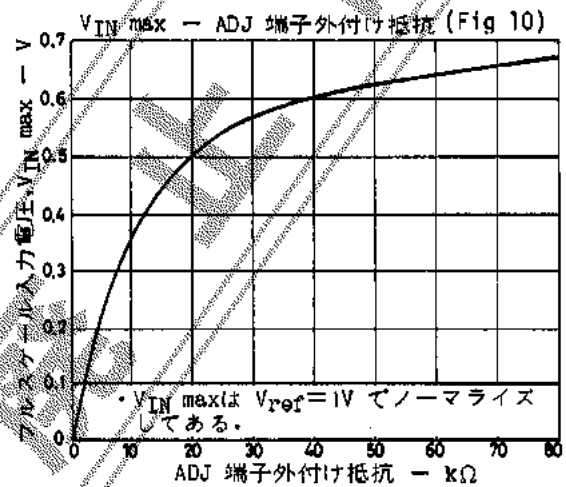
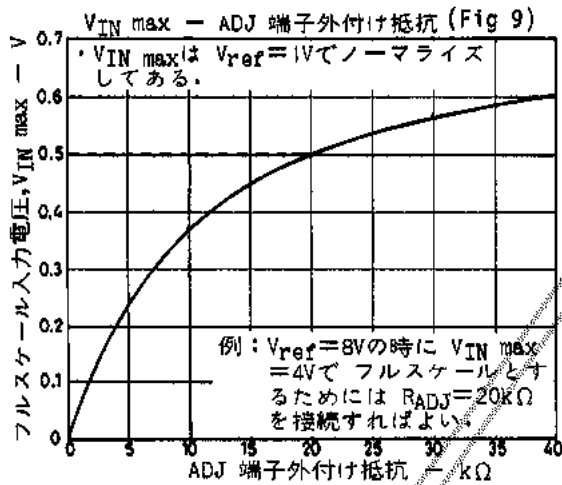
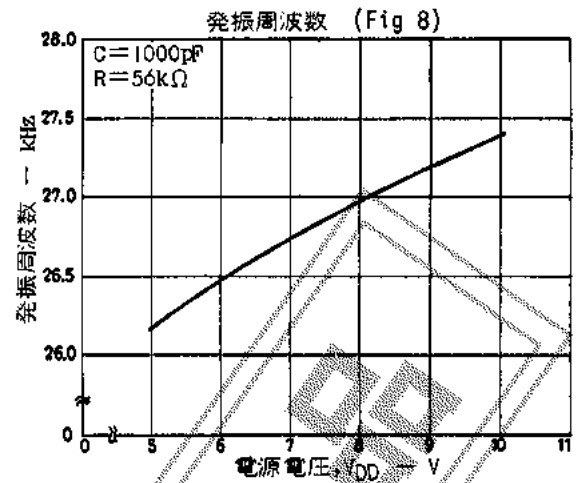
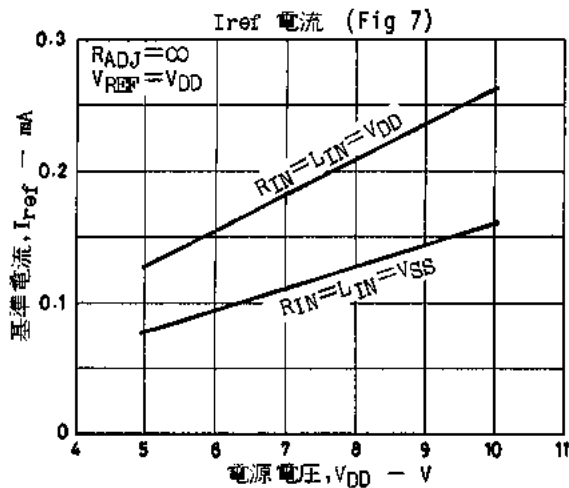
		min	typ	max	unit
入力電流	I_{IN}	MUT; $V_{IN} = V_{DD}$		3.0	μA
		MUT; $V_{IN} = V_{SS}$	-3.0		μA
入力フローティング電圧	V_{IF}	M/A, PRR, TS, MON; 入力 open	$V_{DD} - 0.9$		V
「L」レベル入力電流	$I_{IL}(1)$	M/A, PRR, TS, MON; $V_{IN} = V_{SS}$	-550	-25	μA
「H」レベル出力電圧	$V_{OH}(1)$	OL1~OL8, OR1~OR8; $V_{PS} = V_{DD}$, $V_{DD} - 4.5$ $I_O = 1.5\text{mA}$			V
		OL1~OL8, OR1~OR8; $V_{PS} = 5\text{V}$ $\leq V_{DD}$, $I_O = 0.8\text{mA}$	$V_{PS} - 6.0$		V
	$V_{OH}(2)$	OL9~OL12, OR9~OR12; $I_O = 1.5\text{mA}$	$V_{DD} - 4.5$		V
	$V_{OH}(3)$	$\overline{MR}$, $\overline{MR}$, $I_{L/O} = 0.5\text{mA}$	$V_{DD} - 0.9$		V
出力オフリーク電流	I_{OFF}	OL1~OL12, OR1~OR12; $V_{PS} = V_{DD}$, $V_O = V_{DD} - 2\text{V}$, 出力 off の時	-3.0		μA
入出力オフリーク電流 $I_{I/O}$		OSC, $\overline{MR}$, $\overline{MR}$; 出力 off の時			
		$V_{I/O} = V_{DD}$		3.0	μA
		$V_{I/O} = V_{SS}$	-3.0		μA
		$L_{IN}, R_{IN}; \text{MUT} = V_{DD}$			μA
		$V_{I/O} = V_{DD}$		3.0	μA
		$V_{I/O} = V_{SS}$	-3.0		μA
「L」レベル出力電圧	V_{OL}	$L_{IN}, R_{IN}; I_{I/O} = 0.1\text{mA}, \text{MUT} = V_{SS}$		0.9	V
入力オフセット電圧	V_{offset}	$L_{IN}, R_{IN}; V_{IN} \leq V_{DD} - 3\text{V}$, $V_{IN} \leq V_{ref}, V_{IN} = 0 \sim 1\text{V}$	-50	50	mV
		$L_{IN}, R_{IN}; V_{IN} \leq V_{DD} - 3\text{V}$, $V_{IN} \leq V_{ref}, V_{IN} = 1 \sim 5\text{V}$	-100	100	mV

次ページに続く

前ページから続く

			min	typ	max	unit
AD 変換直線誤差		フルスケール入力電圧=2.5~5V	-1/2		1/2	LSB
消費電流	I_{DD}	$f_{OSC}=26.7kHz$, $\overline{MUT}=V_{DD}$, $R_{IN}, L_{IN}=0V$, 他ピン open		1.0	3.0	mA
基準電源電流	I_{ref}	V_{ref}			2.5	mA





この資料の応用回路および回路定数は一例を示すもので、量産セットとしての設計を保証するものではありません。

またこの資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたっては3者の工業所有権その他の権利の実施に対する保証を行なうものではありません。

The application circuit diagrams and circuit constants herein are included as an example and provide no guarantee for designing equipment to be mass-produced. The information herein is believed to be accurate and reliable. However, no responsibility is assumed by SANYO for its use, nor for any infringements of patents or other rights of third parties which may result from its use.