

LA7210, 7212



3043A

3003A

モノリシックリニア集積回路

VTR用 同期検出回路

©1979A

LA7210, 7212はVTR等の選局システムにおいて、最適受信状態を得るための同期検出用ICである。セラミック発振子を使用したVCO, PLL方式の水平同期検出回路等により、無調整で検出精度の高いシステムを構成できる。また選局システムのほか、西ドイツ・ニューFTZ対策用としても最適である。

機能

- ・同期分離
- ・VCO (32 fH)
- ・AFC
- ・同期検出用コンパレータ
- ・AFTウィンドコンパレータ (LA7212のみ)

特長

- ・セラミック発振子採用により無調整化。
- ・AFTウィンドコンパレータのスレッシュホールド電圧を調整可能 (LA7212)。
- ・パッケージと出力形式

	LA7210	LA7212
パッケージ	SEP10	DIP14
出力形式	12pin出力	4pin出力

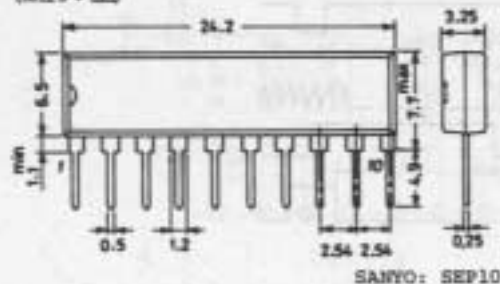
最大定格/ $T_a = 25^\circ\text{C}$

		unit
最大電源電圧	V_{CCmax}	14.0 V
許容消費電力	P_{dmax}	200 mW
動作温度範囲	T_{opg}	$-15 \sim +75^\circ\text{C}$
保存温度範囲	T_{stg}	$-40 \sim +125^\circ\text{C}$

動作条件/ $T_a = 25^\circ\text{C}$

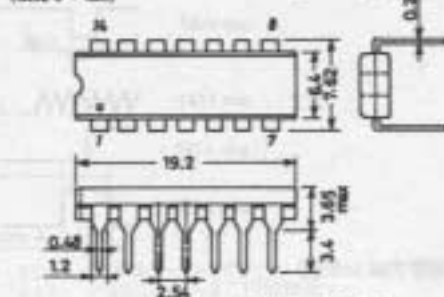
		unit
電源電圧範囲	V_{CC}	9.0 ~ 12.0 V
動作電源電圧範囲	$V_{CC op}$	7.0 ~ 13.0 V

外形図 3043A-G10IC
(unit: mm)



[LA7210]

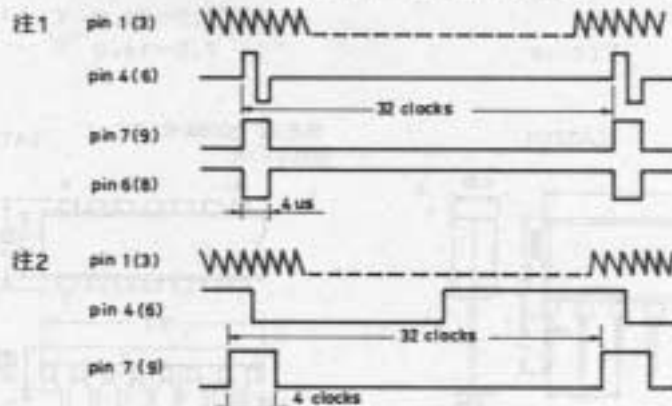
外形図 3003A-D14IC
(unit: mm)



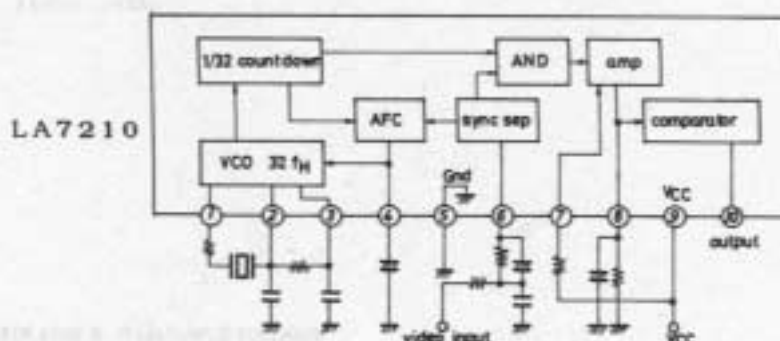
[LA7212]

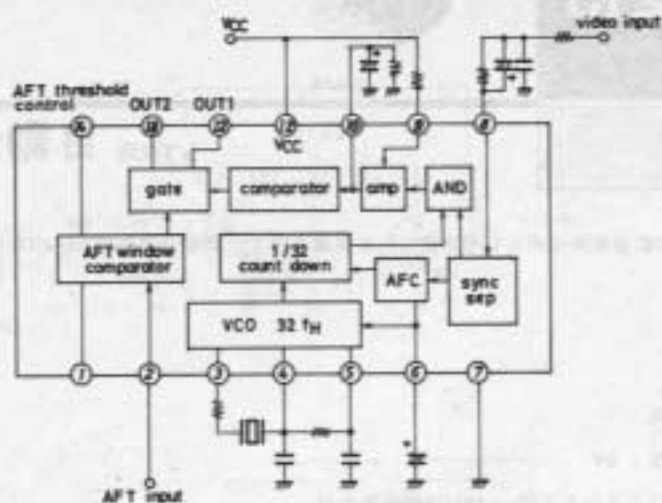
動作特性/ $T_a=25^\circ\text{C}$, $V_{CC}=9\text{V}$, ()はLA7212

	記号		SW					条件		min	typ	max	unit
	LA7210	LA7212	1	2	3	4	5	(6)					
消費電流	I_{CC}		c	a	a	b	a		無負荷	5.0	7.2	9.4	mA
		I_{CC}	c	a	a	b	a	a	無負荷	6.0	8.2	10.5	mA
フリー発振周波数	f_{osc}	f_{osc}	c	a	a	a	a	a	無入力		501		kHz
発振出力電圧	V_{osc}	V_{osc}	c	a	a	a	a	a	"		1.9		V _{pp}
コンパレータ入力電圧	V_{8H}	V_{10H}	c	a	b	a	a	a	$V_{10}:H \rightarrow L$ ($V_{12}:L \rightarrow H$)	5.8	6.0	6.2	V
	V_{8L}	V_{10L}	c	a	b	a	a	a	$V_{10}:L \rightarrow H$ ($V_{12}:H \rightarrow L$)	3.6	3.8	4.0	V
コンパレータ出力電圧	V_{10H}		c	a	b	a	a		$V_8=3\text{V}$	6.0	7.5	8.5	V
	V_{10L}		c	a	b	a	a		$V_8=6.5\text{V}$		0	0.1	V
		V_{12L}	c	a	b	a	a	a	$V_{10}=3\text{V}$		0.2	0.5	V
		V_{13L}	c	a	b	a	a	a	$V_{10}=3\text{V}$		0.2	0.5	V
		V_{12H}	c	a	b	a	a	a	$V_{10}=6.5\text{V}$	8.9	9.0		V
		V_{13H}	c	a	b	a	a	a	$V_{10}=6.5\text{V}$	8.9	9.0		V
同期分離動作電流	I_6	I_8	c	b	a	a	a	a	$V_{10}:H \rightarrow L$ ($V_{12}:L \rightarrow H$)	100	125	150	μA
同調検出電圧	V_{80H}	V_{100H}	a	a	a	a	a	a	$SG1=0\text{dB}$		7.5		V
	V_{80L}	V_{100L}	a	a	a	a	a	a	$SG1=-20\text{dB}$		0	0.1	V
AFCロック範囲	f_{6H}	f_{8H}	b	a	a	a	a	a	$V_{10}:H \rightarrow L$ ($V_{12}:L \rightarrow H$)	15.82			kHz
	f_{6L}	f_{8L}	b	a	a	a	a	a	"	15.25			kHz
同調伴別入力レベル ログク動作	V_{61H}	V_{81H}	a	a	a	a	a	a	"		-12		dB
	$L1$	$L1$	b	a	a	a	b	a			注1		
	$L2$	$L2$	c	c	a	a	b	a			注2		
ピツク(8)電圧	V_6	V_8	c	c	a	a	a	a			6.7		V
コンパレータ設定電圧		V_1	c	c	a	a	a	a		5.8	6.0	6.2	V
		V_{14}	c	c	a	a	a	a		2.8	3.0	3.2	V
コンパレータ入力電圧		V_{2H}	c	c	a	a	a	b	$V_{12}:L \rightarrow H$	5.8	6.0	6.2	V
		V_{2L}	c	c	a	a	a	b	$V_{13}:L \rightarrow H$	2.8	3.0	3.2	V

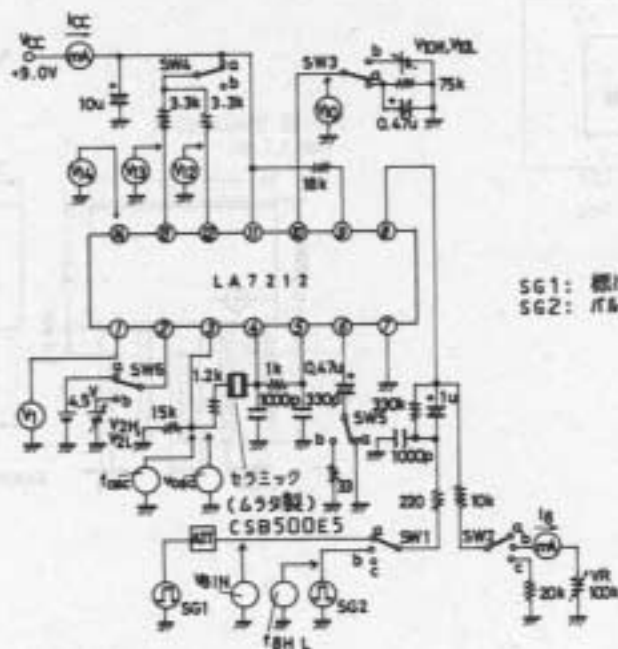


等価回路ブロック図



[illegible]

周波數可變



間波數可變