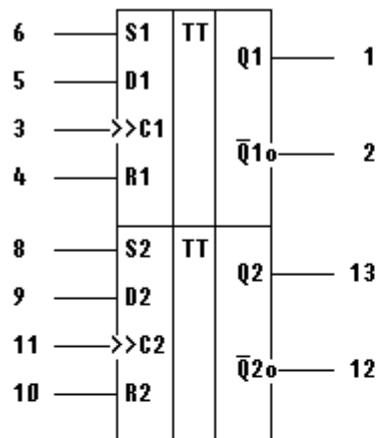


Два D-триггера с динамическим управлением

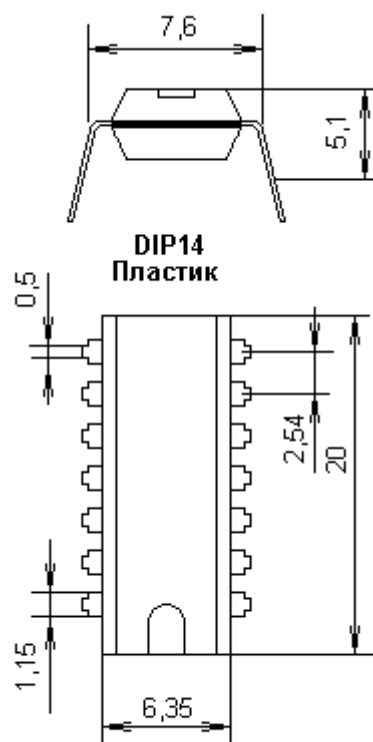
№ выв.	Назначение	№ выв.	Назначение
1	Выход	8	Вход
2	Выход	9	Вход
3	Вход	10	Вход
4	Вход	11	Вход
5	Вход	12	Выход
6	Вход	13	Выход
7	Общий	14	Исс

Таблица истинности

Входы				Выходы	
C*	D	R	S	Q	Qi
	0	0	0	0	1
	1	0	0	1	0
	X	0	0	Q	Qi
X	X	1	0	0	1
X	X	0	1	1	0
X	X	1	1	Z	Z

C*-изменение уровня.

Установка триггера по входам R и S принудительная, поэтому сигналы синхронизации C и информационного входа D не изменяют состояние триггера на выходе во время действия сигналов R и S.



Тип микросхемы	K561TM2
Фирма производитель	СНГ
Функциональное назначение	2 D-триггера
T, C	-10...+70
Vdd min...Vdd max, В	-0.5...+18
Pd, мВт	300
Напр. сиг.	CLK-Q
Vil(Vnl), В при Vdd=5В	1.5
Vih(Vnh), В при Vdd=5В	3.5
Icc, мкА при Vdd=5В	<1
TrHL tip, нс при Vdd=5В	60
TrLH tip, нс при Vdd=5В	60
TrHL max, нс при Vdd=5В	95
TrLH max, нс при Vdd=5В	95
Vil(Vnl), В при Vdd=10В	3
Vih(Vnh), В при Vdd=10В	7
Icc, мкА при Vdd=10В	<2
TrHL tip, нс при Vdd=10В	30
TrLH tip, нс при Vdd=10В	30
TrHL max, нс при Vdd=10В	38
TrLH max, нс при Vdd=10В	38
Vil(Vnl), В при Vdd=15В	4
Vih(Vnh), В при Vdd=15В	11
Icc, мкА при Vdd=15В	<4
TrHL tip, нс при Vdd=15В	20
TrLH tip, нс при Vdd=15В	20
TrHL max, нс при Vdd=15В	29
TrLH max, нс при Vdd=15В	29
Корпус	14DIP