



AiP8F3216

16KB FLASH ROM 的触摸型 8 位微控制器

产品说明书

说明书发行履历：

版本	发行时间	新制/修订内容
A1	2020-08	新制
B1	2021-04	修订
C1	2021-12	修订
C2	2022-03	修订



1、概述

1.1、说明

AiP8F3216 是一款 16KB FLASH 触控按键型 8 位 MCU，内置一个 1T 流水线型的 8051 CPU、1KB XRAM、256B IRAM、16KB 可编程 FLASH、128B EEPROM。它包含最多 26 个可编程多功能 I/O、Timer0/1/2/5、WDT 定时器、WT 定时器、UART1/2、SPI（主/从模式）、I2C（主/从模式）、TOUCH、OPA、12bit-ADC、LVR、LVD、片内振荡和时钟电路。此外它还拥有 2-pin 的片上调试电路，可以实现全速在线调试功能。

1.2、特性

- 内核
 - 1T 8051
- 存储器
 - 1K 字节 XRAM
 - 256 字节 IRAM
 - 16K 字节 FLASH
 - 128 字节 EEPROM
 - 软件设置读写保护范围
- 时钟、复位和电源管理
 - 2.0V~5.5V 数字供电（VDD）和 I/O 引脚
 - 上电复位(POR)、低电压复位(LVR)
 - 硬件独立看门狗 WDT
 - 4MHz~12MHz 晶体振荡器/陶瓷振荡器
 - 32KHz 晶体振荡器
 - 内部高速振荡 HIRC，16MHz
 - 内部低速振荡 LIRC，32KHz
- 低电压复位
 - 4 level 选择 (1.9V/2.44V/3.2V/4.2V)
- 低电压检测
 - 13 level 选择 (2.00V/2.10V/2.20V/2.32V/2.44V/2.59V/2.75V/2.93V/3.14V/3.38V/3.67V/4.00V/4.40V)
- 中断
 - 16 个外部中断源
 - 定时器(0/1/2/5)
 - WDT(1)
 - I2C(1)
 - WT(1)
 - SPI(1)
 - UART1/2
 - ADC(1)
 - TK(1)
 - LVD(1)
- 数字外设：
 - I/O 端口，26 个多功能双向 I/O 口，支持独立弱上拉，7 个可复用 COM 口
 - 三个 16 位通用定时器 T0/1/2
 - 一个 12 位高级定时器 T5
 - Watch Dog Timer (WDT)
 - 2 路 UART1/2
 - SPI
 - I2C
 - TOUCH，最多支持 25 个按键通道
- 模拟外设：
 - OPA
 - 12 位 A/D 转换器，最多支持 20 个输入通道及 1/4VDD 通道
- 省电模式
 - STOP 模式
 - IDLE 模式



- 工作温度: -40 ~ 85℃
- 封装类型
- SOP16/SOP28/SOP20/SSOP 28/SSOP20

1.3、订购信息管

装:

产品型号	封装形式	打印标识	管装数	盒装管	盒装数
AiP8F3216.SA	SOP16	AiP8F3216	50PCS/管	200 管/盒	10000PCS/盒
AiP8F3216.SA	SOP28	AiP8F3216	25PCS/管	80 管/盒	2000PCS/盒
AiP8F3216.VB	SSOP28	AiP8F3216	25PCS/管	80 管/盒	2000PCS/盒
AiP8F3216.VB	SSOP20	AiP8F3216	50PCS/管	200 管/盒	10000PCS/盒
AiP8F3216.SA	SOP20	AiP8F3216	35PCS/管	80 管/盒	2800PCS/盒



2、功能框图及引脚说明

2.1、功能框图

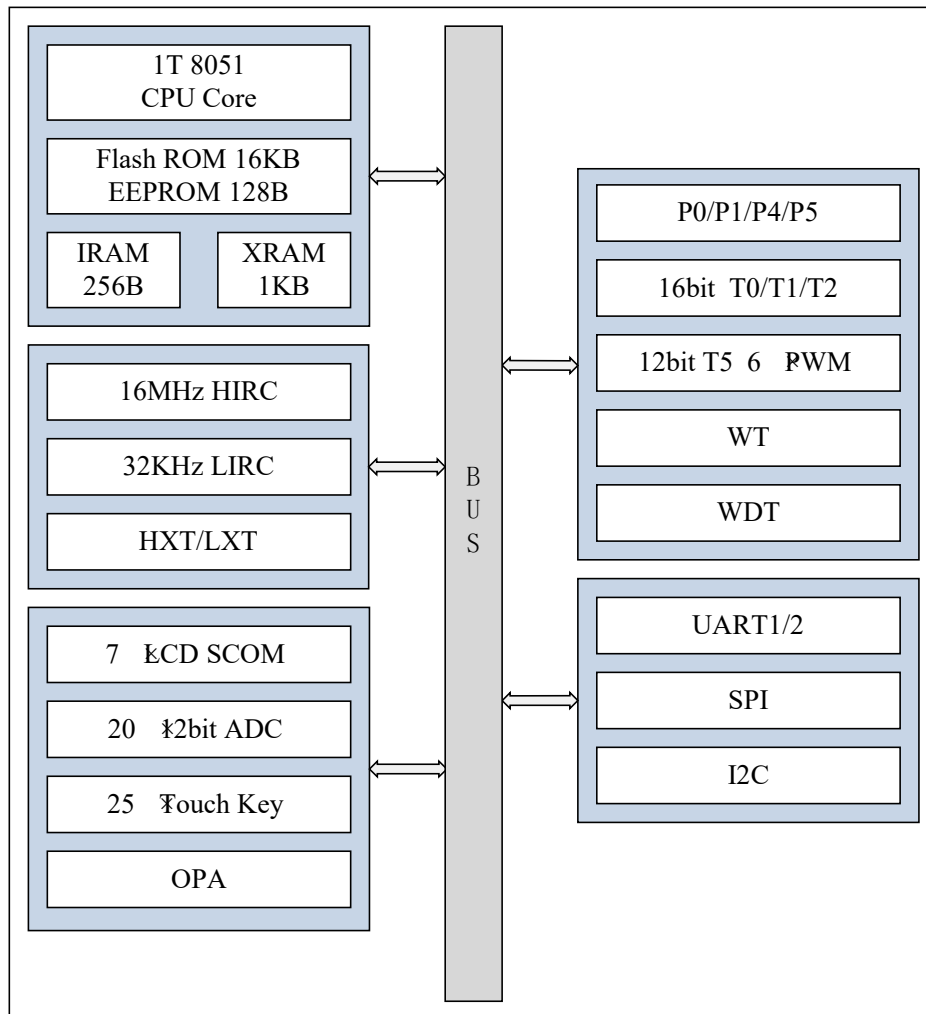


图 2-1 功能框图



2.2、引脚排列图

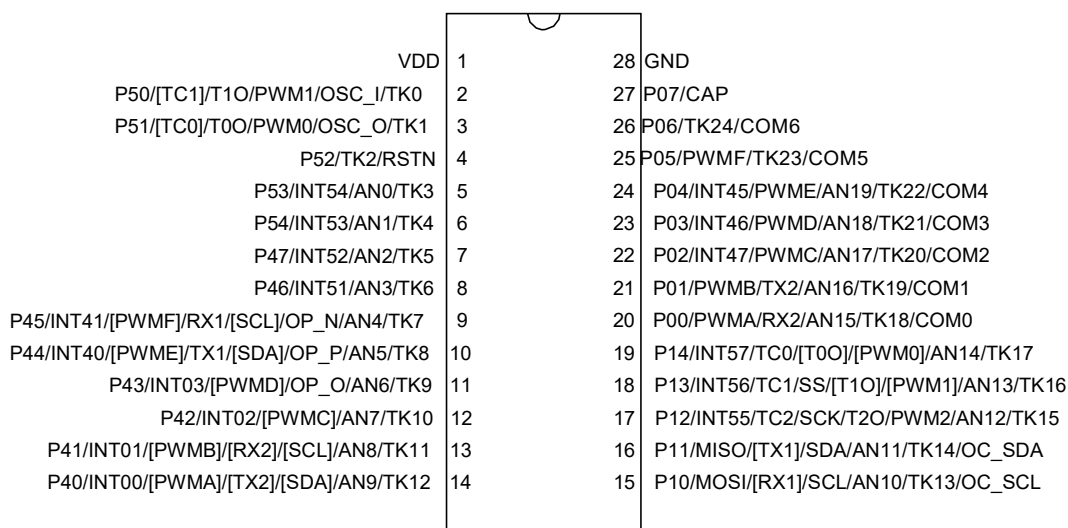


图 2-2 SOP28 引脚排列图

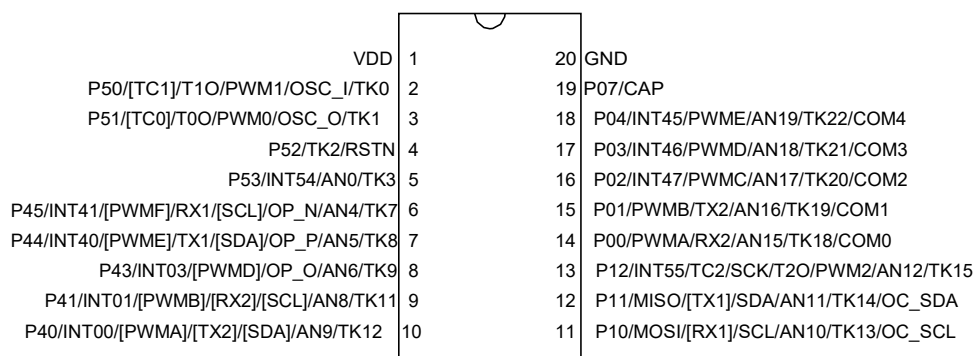


图 2-3 SOP20 引脚排列图

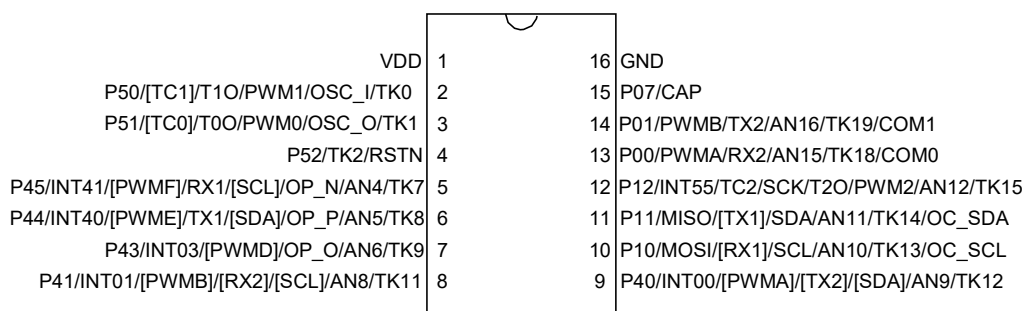


图 2-4 SOP16 引脚排列图

2.3、引脚说明

引脚名称	类型	说明
IO 引脚		
P00~P07	I/O	普通 IO 口，可配置为内部上拉
P10~P14	I/O	普通 IO 口，可配置为内部上拉
P40~P47	I/O	普通 IO 口，可配置为内部上拉



P50~P54	I/O	普通 IO 口, 可配置为内部上拉
定时器引脚		
PWM0~PWM2	O	PWM0~2 输出
PWMA、PWMB、 PWMC、PWMD、 PWME、PWMEF	O	定时器 5PWM 输出
TC0~TC2	I/O	定时器 0~定时器 2 输入
T00~T20	O	定时器 0~2 间隔输出
通讯引脚		
TX1~TX2	O	UART1/2 数据输出引脚
RX1~RX2	I	UART1/2 数据输入引脚
SCL	I/O	I2C 时钟输入/输出引脚
SDA	I/O	I2C 数据通讯引脚
SCK	I/O	串行时钟输入/输出引脚
MISO	I/O	SPI 主设备输入/从设备输出引脚
MOSI	I/O	SPI 主设备输出/从设备输入引脚
SS0	I/O	SPI 从动选择输入
ADC 引脚		
AN0~AN19	I	AD 输入引脚
TOUCH 引脚		
TK0~TK24	I	触摸按键
CAP	I/O	触摸电容接口
运放&比较器引脚		
OP_N	I	运放负端
OP_P	I	运放正端
OP_O	O	运放输出端
特殊引脚		
INT00~INT03	I	外部中断输入
INT40~INT41	I	外部中断输入
INT45~INT47	I	外部中断输入
INT51~INT57	I	外部中断输入
COM0~COM6	O	LCD 1/2 偏压输出
OSC_I、OSC_O	I/O	主时钟振荡器引脚
RST	I	外部复位引脚
VDD	P	电源
GND	G	地
OC_SDA/OC_SCL	I/O	仿真、烧录接口



3、电特性

3.1、极限参数

表 3-1 极限参数

参数名称	符号	最小	最大	单位
工作电压	VDD	GND-0.3	+5.5	V
输入电压	VI	GND-0.3	VDD+0.3	V
输出电压	VO	GND-0.3	VDD+0.3	V
工作温度	TOPR	-40	+105	°C
储存温度	TSTG	-60	+150	°C
焊接温度	TL	-	+245	°C

注: 1.除非另有规定, $T_{amb}=25^{\circ}\text{C}$;

2. 芯片使用时超过极限参数可能会对芯片造成永久性损坏。这是一个额定值, 在任何情况下如果对芯片的有效操作参数超过规格书规定值都是不允许的, 长时间超过极限参数工作会影响器件的可靠性。

3.2、推荐使用条件

表 3-2 推荐使用条件

参数名称	符号	条件	最小	典型	最大	单位
操作电压	VDD	32.768KHz/2T	SX-tal $T = -40\sim 85^{\circ}\text{C}$	2.5	-	5.5
		4MHz/2T	X-tal $T = -40\sim 85^{\circ}\text{C}$	2.5	-	5.5
		16MHz/2T	X-tal $T = -40\sim 85^{\circ}\text{C}$	3	-	5.5
		4MHz/2T	内部 RC $T = -40\sim 85^{\circ}\text{C}$	2.5	-	5.5
		8MHz/2T		2.5	-	5.5
		16MHz/2T		3	-	5.5
操作温度	TOPR	16MHz/2T	VDD = 3~5.5V	-40	-	105
		12MHz/2T	VDD = 2.5~5.5V	-40	-	105
		8MHz/2T	VDD = 2.5~5.5V	-40	-	105

3.3、电气特性

3.3.1、A/D 转换特性

表 3-3 A/D 转换特性

参数名称	符号	测试条件	最小	典型	最大	单位
ADC 工作电压	V_{ADC}	-	2	5	5.5	v
分辨率	N_R	-	-	-	12	bit
积分非线性误差	E_{IL}	-	-	± 1	± 4	LSB
微分非线性误差	E_{DL}	-	-	± 1	± 1	
偏置误差	E_{OF}	-	-	± 1	± 2	
增益误差	E_{GN}	-	-	± 1	± 2	
输入电压	V_{AIN}	-	VSS	-	V_{REF}	V
输入阻抗	Z_{AIN}	-	-	-	1M	Ω
ADC 时钟周期	T_{AD}	-	125	-	-	nS



ADC 转换周期	T _{CNV}	-	-	12	-	T _{AD}
----------	------------------	---	---	----	---	-----------------

3.3.2、上电复位特性

表 3-4 上电复位特性

参数名称	符号	测试条件	最小	典型	最大	单位
复位电平	V _{POR}	-	-	1.5	-	V
VDD 上升时间	t _R	-	0.05	-	30	V/ms
POR 电流	I _{POR}	-	-	1	-	μA



3.3.3、低电压复位和低电压检测特性

表 3-5 LVR&LVI 特性

参数名称	符号	测试条件	最小	典型	最大	单位
选择电平	V_{LVR}	LVR 可以选择四种电平	-	1.90	-	V
			-	2.44	-	
			-	3.2	-	
			-	4.2	-	
LVR 电流	I_{LVR}	VDD=5V	-	45	-	μA
		VDD=3V	-	35	-	

3.3.4、内部高速 RC 振荡器特性

表 3-6 内部高速 RC 振荡器特性

参数名称	符号	测试条件	最小	典型	最大	单位
频率	f_{HIRC}	VDD=2.0~5.5V	-	16	-	MHz
误差	-	$T_A=0^{\circ}C \sim +50^{\circ}C$	-	-	± 0.5	%
		$T_A=-20^{\circ}C \sim +85^{\circ}C$	-	-	± 1	
		$T_A=-40^{\circ}C \sim +85^{\circ}C$	-	-	± 2	

3.3.5、内部低速 RC 振荡器特性

表 3-7 内部低速 RC 振荡器特性

参数名称	符号	测试条件	最小	典型	最大	单位
频率	f_{LIRC}	-	-	32	-	KHz
误差	-	$T_A=-40^{\circ}C \sim +85^{\circ}C$	-	-	± 30	%

3.3.6、DC 特性

表 3-8 DC 特性

参数名称	符号	测试条件	最小	典型	最大	单位
输入高电平	V_{IH}	VDD=5V, I/O 均为 SCHMITT 输入特性	3	-	VDD	V
输入低电平	V_{IL}	VDD=5V, I/O 均为 SCHMITT 输入特性	0	-	2	V
输出高电流	I_{OH}	VDD=5V, $V_{OH}=0.9V_{DD}$ 所有输出管脚	-	17	-	mA
输出低电流	I_{OL}	VDD=5V, $V_{OL}=0.1V_{DD}$ 所有输出管脚	-	30	-	mA
输出低电流 (大驱动)	I_{OL-BIG}	VDD=5V, $V_{OL}=0.1V_{DD}$	-	74	-	mA
输入高漏电流	I_{IH}	所有输入管脚	-	-	1	μA
输入低漏电流	I_{IL}	所有输入管脚	-1	-	-	μA
上拉电阻	R_{PU}	VI=0V, $T_A=25^{\circ}C$, 所有输入管脚	VDD=5V	-	30	k Ω
			VDD=3V	-	60	
工作电流	I_{DD1} (RUN)	$f_{IRC}=16MHz$, VDD=5V	-	12	-	mA
		$f_{IRC}=8MHz$, VDD=5V	-	8	-	
		$f_{IRC}=8MHz$, VDD=3V	-	5	-	
		$f_{IRC}=4MHz$, VDD=5V	-	5	-	



		$f_{IRC}=4\text{MHz}$, $VDD=3\text{V}$		-	4	-	
		$f_{IRC}=2\text{MHz}$, $VDD=5\text{V}$		-	4	-	
		$f_{IRC}=2\text{MHz}$, $VDD=3\text{V}$		-	3	-	
		$f_{IRC}=1\text{MHz}$, $VDD=5\text{V}$		-	3.5	-	
		$f_{IRC}=1\text{MHz}$, $VDD=3\text{V}$		-	2.5	-	
	I_{DD2} (IDLE)	$f_{IRC}=16\text{MHz}$, $VDD=5\text{V}$		-	6	-	mA
	I_{DD3}	$f_{XIN}=32.768\text{KHz}$ $VDD=3\text{V}$ $T_A=25^\circ\text{C}$	Sub RUN	-	30	-	μA
	I_{DD4}		Sub IDLE	-	10	-	μA
	I_{DD5}		STOP, $VDD=5\text{V}$, $T_A=25^\circ\text{C}$	-	1	-	μA

注: 1. f_{XIN} 是外部主时钟, f_{SUB} 是外部副时钟, f_{IRC} 是内部 RC, f_X 是选择系统时钟;

2. 所有的电流项不包括内部 Watch-dog timer RC (WDTRC) 振荡器和外围设备;

3. 所有的电流项包括上电复位模块 (POR)。

3.3.7、AC 特

性

表 3-9 AC 特性

参数名称	符号	测试条件	最小	典型	最大	单位
复位输入低电平宽度	t_{RST}	Input, $VDD=5\text{V}$	10	-	-	μs
中断输入高低宽度	t_{rWH} , t_{rWL}	所有中断, $VDD=5\text{V}$	10	-	-	μs

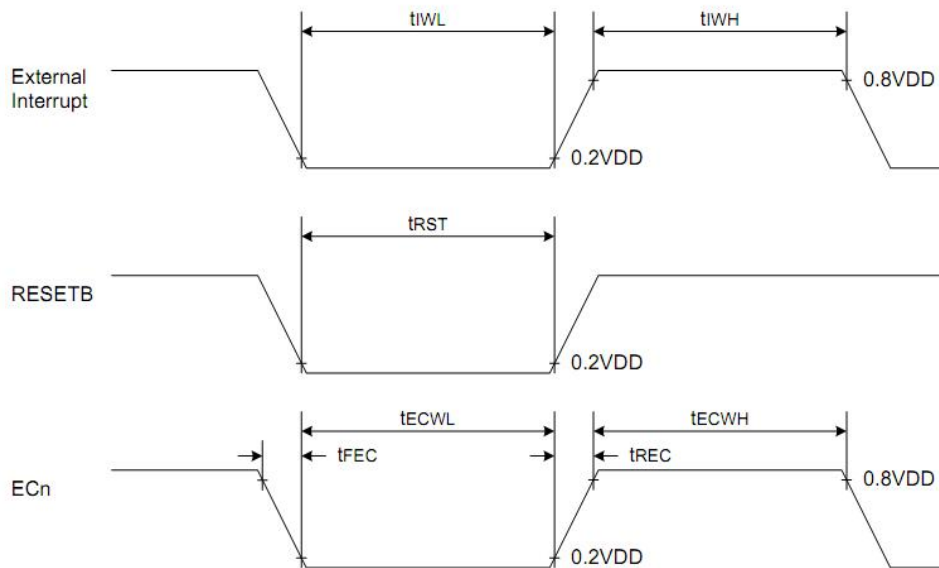


图 3-1 AC 时序



3.3.8、SPI 特

性

表 3-10 SPI 特性

参数名称	符号	测试条件	最小	典型	最大	单位
输出时钟脉冲周期	t_{SCK}	内部时钟源 SCK	200	-	-	ns
输入时钟脉冲周期		外部时钟源 SCK	200	-	-	
输出时钟高低脉冲宽度	t_{SCKH} , t_{SCKL}	内部时钟源 SCK	70	-	-	
输入时钟脉冲高低宽度		外部时钟源 SCK	70	-	-	
首个输出时钟延时时间	t_{FOD}	内/外时钟源 SCK	100	-	-	
输出时钟延时时间	t_{DS}	-	-	-	50	
输入设置时间	t_{DIS}	-	100	-	-	
输入维持时间	t_{DIH}	-	150	-	-	

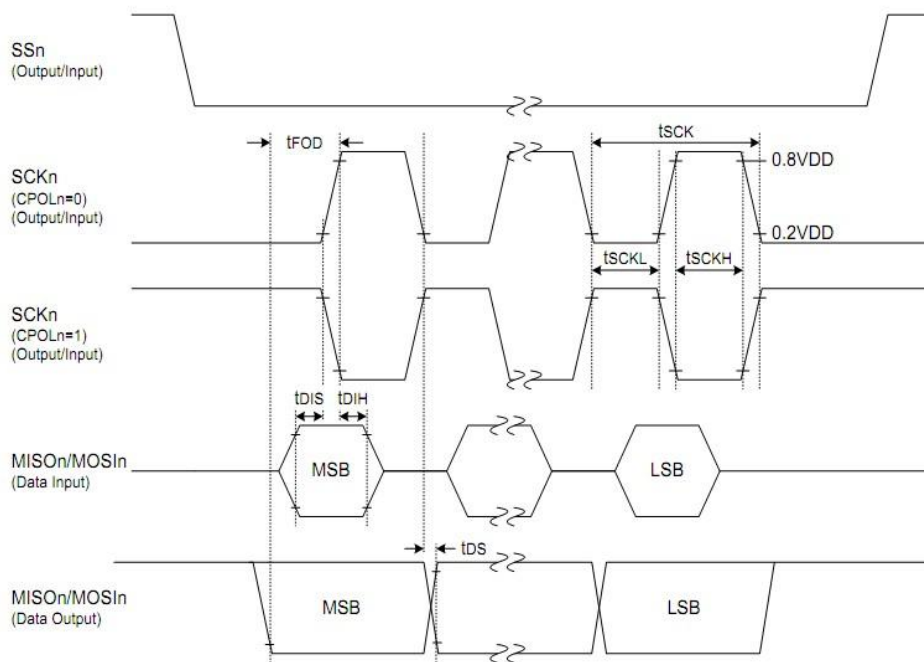


图 3-2 SPI 时序

3.3.9、UART1/2 特性

表 3-11 UART1/2 特性

参数名称	符号	最小	典型	最大	单位
串口时钟周期	t_{SCK}	1250	$t_{CPU} \times 16$	1650	ns
输出数据的设置到时钟上升沿	t_{S1}	590	$t_{CPU} \times 13$	-	
时钟上升沿到输入有效数据时间	t_{S2}	-	-	590	
时钟上升沿之后输出数据维持时间	t_{H1}	$t_{CPU} - 50$	t_{CPU}	-	
时钟上升沿之后输入数据维持时间	t_{H2}	0	-	-	
串口时钟高低电平宽度	t_{HIGH} , t_{LOW}	470	$t_{CPU} \times 8$	970	



图 3-3 UART1/2 时序特性波形图

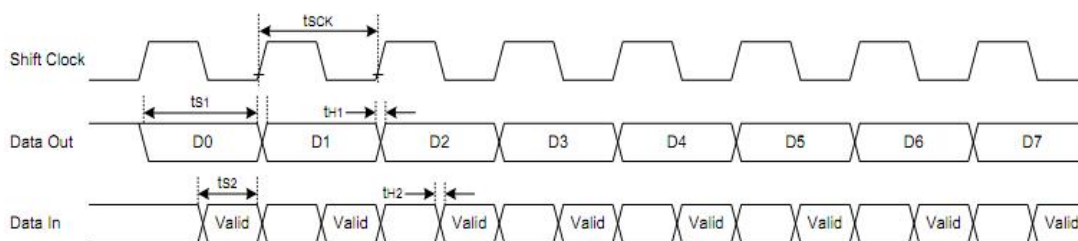


图 3-4 UART1/2 模块时序波形图

3.3.10、I2C 特性

表 3-12 I2C 特性

参数名称	符号	标准模式		高速模式		单位
		最小	最大	最小	最大	
时钟频率	t_{SCL}	0	100	0	400	KHz
时钟高脉冲宽度	t_{SCLH}	4	-	0.6	-	μs
时钟低脉冲宽度	t_{SCLL}	4.7	-	1.3	-	
总线空闲时间	t_{BF}	4.7	-	1.3	-	
开始条件设置时间	t_{TSU}	4.7	-	0.6	-	
开始条件维持时间	t_{THD}	4	-	0.6	-	
停止条件设置时间	t_{SPSU}	4	-	0.6	-	
停止条件维持时间	t_{SPHD}	4	-	0.6	-	
时钟有效输出	t_{VD}	0	-	0	-	
数据输入维持时间	t_{DIH}	0	-	0	1.0	ns
数据输入设置时间	t_{DIS}	250	-	100	-	

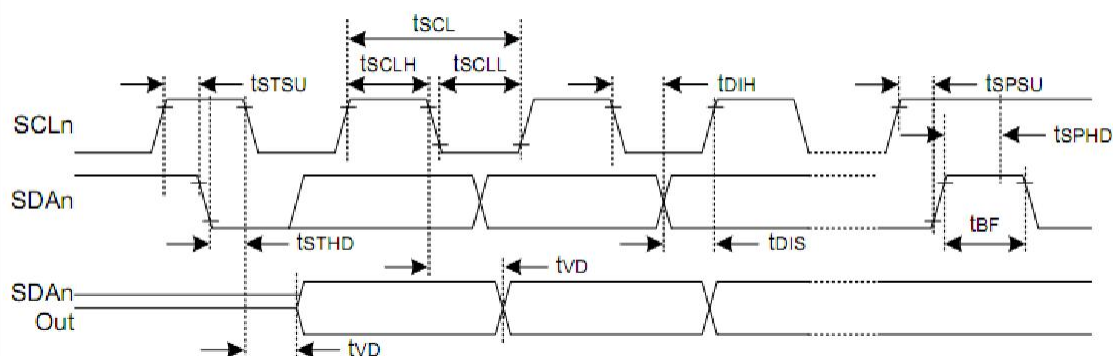


图 3-5 I2C 时序

3.3.11 、STOP 模式数据

保持电压

表 3-13 Stop 模式数据保持电压

参数名称	符号	测试条件	最小	典型	最大	单位
保持数据电压	V _{DDDR}	-	0.4	-	-	V

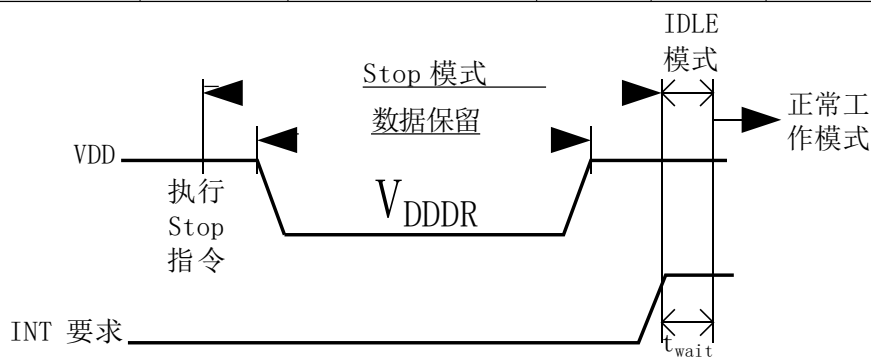


图 3-6 Stop 模式被中断唤醒时序

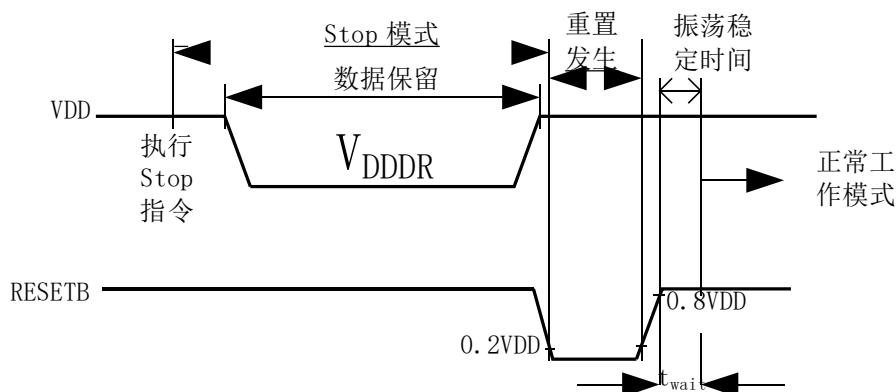


图 3-7 Stop 模式被复位唤醒时序



3.3.12、主时钟振荡特性

表 3-14 主时钟振荡特性

参数名称	符号	测试条件	最小	典型	最大	单位
晶振	主振荡频率	2.7V~5.5V T=25℃	-	16	-	MHz

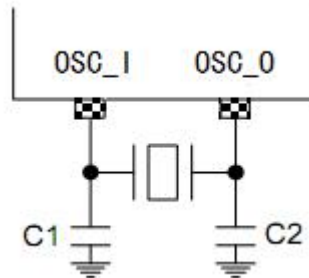


图 3-8 晶体/陶瓷振荡器

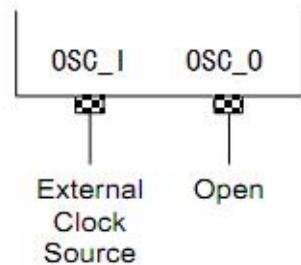


图 3-9 外部时钟

3.3.13、副时钟振荡特性

表 3-15 副时钟振荡特性

参数名称	晶振	测试条件	最小	典型	最大	单位
副振荡频率	晶体	2.1V~5.5V	-	32.768	-	KHz
SXIN 输入频率	外部时钟		-	-	-	KHz

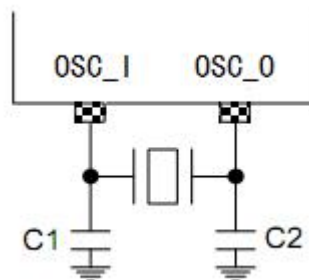


图 3-10 晶体振荡器

注: C1、C2 推荐使用 12pF;

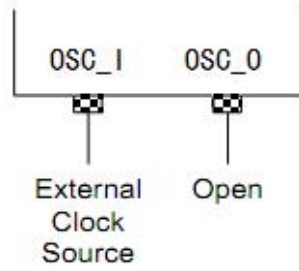


图 3-11 外部时钟

3.3.14、OPA 特性

表 3-16 OPA 特性

符号	描述	测试条件	最小	典型	最大	单位
V _{OS}	输入失调	-	-2	-	2	mV
V _{CM}	共模电压范围	-	-	-	V _{DD} -1.4	V
PSRR	电源抑制比	-	60	80	-	dB
CMRR	共模抑制比	V _{CM} =0~V _{DD} -1.4V	60	80	-	dB
Loop-Gain	开环增益	-	-	80	-	dB
SR ⁺	正摆率	-	0.6	1.8	-	V/us
SR ⁻	负摆率	-	0.6	1.8	-	V/us
GBW	增益带宽	R _L =1M,CL=100p	0.6	2	-	MHz
PM	相位裕度	R _L =1M,CL=100p	45	-	-	°
I _{DD}	静态电流	-	-	500	-	μA



4、内核

4.1、描述

内核采用哈佛结构，程序存储器和数据存储器分别位于不同的空间，通过流水线的方式，指令的取得和执行同时进行，与经典 51 单片机相比具有更高的速度。

4.2、指令集

系统控制器的指令集与标准 MCS-51 指令集完全兼容，可以使用标准 8051 的开发工具开发 AiP8F3216 的软件。所有的指令在二进制码和功能上与同类的 MCS-51 产品完全等价，包括操作码、寻址方式和对 PSW 标志的影响，但是指令时序与标准 8051 不同。

4.3、指令和 CPU 时序

在很多的 8051 产品中，机器周期和时钟周期是不同的，机器周期的长度在 2 到 12 个时钟周期之间。但是 AiP8F3216 只基于时钟周期，所有指令时序都以时钟周期计算。

由于 AiP8F3216 采用了流水线结构，大多数指令执行所需的时钟周期数与指令的字节数一致。

4.4、MOVX 指令和程序存储器

MOVX 指令通常用于访问外部数据存储器。在 AiP8F3216 中，MOVX 指令可用于访问片内 XRAM。

4.5、片内 XRAM

AiP8F3216 内部有 1KB 的 XRAM。该外部存储器空间可以用外部传送指令（MOVX）和数据指针（DPTR）访问，或者通过使用 R0 或 R1 用间接寻址方式访问。如果 MOVX 指令使用一个 8 位地址操作数（例如 @R1），则 16 位地址的高字节固定为 0。

4.5.1、访问 XRAM

XRAM 存储器空间通过 MOVX 指令访问。MOVX 指令有两种形式，这两种形式都使用间接寻址方式。第一种方法使用数据指针 DPTR，该 16 位寄存器中含有待读或写的 XRAM 单元的实际地址。

4.5.2、16 位 MOVX 示例

16 位形式的 MOVX 指令访问由 DPTR 寄存器的内容所指向的存储器单元。下面的指令将地址 0x0134 的内容读入累加器 A：

MOV DPTR, #0134h; 将待读单元的 16 位地址（0x0134）装入 DPTR

MOVX A, @DPTR; 将地址 0x0134 的内容装入累加器 A

上面的例子使用 16 位立即数 MOV 指令设置 DPTR 的内容。还可以通过访问特殊功能寄存器 DPH（DPTR 的高 8 位）和 DPL（DPTR 的低 8 位）来改变 DPTR 的内容。



4.6、存储器组织

AiP8F3216 系统控制器的存储器组织与标准 8051 的存储器组织类似。有两个独立的存储器空间：程序存储器和数据存储器。程序和数据存储器共享同一个地址空间，但通过不同的指令类型访问。AiP8F3216 的存储器组织如下图所示。

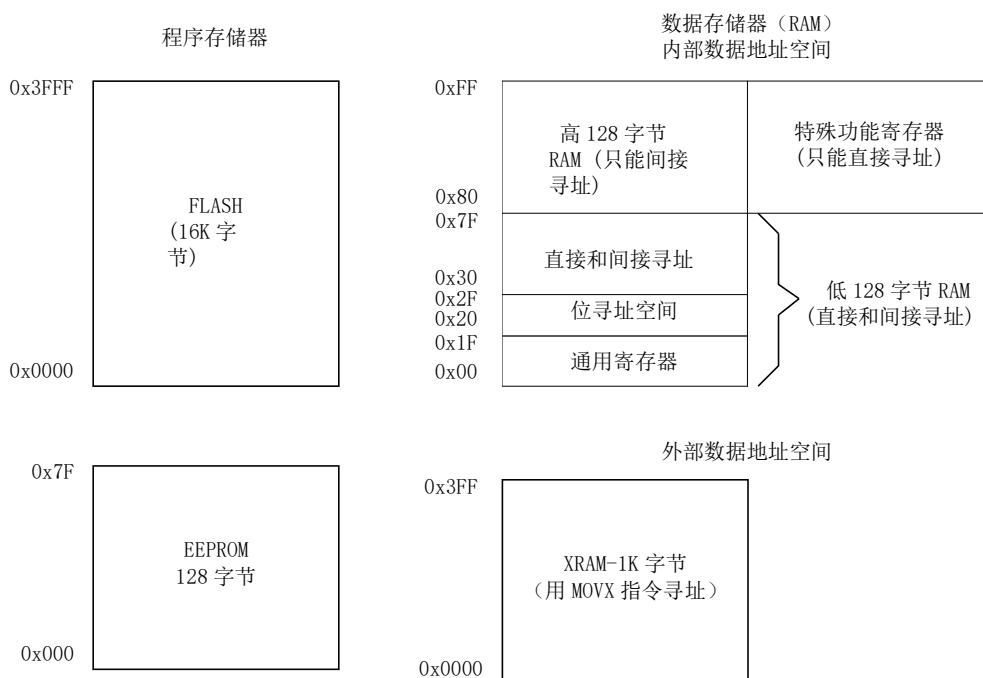


图 4-1 存储器组织图

4.6.1、程序存储器

程序存储器包含 16KB 的 FLASH，用来存放用户程序。该存储器可以在系统编程，且不需特别的编程电压。

4.6.2、数据存储器

AiP8F3216 的数据存储器空间中有 256 字节的内部 RAM，位于地址 0x00 到 0xFF 的地址空间。数据存储器中的低 128 字节用于通用寄存器和临时存储器。可以用直接或间接寻址方式访问数据存储器中的低 128 字节。从 0x00 到 0x1F 为 4 个通用寄存器区，每个区有 8 个 8 位寄存器。接下来的 16 字节，从地址 0x20 到 0x2F，既可以按字节寻址又可以作为 128 个位地址用直接位寻址方式访问。

数据存储器中的高 128 字节只能用间接寻址访问。该存储区与特殊功能寄存器 (SFR) 占据相同的地址空间，但物理上与 SFR 空间是分开的。当寻址高于 0x7F 的地址时，指令所用的寻址方式决定了 CPU 是访问数据存储器的高 128 字节还是访问 SFR。使用直接寻址方式的指令将访问 SFR 空间，间接寻址高于 0x7F 地址的指令将访问数据存储器的高 128 字节。图 4-1 给出了 AiP8F3216 数据存储器组织的示意图。



4.6.3、通用寄存器

数据存储器的低 32 字节, 从地址 0x00 到 0x1F, 可以作为 4 个通用寄存器区访问。每个区有 8 个 8 位寄存器, 称为 R0-R7。在某一时刻只能选择一个寄存器区。程序状态字中的 RS0 (PSW.3) 和 RS1 (PSW.4) 位用于选择当前的寄存器区。这允许在进入子程序或中断服务程序时进行快速现场切换。间接寻址方式使用 R0 和 R1 作为间址寄存器。

4.6.4、位寻址空间

除了直接访问按字节组织的数据存储器外, 从 0x20 到 0x2F 的 16 个数据存储器单元还可以作为 128 个独立寻址位访问。每个位有一个位地址, 从 0x00 到 0x7F。位于地址 0x20 的数据字节的位 0 具有位地址 0x00, 位于 0x20 的数据字节的位 7 具有位地址 0x07。位于 0x2F 的数据字节的位 7 具有位地址 0x7F。由所用指令的类型来区分是位寻址还是字节寻址。

MCS-51 汇编语言允许用 XX.B 的形式替代位地址, XX 为字节地址, B 为寻址位在字节中的位置。例如, 指令:

```
MOV    C, 22h.3
```

将 0x13 中的布尔值 (字节地址 0x22 中的位 3) 传送到进位标志。

4.6.5、堆栈

程序的堆栈可以位于 256 字节数据存储器中的任何位置。堆栈区域用堆栈指针 (SP, 0x81) 指定。SP 指向最后使用的位置。下一个压入堆栈的数据将被存放在 SP+1, 然后 SP 加 1。

复位后堆栈指针被初始化为地址 0x07, 因此第一个被压入堆栈的数据将被存放在地址 0x08, 这也是寄存器区 1 的第一个寄存器 (R0)。如果使用不止一个寄存器区, SP 应被初始化为数据存储器中不用于数据存储的位置。堆栈深度最大可达 256 字节。

4.6.6、特殊功能寄存器

从 0x80 到 0xFF 的直接寻址存储器空间为特殊功能寄存器 (SFR)。SFR 提供对 AiP8F3216 的资源和外设的控制及 AiP8F3216 与这些资源和外设之间的数据交换。下表列出了 AiP8F3216 系统控制器中的全部 SFR。

任何时刻用直接寻址方式访问 0x80~0xFF 的存储器空间将访问特殊功能寄存器 (SFR)。地址以 0x0 或 0x8 结尾的 SFR (例如 ACC、IE0、IE1、PSW 等) 既可以按字节寻址也可以按位寻址, 所有其它 SFR 只能按字节寻址。FSCR 寄存器有 KeyCode 设计, 出于软件安全的考虑, 在将数据写入该 SFR 之前, 必须先按顺序正确地将 KeyCode 数值写入到 KEYCODE 寄存器中。SFR 空间中未使用的地址保留, 访问这些地址会产生不确定的结果, 应予避免。有关每个寄存器的详细说明请参见各章节寄存器说明。



表 4-1 特殊功能寄存器 (SFR) 存储器映像

	0H/8H ^{注1}	1H/9H	2H/AH	3H/BH	4H/CH	5H/DH	6H/EH	7H/FH
F8H	IP1	-	-	-	FSCR	FSDR	FSALR	FSAHR
F0H	B	ADT	-	-	SYSCR	CKCR	OSCCR1	OSCTS
E8H	RSTFR	-	-	-	-	-	OPAFR	OPACR
E0H	ACC	-	-	-	-	-	-	-
D8H	LVRCR	I2CCR1	SPICR1	SPICR2	SPISR	SPIDR	FSCR1	KEYCODE
D0H	PSW	I2CSR1	I2CSR2	I2CDR	I2CADDR	I2CCCRL	I2CCCRH	-
C8H	OSCCR	UART2CR1	UART2CR2	UART2CR3	UART2DR	UART2SR	UART2BRR1	UART2BRR2
C0H	EIFLAG0	UART1CR1	UART1CR2	UART1CR3	UART1SR	UART1DR	UART1BRR1	UART1BRR2
B8H	IP0	-	-	-	-	-	-	-
B0H	-	T2CR1	T2CR2	T2DR1L	T2DR1H	T2DR2L	T2DR2H	EIFLAG1
A8H	IE0	IE1	IE2	ADCCRL	ADCCRH	ADC DRL	ADCDRH	P5IO
A0H	-	T1CR1	T1CR2	T1DR1L	T1DR1H	T1DR2L	T1DR2H	P4IO
98H	P5	T0CR1	T0CR2	T0DR1L	T0DR1H	T0DR2L	T0DR2H	-
90H	P1	DPS	WDTCR	WTCR	-	P0IO	P1IO	-
88H	P4	CKCON	WDTDR/ WDCNT	WTDR/ WTCNT	EIFLAG2	-	FRECR	FRECNT
80H	P0	SP	DPL	DPH	DPL1	DPH1	LVICR	PCON

注：1、0H/8H 这一列的寄存器支持位操作。



表 4-2 特殊功能寄存器

寄存器	地址	说明	初值
P0	80H	P0 数据寄存器	FFH
SP	81H	堆栈指针	07H
DPL	82H	数据指针低位寄存器	00H
DPH	83H	数据指针高位寄存器	00H
DPL1	84H	数据指针低位寄存器 1	00H
DPH1	85H	数据指针高位寄存器 1	00H
LVICR	86H	LVD 控制寄存器	00H
PCON	87H	电源控制寄存器	00H
P4	88H	P4 数据寄存器	FFH
CKCON	89H	时钟控制寄存器	01H
WDTDR	8AH	WDT 数据寄存器	FFH
WDTCNT	8AH	WDT 计数器寄存器	00H
WTDR	8BH	WT 数据寄存器	FFH
WTCNT	8BH	WT 计数器寄存器	00H
EIFLAG2	8CH	外部中断标志 5 寄存器	00H
FRECR	8EH	WDT 预分频控制寄存器	01H
FRECNT	8FH	WDT 预分频计数器	00H
P1	90H	P1 数据寄存器	FFH
DPS	91H	数据指针选择寄存器	00H
WDTCR	92H	WDT 控制寄存器	00H
WTCR	93H	WT 控制寄存器	00H
P0IO	95H	P0 方向寄存器	00H
P1IO	96H	P1 方向寄存器	00H
P5	98H	P5 数据寄存器	FFH
T0CR1	99H	定时器 0 控制寄存器 1	00H
T0CR2	9AH	定时器 0 控制寄存器 2	00H
T0DR1L	9BH	定时器 0 周期寄存器低 8 位	FFH
T0DR1H	9CH	定时器 0 周期寄存器高 8 位	FFH
T0DR2L	9DH	定时器 0 占空比寄存器低 8 位	FFH
T0DR2H	9EH	定时器 0 占空比寄存器高 8 位	FFH
T1CR1	A1H	定时器 1 控制寄存器 1	00H
T1CR2	A2H	定时器 1 控制寄存器 2	00H
T1DR1L	A3H	定时器 1 周期寄存器低 8 位	FFH
T1DR1H	A4H	定时器 1 周期寄存器高 8 位	FFH
T1DR2L	A5H	定时器 1 占空比寄存器低 8 位	FFH
T1DR2H	A6H	定时器 1 占空比寄存器高 8 位	FFH
P4IO	A7H	P4 方向寄存器	00H



无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

表 835-11

版次:B3

编号: AiP8F3216-AX-J003

IE0	A8H	中断使能寄存器 0	00H
IE1	A9H	中断使能寄存器 1	00H
IE2	AAH	中断使能寄存器 2	00H
ADCDRL	ABH	AD 转换结果寄存器低字节	xxH
ADCDRH	ACH	AD 转换结果寄存器高字节	xxH
ADCCRL	ADH	AD 控制寄存器低字节	00H
ADCCRH	AEH	AD 控制寄存器高字节	00H
P5IO	AFH	P5 方向寄存器	00H
T2CR1	B1H	定时器 2 控制寄存器 1	00H
T2CR2	B2H	定时器 2 控制寄存器 2	00H
T2DR1L	B3H	定时器 2 周期寄存器低 8 位	FFH
T2DR1H	B4H	定时器 2 周期寄存器高 8 位	FFH
T2DR2L	B5H	定时器 2 占空比寄存器低 8 位	FFH
T2DR2H	B6H	定时器 2 占空比寄存器高 8 位	FFH
EIFLAG1	B7H	外部中断标志 4 寄存器	00H
IP0	B8H	中断优先级控制寄存器 0	00H
EIFLAG0	C0H	外部中断标志 0 寄存器	00H
UART1CR1	C1H	UART1 控制寄存器 1	00H
UART1CR2	C2H	UART1 控制寄存器 2	00H
UART1CR3	C3H	UART1 控制寄存器 3	00H
UART1SR	C4H	UART1 状态寄存器	C0H
UART1DR	C5H	UART1 数据寄存器	00H
UART1BRR1	C6H	UART1 波特率控制寄存器 1	00H
UART1BRR2	C7H	UART1 波特率控制寄存器 2	00H
OSCCR	C8H	振荡时钟控制寄存器	15H
UART2CR1	C9H	UART2 控制寄存器 1	00H
UART2CR2	CAH	UART2 控制寄存器 2	00H
UART2CR3	CBH	UART2 控制寄存器 3	00H
UART2DR	CCH	UART2 数据寄存器	00H
UART2SR	CDH	UART2 状态寄存器	C0H
UART2BRR1	CEH	UART2 波特率控制寄存器 1	00H
UART2BRR2	CFH	UART2 波特率控制寄存器 2	00H
PSW	D0H	程序状态寄存器	00H
I2CSR1	D1H	I2C 状态寄存器 1	00H
I2CSR2	D2H	I2C 状态寄存器 2	00H
I2CDR	D3H	I2C 数据寄存器	00H
I2CADDR	D4H	I2C 从机地址寄存器	00H
I2CCCRL	D5H	I2C 时钟控制寄存器低字节	00H



I2CCCRH	D6H	I2C 时钟控制寄存器高字节	00H
LVRCCR	D8H	LVRCCR 低压复位控制寄存器	80H
I2CCR1	D9H	I2C 控制寄存器 1	00H
SPICR1	DAH	SPI 控制寄存器 1	00H
SPICR2	DBH	SPI 控制寄存器 2	00H
SPISR	DCH	SPI 状态寄存器	02H
SPIDR	DDH	SPI 数据寄存器	00H
FSCR1	DEH	FLASH 页保护寄存器	00H
KEYCODE	DFH	KEYCODE 寄存器	00H
ACC	E0H	累加器	00H
RSTFR	E8H	RSTFR 复位标志位寄存器	80H
OPAFR	EEH	OPA 校准寄存器	20H
OPACR	EFH	OPA 控制寄存器	00H
B	F0H	B 寄存器	00H
ADT	F1H	AD 偏移误差校准寄存器	00H
SYSCR ^{注1}	F4H	唤醒时钟控制寄存器	00H
CKCR ^{注1}	F5H	时钟控制寄存器	10H
OSCCR1	F6H	晶振控制寄存器	08H
OSCTS	F7H	外部晶振稳定检测时间控制寄存器	FFH
IP1	F8H	中断优先级控制寄存器 1	00H
FSCR ^{注2}	FCH	FLASH 控制寄存器	00H
FSDR	FDH	FLASH 数据寄存器	00H
FSALR	FEH	FLASH 地址低位寄存器	00H
FSAHR	FFH	FLASH 地址高位寄存器	00H

注:

1、需预先写入 KEYCODE 解锁写保护: 0x3C、0x02、0xA0, 写结束后写入 0x00 打开写保护

2、需预先写入 KEYCODE 解锁写保护: 0x3C、0x02、0xA1, 写结束后写入 0x00 打开写保护

4.6.7、扩展地址寄存器

XRAM 中从 0x40E0 到 0x41FF 的存储器空间为扩展地址寄存器。扩展地址寄存器作为 SFR 功能的补充, 提供对 AiP8F3216 的资源和外设的控制及与这些资源和外设之间的数据交换。

有关每个寄存器的详细说明请参见各章节寄存器说明。

表 4-3 扩展地址区特殊功能寄存器 (SFR) 存储器映象

地址	寄存器
4130H	TKCR
4131H	TKCHSEL
4132H	TKOSCCR
4133H	CTCCR
4134H	TKINT
4135H	TKTMRL



4136H	TKTMRH
4137H	TKDRL
4138H	TKDRH
4139H	TMRPLDL
413AH	TMRPLDH
4118H	EIPOL0
4119H	EIPOL1
411AH	EINT4SEL
411BH	EINT5SEL
4141H	BIGDRIVE
41E2H	T5PWMOE
41E3H	T5DCR1
41E4H	T5DCR2
41E6H	T5DR0L
41E7H	T5DR0H
41E9H	T5DR1L
41EAH	T5DR1H
41EBH	T5DR2L
41ECH	T5DR2H
41EDH	T5DR3L
41EEH	T5DR3H
41EFH	T5CR1
4150H	ADAN0
4151H	ADAN1
4154H	ADAN4
4159H	COMCR
415AH	LCMCR0
415BH	LCMCR1
415CH	LCMCR2
415DH	LCDCR
41F1H	T5DR4L
41F2H	T5DR4H
41F3H	T5DR5L
41F4H	T5DR5H
41F5H	T5DR6L
41F6H	T5DR6H
41F7H	T5CR2
40E1H	P0PU
40E2H	P1PU
40E5H	P4PU
40E6H	P5PU



表 4-4 扩展地址寄存器

寄存器	地址	说明	初值
P0PU	40E1H	P0 上拉寄存器	00H
P1PU	40E2H	P1 上拉寄存器	00H
P4PU	40E5H	P4 上拉寄存器	00H
P5PU	40E6H	P5 上拉寄存器	00H
EIPOL0	4118H	外部中断触发控制寄存器 0	00H
EIPOL1	4119H	外部中断触发控制寄存器 1	00H
EINT4SEL	411AH	外部中断 4 输入端口选择寄存器	00H
EINT5SEL	411BH	外部中断 5 输入端口选择寄存器	00H
TKCR	4130H	触摸按键控制寄存器	00H
TKCHSEL	4131H	触摸按键通道选择寄存器	00H
TKOSCCR	4132H	触摸独立振荡控制寄存器	40H
CTCCR	4133H	CTC 模式控制寄存器	00H
TKINT	4134H	触摸中断控制寄存器	00H
TKTMRL	4135H	TKTMR 低字节寄存器	00H
TKTMRH	4136H	TKTMR 高字节寄存器	00H
TKDRL	4137H	TKDR 低字节寄存器	00H
TKDRH	4138H	TKDR 高字节寄存器	00H
TMRPLDL	4139H	TKTMRPLD 低字节寄存器	00H
TMRPLDH	413AH	TKTMRPLD 高字节寄存器	00H
BIGDRIVE	4141H	P0 端口大驱动控制寄存器	00H
ADAN0	4150H	AD 模拟输入端口使能控制寄存器 0	00H
ADAN1	4151H	AD 模拟输入端口使能控制寄存器 1	00H
ADAN4	4154H	AD 模拟输入端口使能控制寄存器 4	00H
COMCR	4159H	COM 口使能控制寄存器	00H
LCMCR0	415AH	端口控制寄存器 0	00H
LCMCR1	415BH	端口控制寄存器 1	00H
LCMCR2	415CH	端口控制寄存器 2	00H
LCDCR	415DH	LCD 控制寄存器	00H
T5PWMOE	41E2H	定时器 5 通道输出使能寄存器	00H
T5DCR1	41E3H	定时器 5 死区控制寄存器 1	00H
T5DCR2	41E4H	定时器 5 死区控制寄存器 2	00H
T5DR0L	41E6H	定时器 5 周期寄存器低 8 位	FFH
T5DR0H	41E7H	定时器 5 周期寄存器高 4 位	0FH
T5DR1L	41E9H	定时器 5 通道 1 占空比寄存器低 8 位	FFH
T5DR1H	41EAH	定时器 5 通道 1 占空比寄存器高 4 位	0FH
T5DR2L	41EBH	定时器 5 通道 2 占空比寄存器低 8 位	FFH



T5DR2H	41ECH	定时器 5 通道 2 占空比寄存器高 4 位	0FH
T5DR3L	41EDH	定时器 5 通道 3 占空比寄存器低 8 位	FFH
T5DR3H	41EEH	定时器 5 通道 3 占空比寄存器高 4 位	0FH
T5CR1	41EFH	定时器 5 控制寄存器 1	00H
T5DR4L	41F1H	定时器 5 通道 4 占空比寄存器低 8 位	FFH
T5DR4H	41F2H	定时器 5 通道 4 占空比寄存器高 4 位	0FH
T5DR5L	41F3H	定时器 5 通道 5 占空比寄存器低 8 位	FFH
T5DR5H	41F4H	定时器 5 通道 5 占空比寄存器高 4 位	0FH
T5DR6L	41F5H	定时器 5 通道 6 占空比寄存器低 8 位	FFH
T5DR6H	41F6H	定时器 5 通道 6 占空比寄存器高 4 位	0FH
T5CR2	41F7H	定时器 5 控制寄存器 2	00H

4.6.8、寄存器描述

下面对与 AiP8F3216 系统控制器操作有关的 SFR 加以说明。保留位不应被置为逻辑“1”。将来的产品版本可能会使用这些位实现新功能，在这种情况下各位的复位值将是逻辑“0”以选择缺省状态。有关其它 SFR 的详细说明见本数据表中与它们对应的系统功能相关的章节。

表 4-5 ACC 累加器

Bit	7	6	5	4	3	2	1	0
Name	ACC							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4-6 B 寄存器

Bit	7	6	5	4	3	2	1	0
Name	B							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4-7 SP 堆栈指针

Bit	7	6	5	4	3	2	1	0
Name	SP							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	1	1	1

表 4-8 DPL 数据指针寄存器 L

Bit	7	6	5	4	3	2	1	0
Name	DPL							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0



表 4-9 DPH 数据指针寄存器 H

Bit	7	6	5	4	3	2	1	0
Name	DPH							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4-10 DPL1 数据指针寄存器 Low1

Bit	7	6	5	4	3	2	1	0
Name	DPL1							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4-11 DPH1 数据指针寄存器 High1

Bit	7	6	5	4	3	2	1	0
Name	DPH1							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4-12 PSW 程序状态寄存器

Bit	7	6	5	4	3	2	1	0
Name	CY	AC	F0	RS1	RS0	OV	F1	P
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述			
7	CY	进位标志			
6	AC	辅助进位标志			
5	F0	通用用户可定义标志			
4-3	RS[1:0]	寄存器组选择位			
		RS1	RS0	寄存器	地址
		0	0	0	0x00-0x07
		0	1	1	0x08-0x0F
		1	0	2	0x10-0x17
		1	1	3	0x18-0x1F
2	OV	溢出标志 该位在下列情况下被置 1： ● ADD、ADDC 或 SUBB 指令引起符号位变化溢出。 ● MUL 指令引起溢出（结果大于 255）。 ● DIV 指令的除数为 0。 ADD、ADDC、SUBB、MUL 和 DIV 指令的其它情况使该位清 0。			
1	F1	用户可定义标志			
0	P	奇偶标志。每个指令周期通过硬件设置/清除来表示累加器中 1 的数量的奇偶			



表 4-13 DPS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	-	-	DPSSEL
R/W	-	-	-	-	-	-	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
0	DPSSEL	0: DPTR 1: DPTR1

4.7、FLASH 存储器

AiP8F3216 内部有可再编程的 FLASH 存储器，用于程序代码和非易失性数据存储。可以通过 I2C 接口或由软件使用指令对 FLASH 存储器进行在系统编程，每次四个字节。

4.7.1、寄存器列表

表 4-14 FLASH 寄存器列表

寄存器名称	地址	描述	初始值
FSCR	FCH	FLASH 控制寄存器	00H
FSDR	FDH	FLASH 数据寄存器	00H
FSALR	FEH	FLASH 地址低位寄存器	00H
FSAHR	FFH	FLASH 地址高位寄存器	00H
FSCR1	DEH	FLASH 页保护寄存器	00H

4.7.2、寄存器说明

表 4-15 FSCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LOWPOWER	INFO_EN	EE_EN	-	-	-	-	PROG
R/W	R/W	R/W	R/W	-	-	-	-	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LOWPOWER	低功耗读取使能控制位 0: 无影响 1: 使能或不使能低功耗读取模式 禁止在系统频率高于 500KHz 时设置该位为 1 读取该位，反映是否已处于低功耗读取模式
6	INFO_EN	INFO 使能位 0: 除能 1: 使能 注: INFO 只支持读取操作
5	EE_EN	EEPROM 使能位 0: 除能 1: 使能
0	PROG	写操作控制位



		0: 不使能 1: 使能 写操作结束后该位自动硬件清 0
--	--	------------------------------------

表 4-16 FSDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSDR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSDR	程序存储器数据位 bit 7~bit 0

表 4-17 FSALR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSALR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSALR	FLASH 程序存储器地址 bit 7~bit 0

表 4-18 FSAHR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSAHR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSAHR	FLASH 程序存储器地址 bit 15~bit 8

表 4-19 FSCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	FLASH_LEVEL					
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述		
5-0	FLASH_LEVEL	自编程页保护设置	FLASH_LEVEL	被保护页
			000000	无页保护
			000001	地址 0x0000~0x07FF 保护
			000010	地址 0x0000~0x0BFF 保护
			000011	地址 0x0000~0x0FFF 保护
			000100	地址 0x0000~0x13FF 保护
			000101	地址 0x0000~0x17FF 保护



无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

表 835-11

版次:B3

编号: AiP8F3216-AX-J003

			000110	地址 0x0000~0x1BFF 保护	
			000111	地址 0x0000~0x1FFF 保护	
			001000	地址 0x0000~0x23FF 保护	
			001001	地址 0x0000~0x27FF 保护	
			001010	地址 0x0000~0x2BFF 保护	
			001011	地址 0x0000~0x2FFF 保护	
			001100	地址 0x0000~0x33FF 保护	
			001101	地址 0x0000~0x37FF 保护	
			001110	地址 0x0000~0x3BFF 保护	
			001111	地址 0x0000~0x3FFF 保护	
			010000	地址 0x0000~0x43FF 保护	
			010001	地址 0x0000~0x47FF 保护	
			010010	地址 0x0000~0x4BFF 保护	
			010011	地址 0x0000~0x4FFF 保护	
			010100	地址 0x0000~0x53FF 保护	
			010101	地址 0x0000~0x57FF 保护	
			010110	地址 0x0000~0x5BFF 保护	
			010111	地址 0x0000~0x5FFF 保护	
			011000	地址 0x0000~0x63FF 保护	
			011001	地址 0x0000~0x67FF 保护	
			011010	地址 0x0000~0x6BFF 保护	
			011011	地址 0x0000~0x6FFF 保护	
			011100	地址 0x0000~0x73FF 保护	
			011101	地址 0x0000~0x77FF 保护	
			011110	地址 0x0000~0x7BFF 保护	
			011111	地址 0x0000~0x7FFF 保护	
			100000	地址 0x0000~0x83FF 保护	
			100001	地址 0x0000~0x87FF 保护	
			100010	地址 0x0000~0x8BFF 保护	
			100011	地址 0x0000~0x8FFF 保护	
			100100	地址 0x0000~0x93FF 保护	
			100101	地址 0x0000~0x97FF 保护	
			100110	地址 0x0000~0x9BFF 保护	
			100111	地址 0x0000~0x9FFF 保护	
			101000	地址 0x0000~0xA3FF 保护	
			101001	地址 0x0000~0xA7FF 保护	
			001010	地址 0x0000~0xABFF 保护	
			101011	地址 0x0000~0xAFFF 保护	
			101100	地址 0x0000~0xB3FF 保护	
			101101	地址 0x0000~0xB7FF 保护	
			101110	地址 0x0000~0xBBFF 保护	



			101111	地址 0x0000~0xBFFF 保护	
			110000	地址 0x0000~0xC3FF 保护	
			110001	地址 0x0000~0xC7FF 保护	
			110010	地址 0x0000~0xCBFF 保护	
			110011	地址 0x0000~0xCFFF 保护	
			110100	地址 0x0000~0xD3FF 保护	
			110001	地址 0x0000~0xD7FF 保护	
			110110	地址 0x0000~0xDBFF 保护	
			110111	地址 0x0000~0xDFFF 保护	
			111000	地址 0x0000~0xE3FF 保护	
			111001	地址 0x0000~0xE7FF 保护	
			111010	地址 0x0000~0xEBFF 保护	
			111011	地址 0x0000~0xEFFF 保护	
			111100	地址 0x0000~0xF3FF 保护	
			111101	地址 0x0000~0xF7FF 保护	
			111110	地址 0x0000~0xFBFF 保护	
			111111	地址 0x0000~0xFFFF 保护	

4.7.3、FLASH 编程

FLASH 存储器一次只能写入四个字节。用

软件对 FLASH 编程的步骤如下:

1. 配置 FLASH 写入地址寄存器 FSAHR/FSALR (目标地址)
2. 配置 FLASH 写入数据寄存器 FSDR (目标地址对应的数据)
3. 对 KEYCODE 寄存器依次写入 0x3C、0x02、0xA1 关闭 FSCR 寄存器写保护
4. 使能写操作, NOP, NOP, NOP
5. 对 KEYCODE 寄存器写入 0x00 打开 FSCR 寄存器写保护

```
#include <intrins.h>
```

写操作 C 的 Demo 程序如下:

```
FSAHR = 0x2F;           //设置目标地址高 8 位
```

```
FSALR = 0x00;           //设置目标地址低 8 位
```

```
FSDR = 0x55;           //写数据到 IAP 数据寄存器
```

```
KEYCODE = 0x3C;
```

```
KEYCODE = 0x02;
```

```
KEYCODE = 0xA1;        //关闭 FSCR 寄存器写保护
```

```
FSCR = 0x00;           //选择 CODE 区域
```

```
FSCR |= 0x01;          //使能写操作
```

```
_nop_();               //等待, 至少需要 3 个_nop_()
```

```
_nop_();
```

```
_nop_();
```

//重复以上步骤, 将地址 0x2F01、0x2F02、0x2F03 写入数据

//必须一次写入四个字节的数据, 起始地址必须为 0、4、8、C

```
KEYCODE = 0x00;        //打开 FSCR 寄存器写保护
```



4.7.5、FLASH 读取

FLASH 存储器可以一次读一个字节，读操作通过 MOVC 指令实现。

读操作 C 的 Demo 程序如下：

```
KEYCODE = 0x3C;
```

```
KEYCODE = 0x02;
```

```
KEYCODE = 0xA1;    //关闭 FSCR 寄存器写保护
```

```
FSCR = 0x00;        //选择 CODE 区域
```

```
iap_data = *((unsigned char code *) iap_addr);//读取对应地址的数据
```

```
KEYCODE = 0x00;    //打开 FSCR 寄存器写保护
```

4.8、EEPROM

AiP8F3216 内部有 EEPROM 存储器，可操作地址为 0x00~0x7f。可以通过 I2C 接口或由软件使用指令对 EEPROM 存储器进行在系统编程，每次一个字节。

4.8.1、寄存器说明

表 4-20 FSCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LOWPOWER	INFO_EN	EE_EN	-	-	-	-	PROG
R/W	R/W	R/W	R/W	-	-	-	-	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LOWPOWER	低功耗读取使能控制位 0: 无影响 1: 使能或不使能低功耗读取模式 禁止在系统频率高于 500KHz 时设置该位为 1 读取该位，反映是否已处于低功耗读取模式
6	INFO_EN	INFO 使能位 0: 不使能 1: 使能 注: INFO 只支持读取操作
5	EE_EN	EEPROM 控制位 0: 不使能 1: 使能
0	PROG	写操作控制位 0: 不使能 1: 使能 写操作结束后该位自动硬件清 0



表 4-21 FSDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSDR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSDR	程序存储器数据位 bit 7~bit 0

表 4-22 FSALR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSALR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSALR	FLASH 程序存储器地址 bit 7~bit 0

表 4-23 FSAHR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSAHR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSAHR	FLASH 程序存储器地址 bit 15~bit 8

4.8.2、EEPROM 写入

EEPROM 区一次只能写入一个字节。用软件对 EEPROM 字节编程的步骤如下：

1. 配置 EEPROM 写入地址寄存器 FSAHR/FSALR（目标地址：0x000~0x3FF）
2. 配置 EEPROM 写入数据寄存器 FSDR（目标地址对应的数据）
3. 对 KEYCODE 寄存器依次写入 0x3C、0x02、0xA1 关闭 FSCR 寄存器写保护
4. 使能写操作，NOP，NOP，NOP
5. 对 KEYCODE 寄存器写入 0x00 打开 FSCR 寄存器写保护

EEPROM 写操作 C 的 Demo 程序如下：

```

FSAHR = 0x00;           //高位地址设置为 0
FSALR = ee_addr;        //设置目标地址
FSDR = ee_data;          //写数据到 IAP 数据寄存器
KEYCODE = 0x3C;
KEYCODE = 0x02;
KEYCODE = 0xA1;         //关闭 FSCR 寄存器写保护
FSCR = 0x20;            //选择 EEPROM 区域
FSCR |= 0x01;           //使能写操作

```




```
_nop_();           //等待, 至少需要 3 个 _nop_()
_nop_();
_nop_();
FSCR = 0x00;       //返回 CODE 区域
KEYCODE = 0x00;    //打开 FSCR 寄存器写保护
```

4.8.3、EEPROM 读取

EEPROM 存储器可以一次读一个字节, 读操作通过 MOVC 指令实现。用软件对读取 EEPROM 的步骤如下:

1. 配置 EEPROM 写入地址寄存器 FSAHR/FSALR (目标地址: 0x000~0x3FF)
2. 对 KEYCODE 寄存器依次写入 0x3C、0x02、0xA1 关闭 FSCR 寄存器写保护
3. 使能读操作
4. 对 KEYCODE 寄存器写入 0x00 打开 FSCR 寄存器写保护

EEPROM 读操作 C 的 Demo 程序如下:

```
KEYCODE = 0x3C;
KEYCODE = 0x02;
KEYCODE = 0xA1;           //关闭 FSCR 寄存器写保护
FSCR = 0x20;              //选择 EEPROM 区域
ee_data = *((unsigned char code *) ee_addr); //读取 EEPROM 对应地址的数据
FSCR = 0x00;              //返回 CODE 区域, 防止 MOVC 操作到 EEPROM 区域
KEYCODE = 0x00;           //打开 FSCR 寄存器写保护
```



5、通用功能

5.1、复位

5.1.1、特性

复位电路可以将控制器置于一个预定的缺省状态。在进入复位状态时，将发生以下过程：

- 停止程序执行
- 特殊功能寄存器（SFR）被初始化为所定义的复位值
- 中断和定时器被禁止

所有的 SFR 都被初始化为预定值^注，SFR 中各位的复位值在 SFR 的详细说明中定义。在复位期间内部数据存储器的内容不发生改变，复位前存储的数据保持不变。但由于堆栈指针 SFR 被复位，尽管堆栈中的数据未发生变化，但堆栈实际上已丢失。

电路的复位源有以下五种类型：

- POR 上电复位
- 看门狗溢出复位
- LVR 复位
- 外部端口复位
- 软件复位（对 KEYCODE 寄存器依次写入 0xA5、0xF1）

上述复位除 POR 复位为一直有效，看门狗复位、LVR 复位、软件复位需通过程序设置，外部端口复位（P52）需通过配置字设置。

5.1.2、看门狗定时器复位

看门狗定时器（WDT）功能可用于在系统出现错误的情况下防止软件运行失控。在每次复位后，WDT 被使能并使用 F_{LIRC} 或 F_{PER} 的分频作为计数时钟。如果因系统出错使用户软件不能及时清除 WDT，则 WDT 将产生一次复位，RSTFR 位 5 被置“1”。

5.1.3、寄存器列表

表 5-1 复位寄存器列表

寄存器名称	地址	描述	初始值
RSTFR	E8H	RSTFR 复位标志位寄存器	80H
LVRCR	D8H	LVRCR 低压复位控制寄存器	80H

5.1.4、寄存器说明

表 5-2 RSTFR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PORF	EXTF	WDTF	LVRF	SWRF	-	-	-
R/W	R/W0	R/W0	R/W0	R/W0	R/W0	-	-	-
POR	1	0	0	0	0	0	0	0



位	字段	描述
7	PORF	上电复位标志位; 软件写“0”清0, 写“1”无影响 0: 上电复位标志无效 1: 上电复位标志有效
6	EXTF	外部复位标志位; 软件写“0”清0, 写“1”无影响 0: 外部复位标志无效 1: 外部复位标志有效
5	WDTF	看门狗复位标志位; 软件写“0”清0, 写“1”无影响 0: 看门狗复位标志无效 1: 看门狗复位标志有效
4	LVRF	低压复位标志位; 软件写“0”清0, 写“1”无影响 0: 低压复位标志无效 1: 低压复位标志有效
4	SWRF	软件复位标志位; 软件写“0”清0, 写“1”无影响 0: 软件复位标志无效 1: 软件复位标志有效

注: 1、上电复位发生时, 只有 PORF 置 1, 其他标志位都清 0。

2、除 POR 之外的复位发生时, 相应的标志位置 1, 其他标志位保持先前值。

表 5-3 LVRCCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVREN	-	-	-	-	-	LVRSEL[1:0]	
R/W	R/W	-	-	-	-	-	R/W	R/W
POR	1	0	0	0	0	0	0	0

位	字段	描述
7	LVREN	LVR 使能位 0: 除能 1: 使能
1-0	LVRSEL[1:0]	LVR 电压选择位 00: 1.90V 01: 2.44V 10: 3.2V 11: 4.2V



5.1.5、复位时序

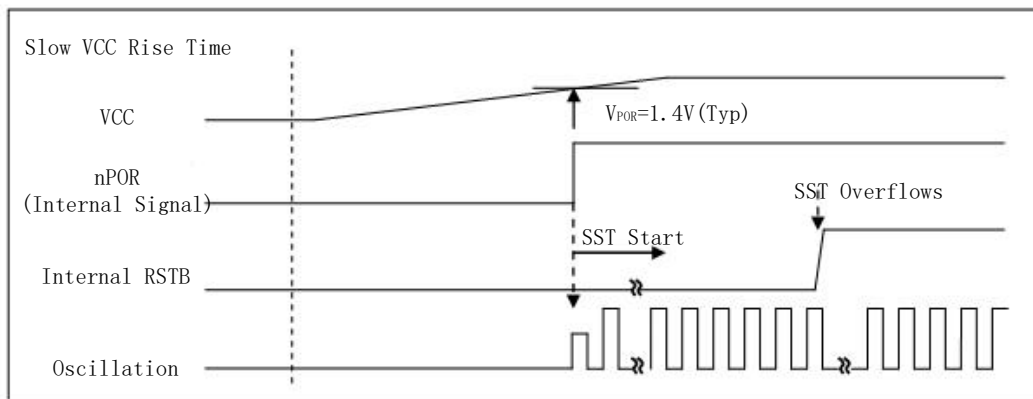
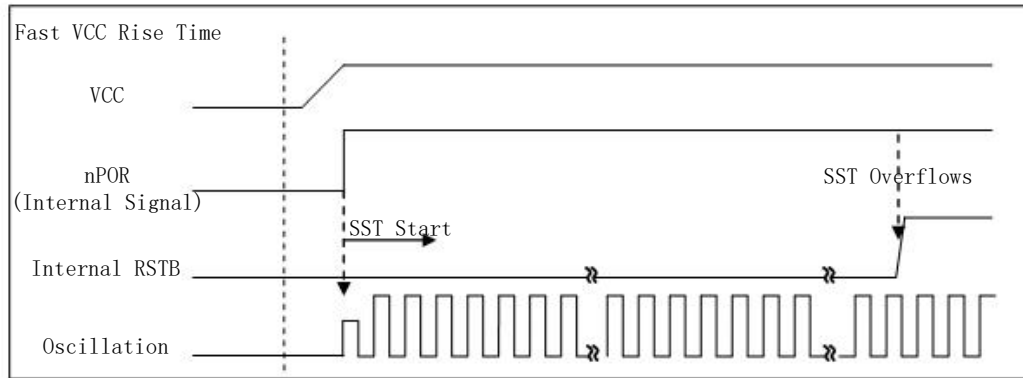


图 5-1 上电复位时序图 注:

SST 为复位延迟周期; 上电复位: SST 约为 16ms

5.2、时钟

5.2.1、特性

该单片机有四个系统振荡器, 包括两个高速振荡器和两个低速振荡器。高速振荡器有外晶体振荡器(HXT)和内部 RC 振荡器(HIRC)。它们都可以作为系统时钟使用。两个低速振荡器包括外部 32768Hz 振荡器(LXT)和内部 16KHzRC 振荡器(LIRC)。

上述 4 种振荡器均可以被用作系统时钟, 并且可进行分频设置。

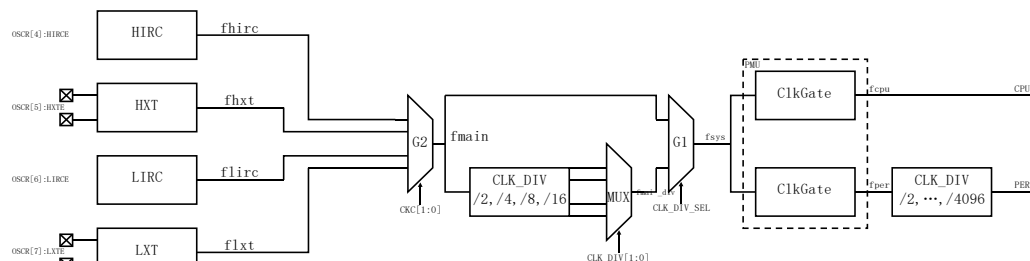


图 5-2 时钟框图



5.2.2、寄存器列表

表 5-4 时钟寄存器列表

寄存器名称	地址	描述	初始值
OSCCR	C8H	振荡时钟控制寄存器	15H
CKCON	89H	时钟控制寄存器	01H
CKCR	AFH	系统时钟控制寄存器	10H
OSCCR1	F6H	晶振控制寄存器	08H
OSCTS	F7H	外部晶振稳定检测时间控制寄存器	FFH

5.2.3、寄存器说明

表 5-5 OSCCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LXTE	LIRCE	HXTE	HIRCE	-	DIVEN	DIVS1	DIVS0
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	1	0	1	0	1

位	字段	描述
7	LXTE	LXT 时钟使能 0: 除能 1: 使能
6	LIRCE	LIRC 时钟使能 0: 除能 1: 使能
5	HXTE	HXT 时钟使能 0: 除能 1: 使能
4	HIRCE	HIRC 时钟使能 0: 除能 1: 使能
2	DIVEN	系统时钟分频使能 0: 除能 1: 使能
1-0	DIVS[1:0]	系统时钟分频选择 00: 2 分频 01: 4 分频 10: 8 分频 11: 16 分频

注：在使能晶体振荡前（LXTE = 1 或 HXTE = 1）前，需先使能 OSCCR1 的位 7。

表 5-6 CKCON 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	CPU_MS C2	CPU_MS C1	CPU_MS C0	-	-	-	-



R/W	-	R/W	R/W	R/W	-	-	-	-
POR	0	0	0	0	0	0	0	1

位	字段	描述
7.3~0	-	未使用 [2:0]位固定 001
6~4	CPU_MSC[2:0]	CPU 运行周期 000: 1T 001: 2T 010: 3T 111: 8T Fcpu = 16MHz 时, 需要设置为 2T 及以上的运行周期

表 5-7 OSCCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAD_SEL	-	-	-	LXT_QKUP	-	LXT_STBF	HXT_STBF
R/W	R/W	-	-	-	R/W	-	R	R
POR	0	0	0	0	1	0	0	0

位	字段	描述
7	PAD_SEL	外部振荡端口复用使能控制位 0: 禁止复用 1: 外部振荡端口复用
3	LXT_QKUP	LXT 快速起振使能位, 起振后约 2s 可选进入低功耗模式 0: 除能 1: 使能
1	LXT_STBF	LXT 振荡稳定标志位 0: LXT 振荡稳定计数器未计数至 OSCTS 设定值 1: LXT 振荡稳定计数器计数至 OSCTS 设定值
0	HXT_STBF	HXT 振荡稳定标志位 0: HXT 振荡稳定计数器未计数至 OSCTS 设定值 1: HXT 振荡稳定计数器计数至 OSCTS 设定值

注: PAD_SEL 设置为 1 时, P50/P51 可作为高振端口或低振端口。

表 5-8 OSCTS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	OSCTS3	OSCTS2	OSCTS1	OSCTS0
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
3-0	OSCTS[3:0]	振荡稳定时间选择 0000: 2 ⁸ /fx 0001: 2 ⁹ /fx 0010: 2 ¹⁰ /fx



		0011: 2 ¹¹ /fx 0100: 2 ¹² /fx 0101: 2 ¹³ /fx 0110: 2 ¹⁴ /fx 1011: 2 ¹⁵ /fx 1000: 2 ¹⁶ /fx 1001: 2 ¹⁷ /fx 1010: 2 ¹⁸ /fx 其他: 2 ¹⁸ /fx
--	--	---

表 5-9 CKCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LXTF	LIRCF	HXTF	HIRCF	-	-	CKCR1	CKCR0
R/W	R	R	R	R	-	-	R/W	R/W
POR	0	0	0	1	0	0	0	0

位	字段	描述
7	LXTF	LXT 系统时钟标志位 1: LXT 为系统时钟源
6	LIRCF	LIRC 系统时钟标志位 1: LIRC 为系统时钟源
5	HXTF	HXT 系统时钟标志位 1: HXT 为系统时钟源
4	HIRCF	HIRC 作为系统时钟标志位 1: HIRC 为系统时钟源
1-0	CKCR	系统时钟选择位 (对 CKCR 寄存器写入 8 位值) 0x00: HIRC 振荡器 0x01: HXT 振荡器 0x02: LIRC 振荡器 0x03: LXT 振荡器

注: 上电复位后, HIRC 为系统默认的时钟源。当不同的时钟源切换时, 必须在程序继续执行前提供一个振荡器稳定延时。

5.3、省电操作

5.3.1、概述

AiP8F3216 有两个省电模式减少设备电量消耗, 分别为 IDLE 和 STOP 模式。在省电模式下, 程序都停止运行。

5.3.2、IDLE/STOP 模式下外围操作

表 5-10 省电模式下外围操作

外围	IDLE	STOP
CPU	停止运行	停止运行
RAM	保持	保持



WDT	继续工作	运行时钟非系统时钟时可继续工作； 否则停止
定时器 0~2	继续工作	停止
定时器 5	继续工作	停止
ADC	继续工作	停止
内部高速振荡 HIRC	继续运行	作为系统时钟时停止；否则继续运行
内部低速振荡 LIRC	继续运行	作为系统时钟时停止；否则继续运行
端口 P0/P1/P4/P5	保持	保持
退出模式	复位 所有中断	复位 外部中断 0~5 UART0/1/2 数据输入端口低电平

5.3.3、IDLE 模式

电源控制寄存器设置为 01H 即可进入 IDLE 模式。该模式下，内部振荡电路保持运行。外围设备也在正常运行，但是 CPU 停止。通过复位或中断进行唤醒。

中断唤醒时，总中断 EA 及对应中断需要在 IDLE 模式前使能。

5.3.4、STOP 模式

当 LVR 使能，电源控制寄存器设置为 02H 即可进入 STOP 模式。该模式下，内部振荡电路停止运行。外围设备也在停止运行，CPU 停止。通过外部中断 0~5，UART0/1/2 数据输入端口低电平或复位进行唤醒。中断唤醒时，中断需要在 STOP 模式前使能。

5.3.5、寄存器说明

表 5-11 PCON 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	-	STOP	IDLE
R/W	-	-	-	-	-	-	W	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
1	STOP	STOP 模式控制位 1: STOP 模式使能 0: STOP 模式关闭
0	IDLE	IDLE 模式控制位 1: IDLE 模式使能 0: IDLE 模式关闭

程序例程

Example1:

```
#include <intrins.h>
```

PCON = 0x01; 配置 MCU 进入 IDLE 模式

nop(); 至少 3 个_nop_()



```
_nop();  
_nop();  
Example2:
```

PCON = 0x02; 配置 MCU 进入 STOP 模式

_nop(); 至少 3 个_nop_()

_nop();

_nop();

表 5-12 SYSCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	FWKTIME[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3-0	FWKTIME3-0	唤醒时间选择位 0000: 唤醒时间=主时钟周期×2 0001: 唤醒时间=主时钟周期×4 0010: 唤醒时间=主时钟周期×8 0011: 唤醒时间=主时钟周期×16 0100: 唤醒时间=主时钟周期×32 0101: 唤醒时间=主时钟周期×64 0110: 唤醒时间=主时钟周期×128 0111: 唤醒时间=主时钟周期×256 1000: 唤醒时间=主时钟周期×512 1001: 唤醒时间=主时钟周期×1024 1010: 唤醒时间=主时钟周期×2048 1011: 唤醒时间=主时钟周期×4096 1100: 唤醒时间=主时钟周期×8192 1101: 唤醒时间=主时钟周期×16384 1110: 唤醒时间=主时钟周期×32768 1111: 唤醒时间=主时钟周期×65536 从接收到有效唤醒信号到系统开始正常工作总的唤醒时间= (128+SYSCR) ×主时钟周期



5.4、中断

5.4.1、特性

AiP8F3216 有 15 个中断源，每个中断源有 4 个优先等级。每个中断源在 SFR 中有一个中断标志。当一个外设满足有效的中断条件时，相应的中断标志被置为逻辑“1”。

如果一个中断源被允许，则在中断标志被置位时将产生一个中断。一旦当前指令执行完，CPU 产生一个 LCALL 到预定地址，开始执行中断服务程序（ISR）。每个 ISR 必须以 RETI 指令结束，使程序回到中断前执行的那条指令的下一条指令。如果中断未被允许，中断标志将被硬件忽略，程序继续正常执行。中断标志置“1”与否不受中断允许/禁止状态的影响。

每个中断源都可以用一个 SFR（IE0-IE2）中的相关中断允许位来允许或禁止，但是必须首先将 EA 位（IE0.7）置“1”，以保证每个单独的中断允许位有效。不管每个中断允许位的设置如何，清 0 EA 位将禁止所有中断。

某些中断标志在 CPU 进入 ISR 时被自动清除，但大多数中断标志不是由硬件清除的，必须在 ISR 返回前用软件清除。如果一个中断标志在 CPU 执行完中断返回（RETI）指令后仍然保持置位状态，则会立即产生一个新的中断请求，CPU 将在执行完下一条指令后再次进入该 ISR。

5.4.2、MCU 中断源和中断向量

MCU 支持 16 个中断源。如果中断标志被允许，系统将产生一个中断请求，CPU 将转向与该中断标志对应的 ISR 地址。

5.4.3、中断优先级

每组中断都可以被独立地编程为四个优先级中的一个。每组中断可以通过中断优先级寄存器配置为 4 个中断优先级。Level 3 优先级最高，level 0 优先级最低。复位后 IP0 和 IP1 被清除为“00H”。一个低优先级的中断服务程序可以被高优先级的中断所中断，但高优先级的中断不能被中断。每个中断在 SFR（IP0、IP1）中都有一个配置其优先级的中断优先级设置位，缺省值为最低优先级。如果两个中断同时发生，具有高优先级的中断先得到服务。如果这两个中断的优先级相同，则由固定的优先级顺序决定哪一个中断先得到服务。

表 5-13 中断一览表

中断源	向量地址	向量号	中断标志	位寻址	标志位清除	中断允许	优先级控制
复位	0x0000	N/A	N/A	N/A	N/A	始终允许	总是最高
外部中断 0	0x0003	0	IEX0 (EIFLAG0.0)	N	Software (cleared by 0)	INT0E (IE0.0)	IP1.0 IP0.0
外部中断 1	0x000B	1	IEX1 (EIFLAG0.1)	N	Software (cleared by 0)	INT1E (IE0.1)	IP1.1 IP0.1
外部中断 2	0x0013	2	IEX2 (EIFLAG0.2)	N	Software (cleared by 0)	INT2E (IE0.2)	IP1.2 IP0.2



无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

表 835-11

版次:B3

编号: AiP8F3216-AX-J003

					0)		
外部中断 3	0x001B	3	IEX3 (EIFLAG0.3)	N	Software (cleared by 0)	INT3E (IE0.3)	IP1.3 IP0.3
外部中断 4	0x0023	4	IF4x (EIFLAG1.7-0)	N	Software (cleared by 0)	INT4E (IE0.4)	IP1.4 IP0.4
外部中断 5	0x002B	5	IF5x (EIFLAG2.7-0)	N	Software (cleared by 0)	INT5E (IE0.5)	IP1.5 IP0.5
—	0x0033	6	—	—	—	—	—
LVD 中断	0x003B	7	LVDF (LVICR.4)	N	Software (cleared by 0)	INT7E (IE1.1)	IP1.1 IP0.1
I2C 中断	0x0043	8	I2CIFR (I2CSR2.2)	N	Hardware (cleared by 0)	INT8E (IE1.2)	IP1.2 IP0.2
UART1/2 中断	0x004B	9	TXE(UART1/2SR.7) TC(UART1/2SR.6) RXNE (UART1/2SR.5) WAKE (UART1/2SR.4)	N	Software (cleared by 0)	INT9E (IE1.3)	IP1.3 IP0.3
TK 中断	0x0053	10	TOUCHF(TKINT.6) TKTMROVF(TKINT.3)	N	Software (cleared by 0)	INT10E (IE1.4)	IP1.4 IP0.4
定时器 0 中断	0x005B	11	T0CF(T0CR1.2) T0OK(T0CR1.1)	N	Software (cleared by 0)	INT11 E (IE1.5)	IP1.5 IP0.5
定时器 1 中断	0x0063	12	T1CF(T1CR1.2) T1OK(T1CR1.1)	N	Software (cleared by 0)	INT12E (IE1.6)	IP1.0 IP0.0
定时器 2 中断	0x006B	13	T2CF(T2CR1.2) T2OK(T2CR1.1)	N	Software (cleared by 0)	INT13E (IE1.7)	IP1.1 IP0.1
定时器 5 中断	0x0073	14	T5CF(T5CR1.2)	N	Software (cleared by 0)	INT14E (IE2.0)	IP1.2 IP0.2
归类 1 中断 ADC/SPI 中断	0x007B	15	ADCIFR(ADCCRH.7) SPIIFR(SPISR.7)	N	Software (cleared by 0)	INT15E (IE2.1)	IP1.3 IP0.3
归类 2 中断 WT/WDT 中断	0x0083	16	WTIFR(WTCR.4) WDTF(WTCR.0)	N	Software (cleared by 0)	INT16E (IE2.2)	IP1.4 IP0.4



表 5-14 中断组优先级

优先级	Highest	→	Lowest	
0	外部中断 0	保留	定时器 1 中断	Highest
1	外部中断 1	LVD 中断	定时器 2 中断	↓
2	外部中断 2	I2C 中断	定时器 5 中断	
3	外部中断 3	UART1/2 中断	归类 1 中断	
4	外部中断 4	TK 中断	归类 2 中断	
5	外部中断 5	定时器 0 中断	-	Lowest

表 5-15 中断优先级说明

位	组		
IP1.0,IP0.0	外部中断 0	保留	定时器 1 中断
IP1.1,IP0.1	外部中断 1	LVD 中断	定时器 2 中断
IP1.2,IP0.2	外部中断 2	I2C 中断	定时器 5 中断
IP1.3,IP0.3	外部中断 3	UART1/2 中断	归类 1 中断
IP1.4,IP0.4	外部中断 4	TK 中断	归类 2 中断
IP1.5,IP0.5	外部中断 5	定时器 0 中断	-

5.4.4、寄存器列表

表 5-16 中断寄存器列表

寄存器名称	地址	描述	初始值
IP0	B8H	中断优先级控制寄存器 0	00H
IP1	F8H	中断优先级控制寄存器 1	00H
IE0	A8H	中断使能寄存器 0	00H
IE1	A9H	中断使能寄存器 1	00H
IE2	AAH	中断使能寄存器 2	00H
EIFLAG0	C0H	外部中断标志 0 寄存器	00H
EIFLAG1	B7H	外部中断标志 4 寄存器	00H
EIFLAG2	8CH	外部中断标志 5 寄存器	00H
EIPOL0	4118H	外部中断触发控制寄存器 0	00H
EIPOL1	4119H	外部中断触发控制寄存器 1	00H
EINT4SEL	411AH	外部中断 4 输入端口选择寄存器	00H
EINT5SEL	411BH	外部中断 5 输入端口选择寄存器	00H

5.4.5、寄存器说明

表 5-17 IP0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	IP0.5	IP0.4	IP0.3	IP0.2	IP0.1	IP0.0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0



表 5-18 IP1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	IP1.5	IP1.4	IP1.3	IP1.2	IP1.1	IP1.0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述		
5-0	IP1[5:0]	IP1.x	IP0.x	说明
		0	0	Level0 (lowest)
		0	1	Level1
		1	0	Level2
		1	1	Level3 (highest)

表 5-19 IE0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	EA	-	INT5E	INT4E	INT3E	INT2E	INT1E	INT0E
R/W	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	EA	打开或关闭所有中断 0: 禁止 1: 打开
5	INT5E	外部中断 5 使能控制 0: 禁止 1: 打开
4	INT4E	外部中断 4 使能控制 0: 禁止 1: 打开
3	INT3E	外部中断 3 使能控制 0: 禁止 1: 打开
2	INT2E	外部中断 2 使能控制 0: 禁止 1: 打开
1	INT1E	外部中断 1 使能控制 0: 禁止 1: 打开
0	INT0E	外部中断 0 使能控制 0: 禁止 1: 打开



表 5-20 IE1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	INT13E	INT12E	INT11E	INT10E	INT9E	INT8E	INT7E	-
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	INT13E	定时器 T2 中断使能控制 0: 禁止 1: 打开
6	INT12E	定时器 T1 中断使能控制 0: 禁止 1: 打开
5	INT11E	定时器 T0 中断使能控制 0: 禁止 1: 打开
4	INT10E	触摸中断使能控制 0: 禁止 1: 打开
3	INT9E	UART1/2 中断使能控制 0: 禁止 1: 打开
2	INT8E	I2C 中断使能控制 0: 禁止 1: 打开
1	INT7E	LVD 中断使能控制 0: 禁止 1: 打开

表 5-21 IE2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	INT16E	INT15E	INT14E
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
2	INT16E	归类 2 中断使能控制 0: 禁止 1: 打开
1	INT15E	归类 1 中断使能控制 0: 禁止 1: 打开
0	INT14E	TMR5 中断使能控制 0: 禁止



	1: 打开
--	-------

表 5-22 EIFLAG0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	IEX3	IEX2	IEX1	IEX0
R/W	-	-	-	-	R/W0	R/W0	R/W0	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
3	IEX3	外部中断 3 中断标志位, 软件写 “0” 清 0 0: 无中断请求 1: 中断请求
2	IEX2	外部中断 2 中断标志位, 软件写 “0” 清 0 0: 无中断请求 1: 中断请求
1	IEX1	外部中断 1 中断标志位, 软件写 “0” 清 0 0: 无中断请求 1: 中断请求
0	IEX0	外部中断 0 中断标志位, 软件写 “0” 清 0 0: 无中断请求 1: 中断请求

表 5-23 EIFLAG1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IF47	IF46	IF45	-	-	-	IF41	IF40
R/W	R/W0	R/W0	R/W0	-	-	-	R/W0	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IF4[7:0]	外部中断 4 标志位(x=7~0), 软件写 0 清 0 0: 无中断请求 1: 中断请求

表 5-24 EIFLAG2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IF57	IF56	IF55	IF54	IF53	IF52	IF51	-
R/W	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IF5[7:0]	外部中断 5 标志位(x=7~0), 软件写 0 清 0 0: 无中断请求 1: 中断请求



表 5-25 EIPOL0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	EIPOL03		EIPOL02		EIPOL01		EIPOL00	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-6	EIPOL03	外部中断 3 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
5-4	EIPOL02	外部中断 2 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
3-2	EIPOL01	外部中断 1 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
1-0	EIPOL00	外部中断 0 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发

表 5-26 EIPOL1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	EIPOL05		EIPOL04	
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3-2	EIPOL05	外部中断 5 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
1-0	EIPOL04	外部中断 4 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发



		11: 双边沿触发
--	--	-----------

注: 外部中断 5、4 各中断源采用同一触发方式。

表 5-27 EINT5SEL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	EINT5SEL[7:1]							-
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-1	EINT5SEL[7:0]	外部中断 5 通道选择位(n=7~1) 0: 除能 1: 使能

表 5-28 EINT4SEL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	EINT4SEL[7:5]			-	-	-	EINT4SEL[1:0]	
R/W	R/W	R/W	R/W	-	-	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	EINT4SEL[7:0]	外部中断 4 通道选择位(n=7~0) 0: 除能 1: 使能



5.5、通用端口 I/O

5.5.1、特性

AiP8F3216 有 4 组 I/O 口（P0、P1、P4、P5）。通过软件设置可以轻松的把每个口配置为 I/O 口、内部上拉以匹配不同的系统结构和设计要求。

向端口写入时，数据被锁存到端口数据寄存器中，以保持引脚上的输出数据值不变。读端口数据寄存器总是返回端口输入引脚的逻辑状态，端口寄存器总是读其对应的端口 I/O 引脚）。但在对端口 SFR 执行下面的读-修改-写指令（ANL、ORL、XRL、JBC、CPL、INC、DEC、DJNZ）和对端口 SFR 中的某一位执行 MOV、CLR、SETB 期间例外。这些指令读端口寄存器（而不是引脚）的值，修改后再写回端口 SFR。

5.5.2、寄存器列表

表 5-29 端口寄存器列表

寄存器名称	地址	描述	初始值
P0	80H	P0 数据寄存器	FFH
P1	90H	P1 数据寄存器	FFH
P4	88H	P4 数据寄存器	FFH
P5	98H	P5 数据寄存器	FFH
P0IO	95H	P0 方向寄存器	00H
P1IO	96H	P1 方向寄存器	00H
P4IO	A7H	P4 方向寄存器	00H
P5IO	AFH	P5 方向寄存器	00H
P0PU	40E1H	P0 上拉寄存器	00H
P1PU	40E2H	P1 上拉寄存器	00H
P4PU	40E5H	P4 上拉寄存器	00H
P5PU	40E6H	P5 上拉寄存器	00H
ADAN0	4150H	AD 模拟输入端口使能控制寄存器 0	00H
ADAN1	4151H	AD 模拟输入端口使能控制寄存器 1	00H
ADAN4	4154H	AD 模拟输入端口使能控制寄存器 4	00H
COMCR	4159H	COM 口使能控制寄存器	00H
LCMCR0	415AH	端口控制寄存器 0	00H
LCMCR1	415BH	端口控制寄存器 1	00H
LCMCR2	415CH	端口控制寄存器 2	00H
BIGDRIVE	4141H	P0 端口大驱动控制寄存器	00H



5.5.3、寄存器说明

表 5-30 P0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P07	P06	P05	P04	P03	P02	P01	P00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P0 的相应位。如果设置为输入口，读取 P0 寄存器返回 P0 端口实际电平。

表 5-31 P1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	P14	P13	P12	P11	P10
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P1 的相应位。如果设置为输入口，读取 P1 寄存器返回 P1 端口实际电平。

表 5-32 P4 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P47	P46	P45	P44	P43	P42	P41	P40
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P4 的相应位。如果设置为输入口，读取 P4 寄存器返回 P4 端口实际电平。

表 5-33 P5 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	P54	P53	P52	P51	P50
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P5 的相应位。如果设置为输入口，读取 P5 寄存器返回 P5 端口实际电平。

表 5-34 P0IO 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P07IO	P06IO	P05IO	P04IO	P03IO	P02IO	P01IO	P00IO
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	P0[7:0]IO	P0 口 I/O 方向 0: 输入 1: 输出



表 5-35 P1IO 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	P14IO	P13IO	P12IO	P11IO	P10IO
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4-0	P1[4:0]IO	P1 口 I/O 方向 0: 输入 1: 输出

表 5-36 P4IO 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P47IO	P46IO	P45IO	P44IO	P43IO	P42IO	P41IO	P40IO
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	P4[7:0]IO	P4 口 I/O 方向 0: 输入 1: 输出

表 5-37 P5IO 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	P54IO	P53IO	P52IO	P51IO	P50IO
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4-0	P5[4:0]IO	P5 口 I/O 方向 0: 输入 1: 输出

表 5-38 P0PU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P07PU	P06PU	P05PU	P04PU	P03PU	P02PU	P01PU	P00PU
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	P0[7:0]PU	P0 口上拉电阻 0: 除能 1: 使能



表 5-39 P1PU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	P14PU	P13PU	P12PU	P11PU	P10PU
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4-0	P1[4:0]PU	P1 口上拉电阻 0: 除能 1: 使能

表 5-40 P4PU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P47PU	P46PU	P45PU	P44PU	P43PU	P42PU	P41PU	P40PU
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	P4[7:0]PU	P4 口上拉电阻 0: 除能 1: 使能

表 5-41 P5PU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	P54PU	P53PU	P52PU	P51PU	P50PU
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4-0	P5[4:0]PU	P5 口上拉电阻 0: 除能 1: 使能

表 5-42 ADAN0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	AN1	AN0	-	AN19	AN18	AN17	AN16	AN15
R/W	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-6 4-0	ANn	AD 口模式选择位(n=0~1, 15~19) 0: 作为 I/O 1: 作为 ANn(n=0~1, 15~19)



表 5-43 ADAN1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	AN14	AN13	AN12	AN11	AN10
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4-0	ANn	AD 口模式选择位(n=10~14) 0: 作为 I/O 1: 作为 ANn(n=10~14)

表 5-44 ADAN4 寄存器

Bit	7	6	5	4	3	2	1	0
Name	AN2	AN3	AN4	AN5	AN6	AN7	AN8	AN9
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	ANn	AD 口模式选择位(n=2~9) 0: 作为 I/O 1: 作为 ANn(n=2~9)

表 5-45 COMCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	COM6	COM5	COM4	COM3	COM2	COM1	COM0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6-0	COMn	COM 口模式选择位(n=6~0) 0: 作为 I/O 1: 作为 COMn(n=6~0)

表 5-46 LCMCR0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SCLCR1	SCLCR0	SDACR1	SDACR0	PWM0CR	PWM1CR	-	TC0CR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-6	SCLCR1-0	I2C 模块 SCL 引脚配置位



		00: SCL 映射到 P10(默认) 01: SCL 映射到 P41 10: SCL 映射到 P45 11: SCL 映射到 P10
5-4	SDACR1-0	I2C 模块 SDA 引脚配置位 00: SDA 映射到 P11(默认) 11: SDA 映射到 P40 11: SDA 映射到 P44 11: SDA 映射到 P11
3	PWM0CR	TMR0 模块 PWM0 引脚配置位 0: PWM0 映射到 P51(默认) 1: PWM0 映射到 P14
2	PWM1CR	TMR1 模块 PWM1 引脚配置位 0: PWM1 映射到 P50(默认) 1: PWM1 映射到 P13
0	TC0CR	TMR0 模块 TC0 引脚配置位 0: TC0 映射到 P14(默认) 1: TC0 映射到 P51

表 5-47 LCMCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TC1CR	-	RX1CR	TX1CR	RX2CR	TX2CR	-	PWMFCR
R/W	R/W	-	R/W	R/W	R/W	R/W	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TC1CR	TMR1 模块 TC1 引脚配置位 0: TC1 映射到 P13(默认) 1: TC1 映射到 P50
5	RX1CR	UART1 模块 RX1 引脚配置位 0: RX1 映射到 P45(默认) 1: RX1 映射到 P10
4	TX1CR	UART1 模块 TX1 引脚配置位 0: TX1 映射到 P44(默认) 1: TX1 映射到 P11
3	RX2CR	UART2 模块 RX2 引脚配置位 0: TX2 映射到 P00(默认) 1: TX2 映射到 P41
2	TX2CR	UART2 模块 TX2 引脚配置位 0: TX2 映射到 P01(默认) 1: TX2 映射到 P40
0	PWMFCR	TMR5 模块通道 5 引脚配置位 0: PWMF 映射到 P05



		1: PWMF 映射到 P45
--	--	-----------------

表 5-48 LCMCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PWMECR	PWMDCR	PWMCCR	PWMBCR	PWMACR	-	-	-
R/W	R/W	R/W	R/W	R/W	R/W	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	PWMECR	TMR5 模块通道 4 引脚配置位 0: PWME 映射到 P04(默认) 1: PWME 映射到 P44
6	PWMDCR	TMR5 模块通道 3 引脚配置位 0: PWMD 映射到 P03(默认) 1: PWMD 映射到 P43
5	PWMCCR	TMR5 模块通道 2 引脚配置位 0: PWMC 映射到 P02(默认) 1: PWMC 映射到 P42
4	PWMBCR	TMR5 模块通道 1 引脚配置位 0: PWMB 映射到 P01(默认) 1: PWMB 映射到 P41
3	PWMACR	TMR5 模块通道 0 引脚配置位 0: PWMA 映射到 P00(默认) 1: PWMA 映射到 P40

表 5-49 BIGDRIVE 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	GIB6	GIB5	GIB4	GIB3	GIB2	GIB1	GIB0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6-0	GIB[6:0]	P0 大驱动控制 (仅在输出低电平时有效) 0: 除能 1: 使能



6、外设模块

6.1、通用定时器

6.1.1、特性

通用定时器为 16-bit 加法计数定时器，由 T0, T1, T2 组成，其具有 16-bit 定时/计数模式、捕捉模式、单脉冲和多脉冲的 PWM 模式，中断有匹配中断 TnCF 和捕捉中断 TnOK。

注：以下出现的 Tn 代表 T0, T1, T2 三个通用定时器。

- 16-bit 定时/计数模式

内部 16-bit 计数器，加法计数模式，依次加 1，计数达到 TnDR1 时产生中断 TnCF，计数器 TnCNT 清 0；

具有内部时钟 fx 和相关分频；同时支持外部输入时钟 TCn；

- 16-bit 捕捉模式

可测量外部输入信号 TCn 的周期，高电平周期，低电平周期，捕捉完成后产生中断 TnOK；

- 16-bit 多脉冲 PWM 模式

TnDR1 设置 PWM 的周期，TnDR2 设置 PWM 的占空比；

- 16-bit 单脉冲 PWM 模式

在 PWM 模式下，输出单个脉冲，输出多个脉冲需要重新使 PWMEN 置“1”；

- 两种中断 匹配

中断—TnCF 捕捉

中断—TnOK

6.1.2、功能说明

6.1.2.1、时钟选择

配置 TnCR2 中的 TNCK[2:0]控制位，切换通用定时器的时钟输入：（1）可选择系统时钟 fx 分频得到的 fx/2, fx/4, fx/8, fx/64, fx/256, fx/2048；（2）当选择外部端口输入信号 TCn，可配置 TnCR2 中的 TnCES 位来切换时钟边沿的选择。

6.1.2.2、定时器/计数器

它有计数寄存器 and 数据寄存器。计数寄存器由内部或外部时钟输入进行累加。Tn 可以

使用的输入时钟分频有 1,2,4,8,64,512 和 2048。当 TnCNT 和 TnDR1 值相同时，会产生一个匹配信号同时产生定时器 n 中断。TnCNT 值被匹配信号自动清 0。也可以通过软件(TnCC)进行清 0。外部时钟(TCn)在有效边沿开始计数。如果 TCn 通过 TnCK[2:0]选择时钟源，TCn 口需要被设置为输入状态。该定时器同时包含重载功能。当 TnEN 为 0，定时器处于关闭时，此时写入的 TnDR1 值会立即加载到 TnLOAD1，作为计数器的溢出周期；而在 TnEN 为 1，定时器正常工作时，则会在下一次计数溢出后将 TnDR1 值加载到 TnLOAD1。

定时模式周期= (TnDR1+1) × Tn Clock

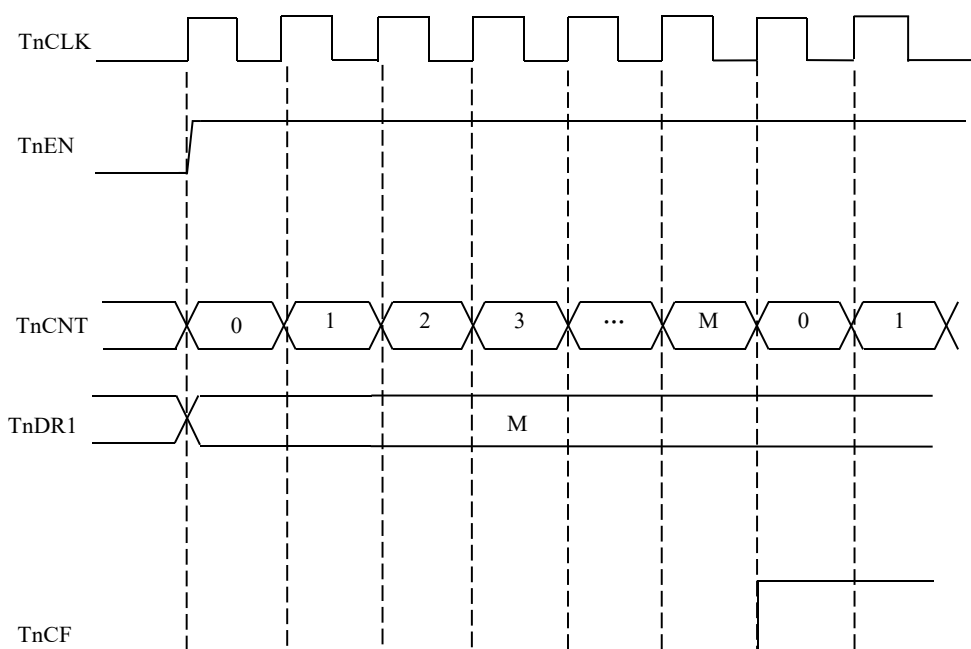


图 6-1 定时器/计数器时序图

注: TnCF 标志需软件清“0”。

6.1.2.3、捕捉模式

捕捉模式下, 根据待测数据的要求, 在 TnEN 置位后, 等待测量信号的上升沿 (测量高电平长度, 周期长度) 或下降沿 (测量低电平长度) 出现后, 计数器开始计数工作; 等待下一个上升沿 (测量低电平长度, 周期长度) 或下降沿 (测量高电平长度) 出现后, 加载当前计数器计数值至 TnDR2 寄存器中, 置位 TnOK 中断标志位, 计数器清 0 并停止工作。同时, 当计数器计数值等于 TnDR1 时, 计数器复位重新开始计数, 同时置位 TnCF 中断标志位。

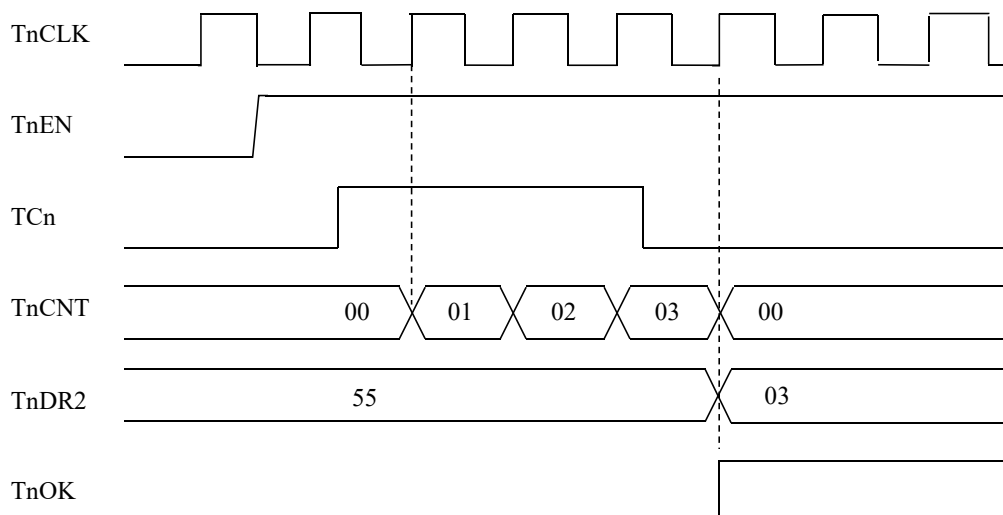


图 6-2 高电平捕捉时序图



6.1.2.4、单脉冲 PWM 模式

单脉冲模式下，计数器在 TnEN 置位且 PWMEN 置位后开始工作，此时 PWM 波输出为高电平（不反相输出情况下）。当计数器计数值等于(TnDR2-1)时，PWM 波输出翻转为低电平；当计数器计数值等于 TnDR1 时，PWMEN 位硬件复位为 0，且计数器清 0 并停止计数。

$$\text{PWM 周期} = (\text{TnDR1} + 1) \times \text{Tn Clock}$$

$$\text{PWM 占空比} = (\text{TnDR2}) \times \text{Tn Clock}$$

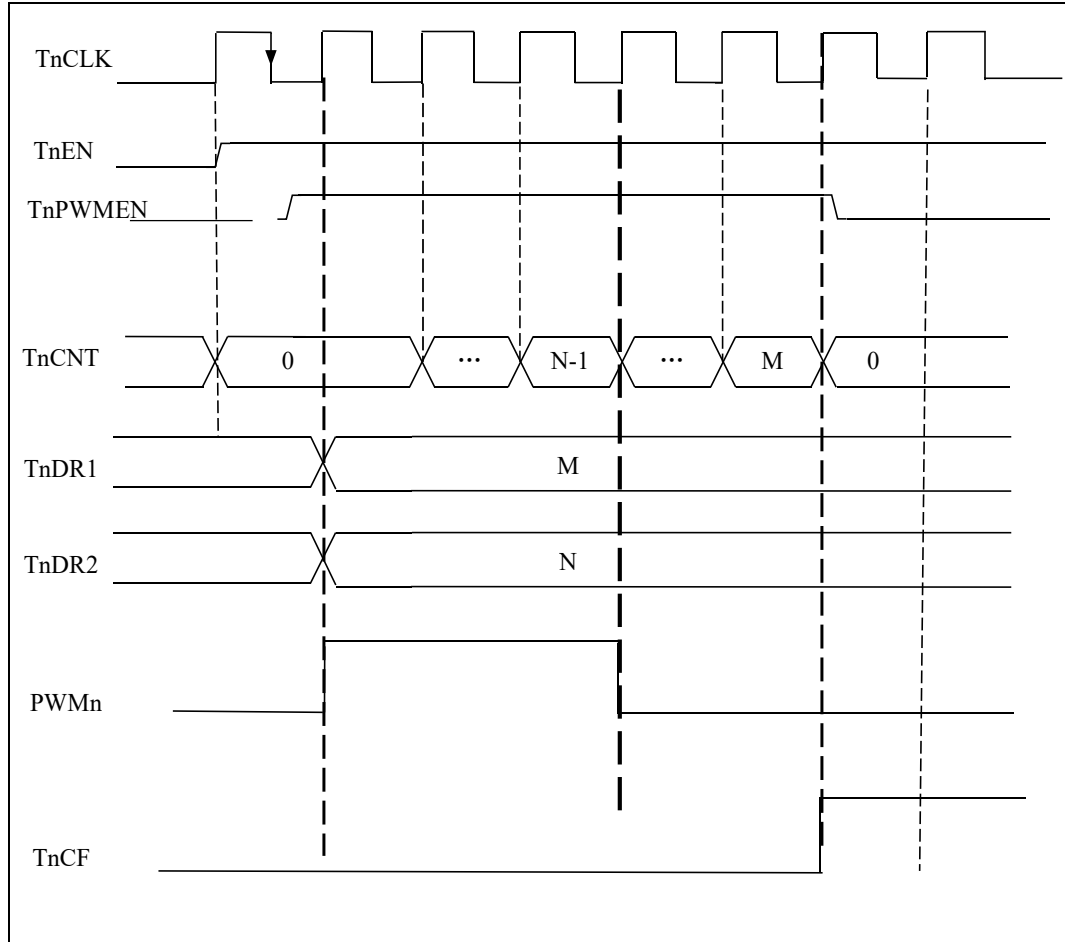


图 6-3 单脉冲 PWM 时序图

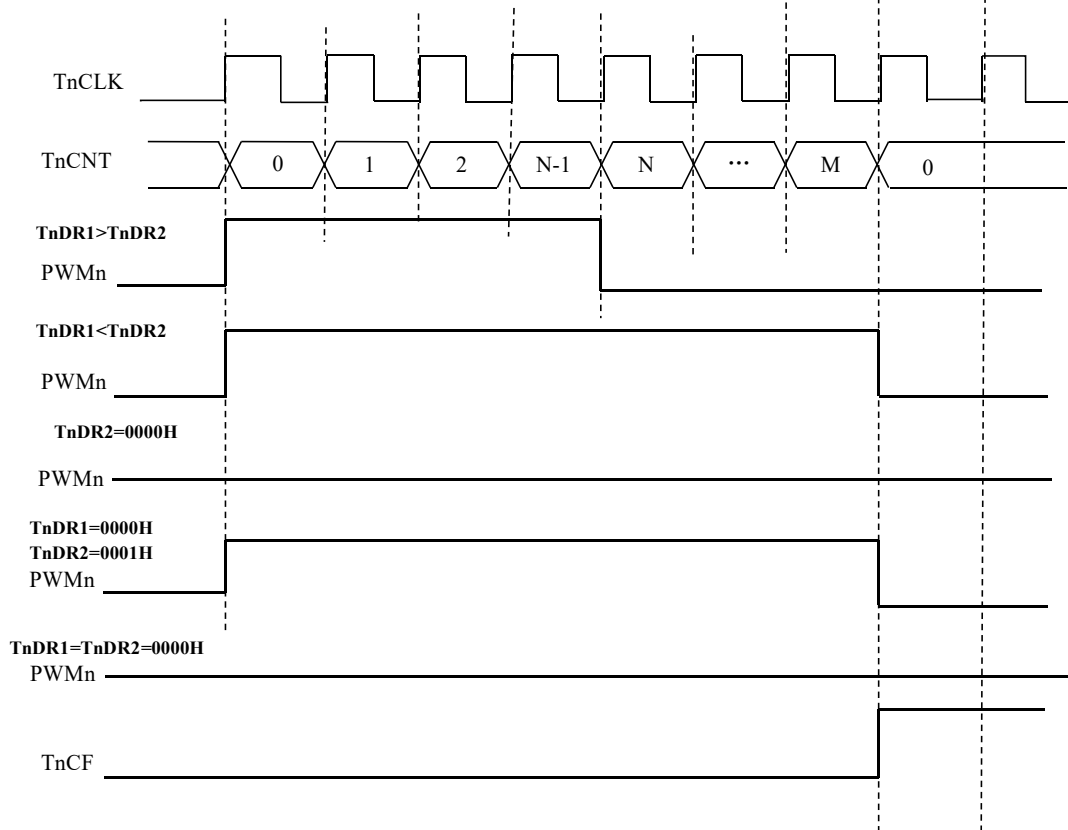


图 6-4 单脉冲 PWM 时序图

6.1.2.5、多脉冲 PWM 模式

多脉冲输出模式下，计数器在 TnEN 置位后就开始工作，不反相输出情况下（即 PWME 为 0），PWM 波输出高电平；每次计数值与（TnDR2-1）相等时，PWM 波输出翻转为低电平；每次计数值与 TnDR1 相等时，PWM 波输出再次翻转为高电平，产生匹配中断并清除计数值。

$$\text{PWM 周期} = (\text{TnDR1} + 1) \times \text{Tn Clock}$$

$$\text{PWM 占空比} = (\text{TnDR2}) \times \text{Tn Clock}$$

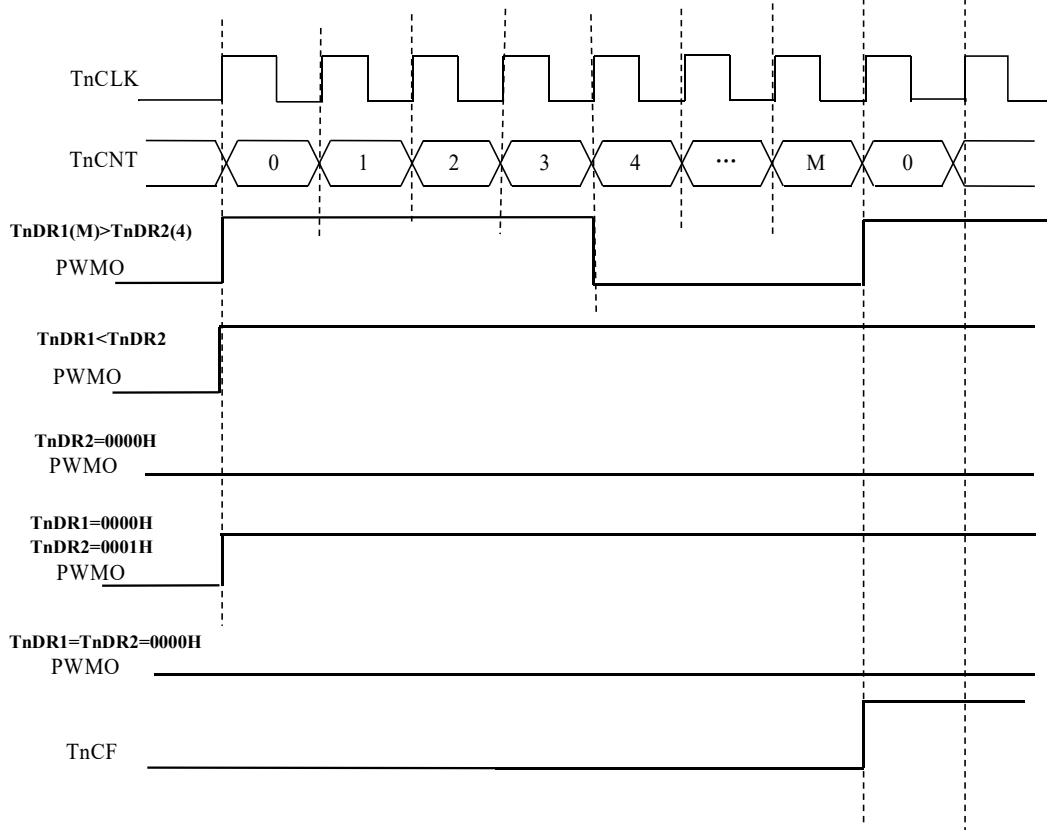


图 6-5 多脉冲 PWM 时序图

6.1.3、原理框图

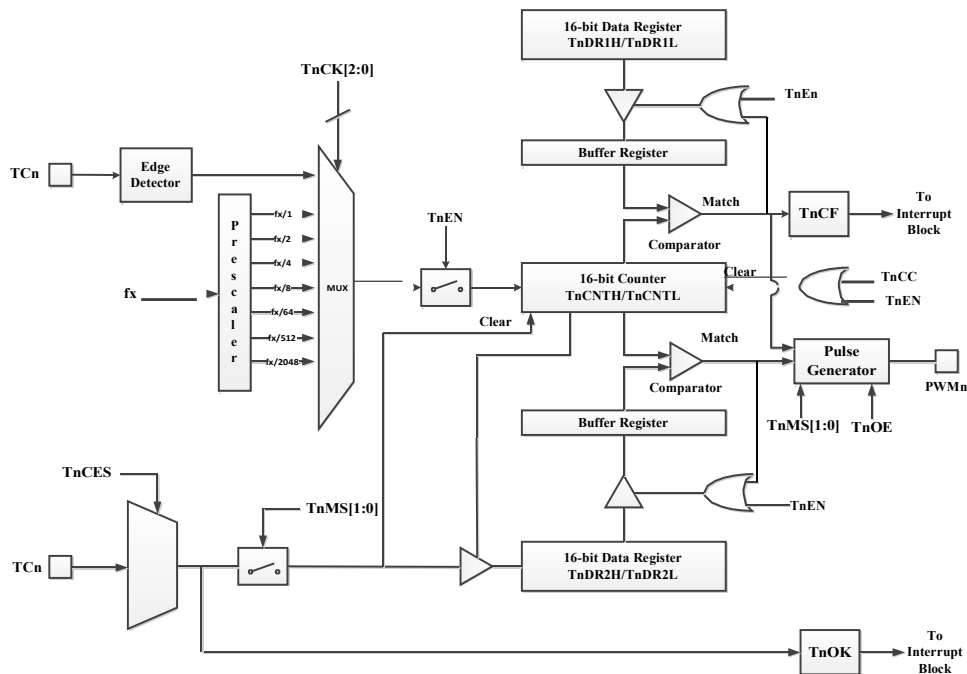


图 6-6 定时器框图



6.1.4、寄存器列表

表 6-1 定时器寄存器列表

寄存器名称	地址	描述	初始值
T0CR1	99H	定时器 0 控制寄存器 1	00H
T0CR2	9AH	定时器 0 控制寄存器 2	00H
T0DR1L	9BH	定时器 0 周期寄存器低 8 位	FFH
T0DR1H	9CH	定时器 0 周期寄存器高 8 位	FFH
T0DR2L	9DH	定时器 0 占空比寄存器低 8 位	FFH
T0DR2H	9EH	定时器 0 占空比寄存器高 8 位	FFH
T1CR1	A1H	定时器 1 控制寄存器 1	00H
T1CR2	A2H	定时器 1 控制寄存器 2	00H
T1DR1L	A3H	定时器 1 周期寄存器低 8 位	FFH
T1DR1H	A4H	定时器 1 周期寄存器高 8 位	FFH
T1DR2L	A5H	定时器 1 占空比寄存器低 8 位	FFH
T1DR2H	A6H	定时器 1 占空比寄存器高 8 位	FFH
T2CR1	B1H	定时器 2 控制寄存器 1	00H
T2CR2	B2H	定时器 2 控制寄存器 2	00H
T2DR1L	B3H	定时器 2 周期寄存器低 8 位	FFH
T2DR1H	B4H	定时器 2 周期寄存器高 8 位	FFH
T2DR2L	B5H	定时器 2 占空比寄存器低 8 位	FFH
T2DR2H	B6H	定时器 2 占空比寄存器高 8 位	FFH

6.1.5、寄存器说明

表 6-2 TnCR1(n=0~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnEN	TnPWMEN	TnMS[1:0]		-	TnCF	TnOK	TnCC
R/W	R/W	R/W	R/W	R/W	-	R/W0	R/W0	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TnEN	定时器使能位(n=0~2) 0: 定时器关闭 1: 定时器使能
6	TnPWMEN	单脉冲输出使能位 0: 单脉冲信号未输出, 计数器未开始工作 1: 单脉冲信号可以输出, 计数器开始计数 该位由软件置“1”, 单脉冲输出完毕后硬件自动清 0
5-4	TnMS[1:0]	定时器工作模式选择位(n=0~2) 00: 定时器/计数器模式 01: 捕捉测量模式 10: PWM 单脉冲模式 11: PWM 多脉冲模式
2	TnCF	定时器匹配中断(n=0~2)



		0: 未发生定时器匹配中断 1: 发生定时器匹配中断 该位由硬件自动置“1”，软件写“0”清0
1	TnOK	定时器捕捉完成标志位(n=0~2) 0: 定时器捕捉工作未完成 1: 定时器捕捉信号测量完成 该位由硬件自动置“1”，软件写“0”清0
0	TnCC	定时器计数器软件清0控制位(n=0~2) 0: 无影响 1: 清除定时器 Tn 的计数值（置“1”后一个系统周期后自动清0）

表 6-3 TnCR2(n=0~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnCK[2:0]			TnCAMS[1:0]		TnPOL	TnCES	TnOE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	TnCK[2:0]	定时器时钟分频选择位(n=0~2) 000: fx 001: fx/2 010: fx/4 011: fx/8 100: fx/64 101: fx/512 110: fx/2048 111: 外部时钟 TCn
4-3	TnCAMS[1:0]	捕捉模式选择位(n=0~2) 00: 测量输入信号周期 01: 测量输入信号高电平 10: 测量输入信号低电平 11: 保留
2	TnPOL	PWM 输出极性选择 0: PWM 输出波形不进行反相处理（默认输出低电平） 1: PWM 输出波形经过反相后输出
1	TnCES	Tn 外部时钟计数边沿选择(n=0~2) 0: 外部时钟上升沿定时器/计数器计数值改变 1: 外部时钟下降沿定时器/计数器计数值改变
0	TnOE	定时器输出使能(n=0~2) 0: 定时器输出关闭 1: 定时器输出使能



表 6-4 TnDR1L(n=0~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnDR1L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TnDR1L[7:0]	定时器周期寄存器低 8 位(n=0~2) 计数模式和脉冲发射模式下用于设定定时器的计数周期, 计数过程中对该寄存器 写值会写入到 TnLOAD1 寄存器(用户不可访问)中, 等待计数匹配后再加载到 TnDR1 中。

表 6-5 TnDR1H(n=0~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnDR1H[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TnDR1H[7:0]	定时器周期寄存器高 8 位(n=0~2) 计数模式和脉冲发射模式下用于设定定时器的计数周期, 计数过程中对该寄存器 写值会写入到 TnLOAD1 寄存器(用户不可访问)中, 等待计数匹配后再加载到 TnDR1 中。

表 6-6 TnDR2L(n=0~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnDR2L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TnDR2L[7:0]	定时器周期寄存器低 8 位(n=0~2) PWM 模式下用于设定定时器占空比的数值, 计数器计数时对该寄存器的改写通 过 TnLOAD2 寄存器(用户不可访问)缓存, 等待当前 PWM 信号传输完成, 即 计数匹配后再加载至 TnDR2 中。捕捉模式下用来存放测量结果的低 8 位。

表 6-7 TnDR2H(n=0~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnDR2H[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TnDR2H[7:0]	定时器周期寄存器高 8 位(n=0~2)



		PWM 模式下用于设定定时器占空比的数值, 计数器计数时对该寄存器的改写通过 TnLOAD2 寄存器 (用户不可访问) 缓存, 等待当前 PWM 信号传输完成, 即计数匹配后再加载至 TnDR2 中。捕捉模式下用来存放测量结果的高 8 位。
--	--	--

6.2、高级定时器

6.2.1、特性

高级定时器 T5 为 12-bit 加法计数器, 具有 6 通道独立输出的 PWM 模式, 以及可用 6 通道组成 3 路独立的互补输出和死区控制。

- 12-bit 定时/计数模式
内部 12-bit 计数器, 加法计数模式, 依次加 1, 计数达到 T5DR1 时产生中断标志 T5CF, 计数器 T5CNT 清 0;
- 多种时钟分频选择
- 12-bit 多脉冲 PWM 模式
T5DR0 为 6 通道公用的 PWM 的周期, T5DR1~6 可设置通道 1~6 的 PWM 占空比, 6 个通道可输出占空比不同的独立 PWM 波形;
- 通过配置 T5DR2L, T5DR4L, T5DR6L, 可调整 PWM 输出死区宽度大小。
- 匹配中断——T5CF

6.2.2、功能说明

6.2.2.1、时钟选择

配置 T5CR2 中的 T5CK[2:0]控制位, 可选择系统时钟 fx 分频得到的 fx/2, fx/4, fx/8, fx/64, fx/256, fx/2048。

6.2.2.2、定时器模式

计数器在 T5EN 置位后就开始工作, 每次计数值与 T5DR0 相等时, 产生匹配中断并清除计数值, 同时置位 T5CF 中断信号。

该定时器同时包含重载功能。当 T5EN 为 0, 定时器处于关闭时, 此时写入的 T5DR1 值会立即加载到 T5load0, 作为计数器的溢出周期; 而在 T5EN 为 1, 定时器正常工作时, 则会在下一次计数溢出后将 T5DR1 值加载到 T5load0。

定时模式周期 = $(T5DR0 + 1) \times T5 \text{ clock}$

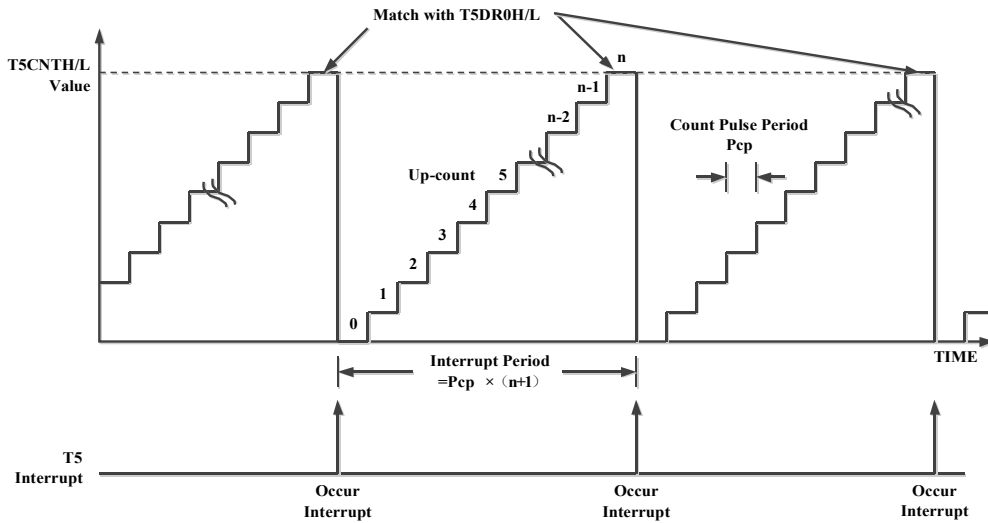


图 6-7 T5 定时器示例

6.2.2.3、多脉冲 PWM 模式

以通道 1 为例，在多脉冲输出模式下，计数器在 T5EN 置位后就开始工作，不反相输出情况下（即 PWME 为 0），PWM 波输出高电平；每次计数值与（T5DR1-1）相等时，PWM 波输出翻转为低电平；每次计数值与 T5DR0 相等时，PWM 波输出再次翻转为高电平，产生匹配中断 T5CF 并清除计数值。

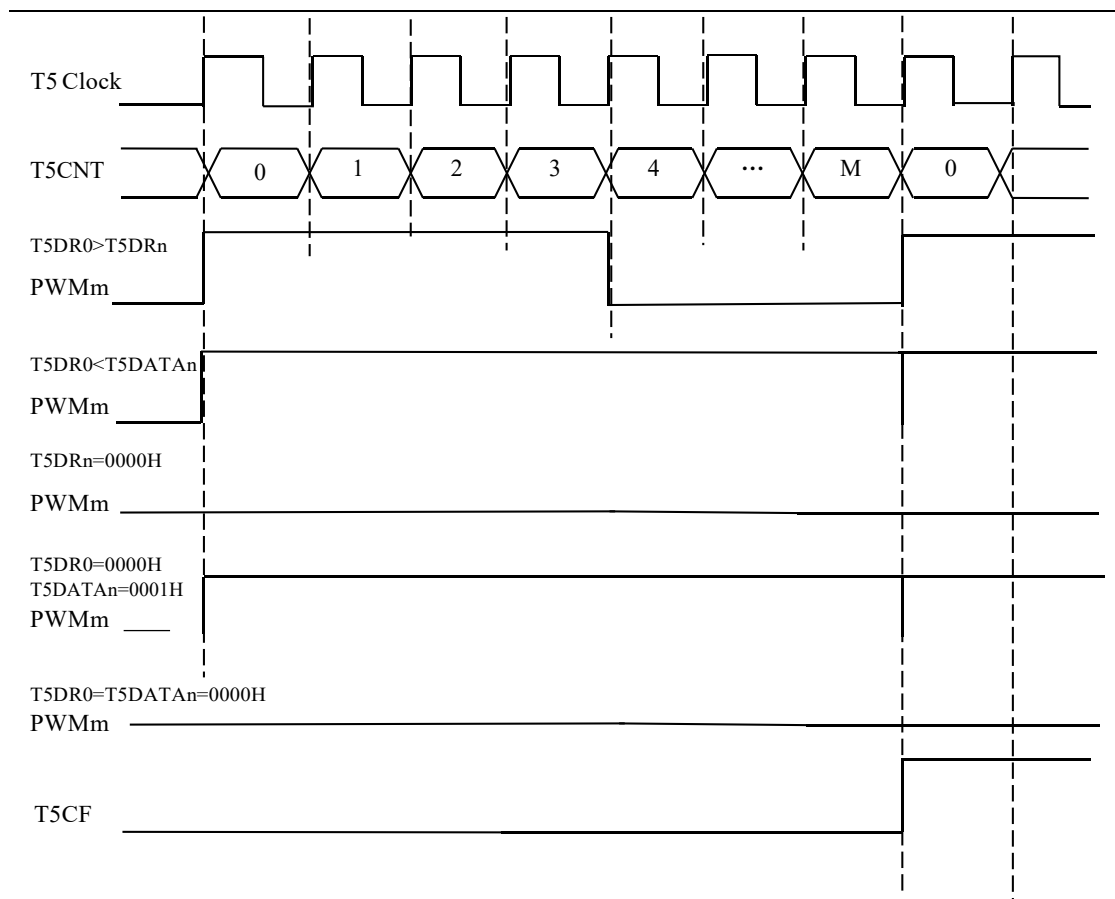


图 6-8 多脉冲 PWM 时序图

注：图中 n=1、2、3、4、5、6，依次对应 m=A、B、C、D、E、F；T5CF 标志需软件清 0。

6.2.2.4、互补输出

该定时器一共有 6 路 PWM 输出。当选择独立输出时，输出的 6 路 PWM 波信号由各自的占空比控制寄存器控制其占空比，周期相同，都由周期寄存器控制。当选择互补输出时，通道 1、2，通道 3、4，通道 5、6 分别组成 3 组互补输出，此时通道 2、4、6 的占空比控制低寄存器为对应互补信号的死区宽度大小寄存器，并分别输出通道 1、3、5 输出信号的互补信号。

以通道 1、2 为例，当打开互补输出使能位 P2MS，通道 2 的波形是通道 1 的互补波形，即此时的通道 2 的占空比寄存器不再控制该通道 PWM 的输出。

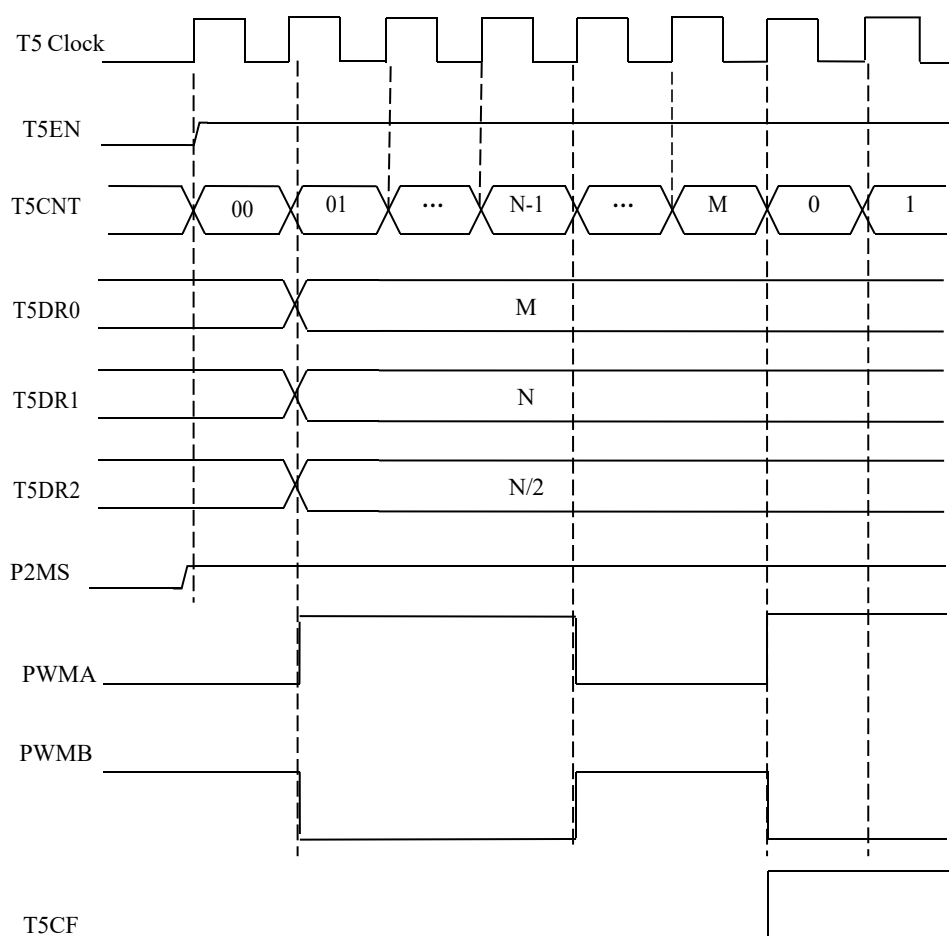


图 6-9 互补输出示例

注: T5CF 标志需软件清 0。

6.2.2.5、死区控制

以通道 1、2 为例: 当配置定时器输出插入死区使能位 C12DE, 配置通道 1、2 输出死区插入边沿控制位 C12DS 来选择插入死区边沿, 设置 T5DR2L 寄存器为插入死区宽度大小。(死区宽度寄存器为开启互补后的 T5DR2L, T5DR4L, T5DR6L) 其中死区

宽度算法如下:

假设 DT 表示其死区宽度, Tck 为当前系统时钟, DTG 为死区宽度寄存器

$$DTG[7:5] = 0xx \Rightarrow DT = DTG[7:0] * Tck \quad (D1)$$

$$DTG[7:5] = 10x \Rightarrow DT = (64 + DTG[5:0]) * (Tck * 2) \quad (D2)$$

其余无死区

举例: 若当前 Tck 为 62.5ns (16MHz), 可能的死区时间为: DTG[7:0]

= 0h 到 7Fh, 0 到 7937.5ns, 步长时间为 62.5ns (参考 D1)

DTG[7:0] = 80h 到 BFh, 8μs 到 15875ns, 步长时间为 125ns (参考 D2)

DTG[7:0] = C0h 到 DFh, 无死区。

以下是死区宽度小于占空比时, 在原波形的上升沿和下降沿插入死区后的输出波形



PWMA 和其互补波形 PWMB。

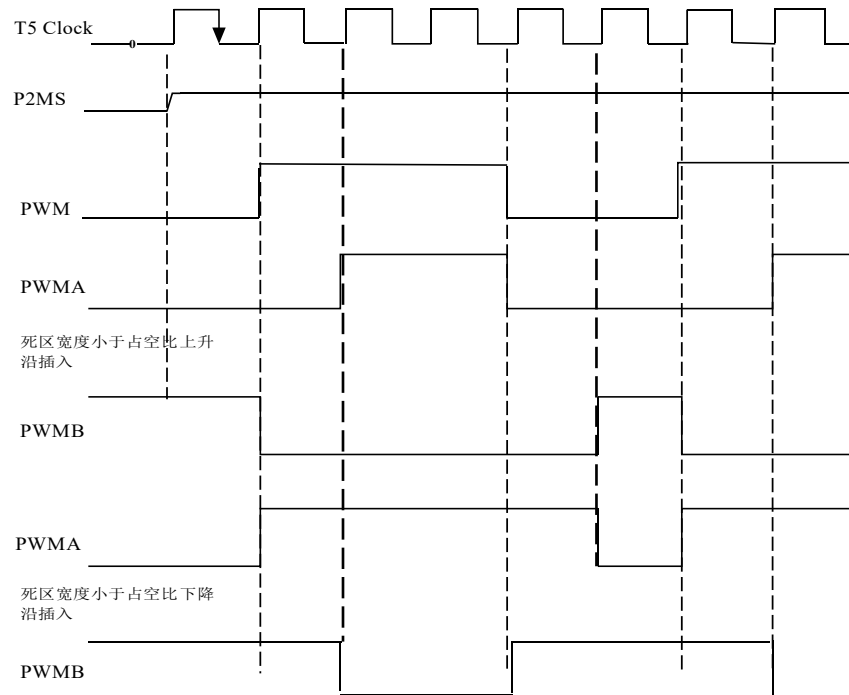


图 6-10 死区宽度示例（死区宽度小于占空比）



以下是死区宽度大于占空比时，在原波形 PWM 的上升沿和下降沿插入死区后的输出波形。其中上升沿插入波形与 PWM 同向，而下降沿插入的波形则是 PWM 的互补波形。

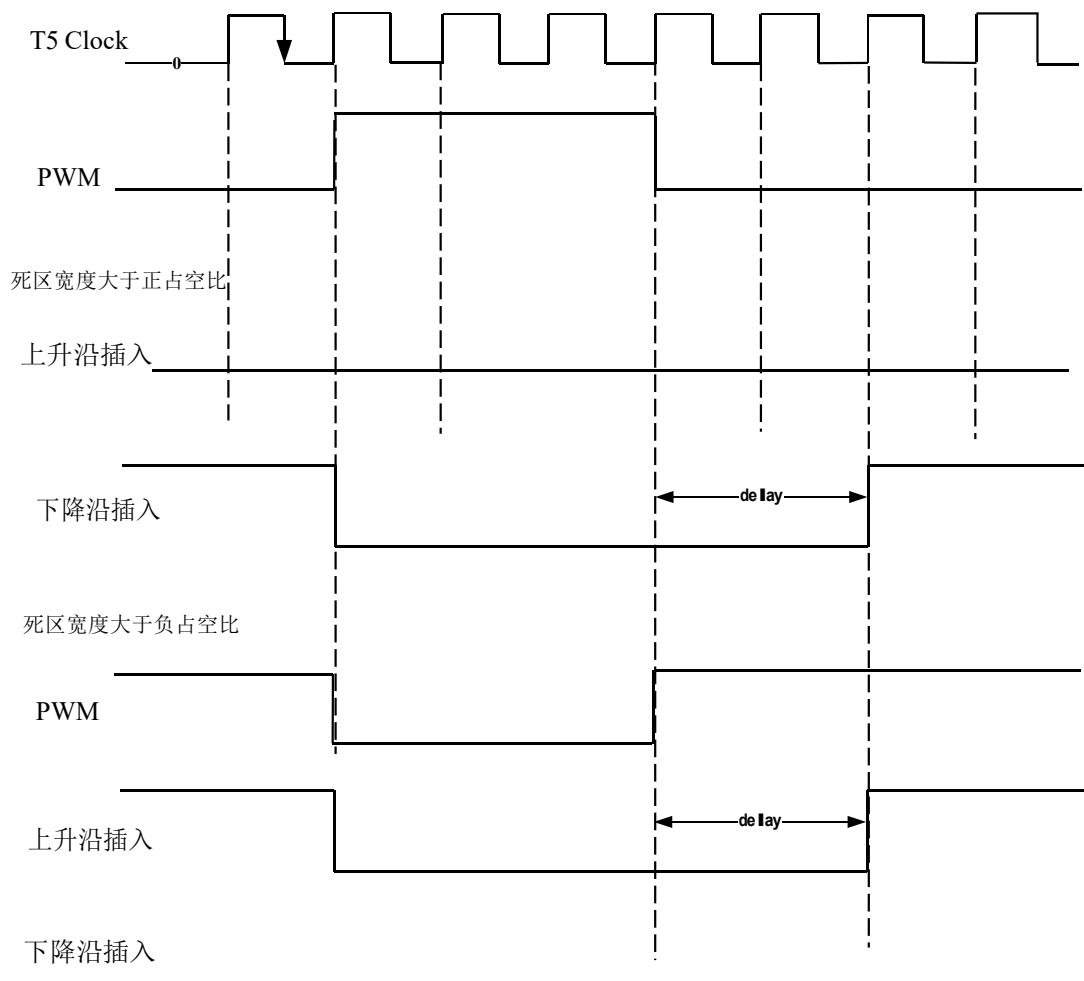


图 6-11 死区宽度示例（死区宽度大于占空比）

图 6-12 T5 定时器/计数器框图



图中 $n=1, 2, 3, 4, 5, 6$, 依次对应 $m=A, B, C, D, E, F$



6.2.3、寄存器列表

表 6-8 高级定时器寄存器列表

寄存器名称	地址	描述	初始值
T5PWMOE	41E2H	定时器 5 通道输出使能寄存器	00H
T5DCR1	41E3H	定时器 5 死区控制寄存器 1	00H
T5DCR2	41E4H	定时器 5 死区控制寄存器 2	00H
T5DR0L	41E6H	定时器 5 周期寄存器低 8 位	FFH
T5DR0H	41E7H	定时器 5 周期寄存器高 8 位	FFH
T5DR1L	41E9H	定时器 5 通道 1 占空比寄存器低 8 位	FFH
T5DR1H	41EAH	定时器 5 通道 1 占空比寄存器高 4 位	0FH
T5DR2L	41EBH	定时器 5 通道 2 占空比寄存器低 8 位	FFH
T5DR2H	41ECH	定时器 5 通道 2 占空比寄存器高 4 位	0FH
T5DR3L	41EDH	定时器 5 通道 3 占空比寄存器低 8 位	FFH
T5DR3H	41EEH	定时器 5 通道 3 占空比寄存器高 4 位	0FH
T5CR1	41EFH	定时器 5 控制寄存器 1	00H
T5DR4L	41F1H	定时器 5 通道 4 占空比寄存器低 8 位	FFH
T5DR4H	41F2H	定时器 5 通道 4 占空比寄存器高 4 位	0FH
T5DR5L	41F3H	定时器 5 通道 5 占空比寄存器低 8 位	FFH
T5DR5H	41F4H	定时器 5 通道 5 占空比寄存器高 4 位	0FH
T5DR6L	41F5H	定时器 5 通道 6 占空比寄存器低 8 位	FFH
T5DR6H	41F6H	定时器 5 通道 6 占空比寄存器高 4 位	0FH
T5CR2	41F7H	定时器 5 控制寄存器 2	00H

6.2.4、寄存器说明

表 6-9 T5CR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5EN	-	T5MS[1:0]		-	T5CF	-	T5CC
R/W	R/W	-	R/W	R/W	-	R/W0	-	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	T5EN	T5 工作使能 0: 定时器禁止工作 1: 定时器开始工作
5-4	T5MS[1:0]	定时器工作模式 00: 定时器模式 01: 保留 10: 保留 11: PWM 多脉冲模式
2	T5CF	定时器匹配中断 (硬件置位, 软件复位) 0: 未发生定时器匹配中断 1: 发生定时器匹配中断
0	T5CC	清除 T5 计数器



		0: 无影响 1: 清除定时器 T5 的计数值 (T5 计数器清 0 后该位自动清 0)
--	--	---

表 6-10 T5CR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5CK[2:0]			-	-	-	-	-
R/W	R/W	R/W	R/W	-	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	T5CK[2:0]	定时器时钟分频选择位 000: fx 001: fx/2 010: fx/4 011: fx/8 100: fx/64 101: fx/512 110: fx/2048 111: 保留

表 6-11 T5PWMOE 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	PWMOE6	PWMOE5	PWMOE4	PWMOE3	PWMOE2	PWMOE1
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5	PWMOE6	通道 6 PWM 输出使能 0: 通道 6 不输出 PWM 信号, 输出始终保持为 0 1: 通道 6 输出 PWM 信号
4	PWMOE5	通道 5 PWM 输出使能 0: 通道 5 不输出 PWM 信号, 输出始终保持为 0 1: 通道 5 输出 PWM 信号
3	PWMOE4	通道 4 PWM 输出使能 0: 通道 4 不输出 PWM 信号, 输出始终保持为 0 1: 通道 4 输出 PWM 信号
2	PWMOE3	通道 3 PWM 输出使能 0: 通道 3 不输出 PWM 信号, 输出始终保持为 0 1: 通道 3 输出 PWM 信号
1	PWMOE2	通道 2 PWM 输出使能 0: 通道 2 不输出 PWM 信号, 输出始终保持为 0 1: 通道 2 输出 PWM 信号
0	PWMOE1	通道 1 PWM 输出使能



		0: 通道 1 不输出 PWM 信号, 输出始终保持为 0 1: 通道 1 输出 PWM 信号
--	--	--

表 6-12 T5DCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P6MS	P4MS	C56DS	C56DE	C34DS	C34DE	C12DS	C12DE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	P6MS	通道 6 PWM 模式选择 0: 独立通道 1: 与同道 5 组成互补输出
6	P4MS	通道 4 PWM 模式选择 0: 独立通道 1: 与同道 3 组成互补输出
5	C56DS	通道 56 输出死区插入边沿控制位 (仅互补模式有效) 0: 定时器输出主波形下降沿插入死区 1: 定时器输出主波形上升沿插入死区
4	C56DE	通道 56 输出死区控制使能位 (仅互补模式有效) 0: 通道 56 输出不插入死区 1: 通道 56 输出插入死区
3	C34DS	通道 34 输出死区插入边沿控制位 (仅互补模式有效) 0: 定时器输出主波形下降沿插入死区 1: 定时器输出主波形上升沿插入死区
2	C34DE	通道 34 输出死区控制使能位 (仅互补模式有效) 0: 通道 34 输出不插入死区 1: 通道 34 输出插入死区
1	C12DS	通道 12 输出死区插入边沿控制位 (仅互补模式有效) 0: 定时器输出主波形下降沿插入死区 1: 定时器输出主波形上升沿插入死区
0	C12DE	通道 12 输出死区控制使能位 (仅互补模式有效) 0: 通道 12 输出不插入死区 1: 通道 12 输出插入死区



表 6-13 T5DCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	P2MS	C6PWM	C5PWM	C4PWM	C3PWM	C2PWM	C1PWM
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6	P2MS	通道 2 PWM 模式选择 0: 独立通道 1: 与通道 1 组成互补输出
5	C6PWM	通道 6 PWM 输出极性选择位 0: 作为独立通道时输出信号不反相, 互补输出时输出与参考信号相同 PWM 波 1: 作为独立通道时输出信号反相, 互补输出与参考信号反相的 PWM 波
4	C5PWM	通道 5 PWM 输出极性选择位 0: 输出 PWM 信号不反相 1: 输出 PWM 信号反相
3	C4PWM	通道 4 PWM 输出极性选择位 0: 作为独立通道时输出信号不反相, 互补输出时输出与参考信号相同 PWM 波 1: 作为独立通道时输出信号反相, 互补输出与参考信号反相的 PWM 波
2	C3PWM	通道 3 PWM 输出极性选择位 0: 输出 PWM 信号不反相 1: 输出 PWM 信号反相
1	C2PWM	通道 2 PWM 输出极性选择位 0: 作为独立通道时输出信号不反相, 互补输出时输出与参考信号相同 PWM 波 1: 作为独立通道时输出信号反相, 互补输出与参考信号反相的 PWM 波
0	C1PWM	通道 1 PWM 输出极性选择位 0: 输出 PWM 信号不反相 1: 输出 PWM 信号反相

表 6-14 T5DR0H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR0H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR0H[3:0]	定时器周期寄存器高 4 位 定时模式和脉宽调制模式下用于设定定时器的计数周期, 计数过程中对该寄存器写值会写入到 T5LOAD0 寄存器, 等待计数匹配后再加载到 T5DR0 中。



表 6-15 T5DR0L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR0L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR0L[7:0]	定时器周期寄存器低 8 位 定时模式和脉宽调制模式下用于设定定时器的计数周期，计数过程中对该寄存器的改写会写入到 T5LOAD0 寄存器，等待计数匹配后再加载到 T5DR0 中。

表 6-16 T5DR1H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR1H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR1H[3:0]	定时器通道 1 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 1 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA1 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR1 中。互补模式为通道 12 的占空比寄存器高 4 位。

表 6-17 T5DR1L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR1L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR1L[7:0]	定时器通道 1 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 1 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA1 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR1 中。互补模式为通道 12 的占空比寄存器低 8 位。

表 6-18 T5DR2H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR2H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR2H[3:0]	定时器通道 2 占空比控制寄存器高 4 位



		PWM 模式下用于控制通道 2 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA2 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR2 中
--	--	---

表 6-19 T5DR2L

Bit	7	6	5	4	3	2	1	0
Name	T5DR2L[7:0]							
R/W	R/W							
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR2L[7:0]	定时器通道 2 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 2 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA2 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR2 中，互补模式为通道 12 的死区宽度寄存器

表 6-20 T5DR3H

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR3H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR3H[7:0]	定时器通道 3 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 3 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA3 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR3 中。互补模式为通道 34 的占空比寄存器高 4 位。

表 6-21 T5DR3L

Bit	7	6	5	4	3	2	1	0
Name	T5DR3L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR3L[7:0]	定时器通道 3 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 3 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA3 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR3 中。互补模式为通道 34 的占空比寄存器低 8 位。



表 6-22 T5DR4H

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR4H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR4H[3:0]	定时器通道 4 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 4 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LODA4 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR4 中。

表 6-23 T5DR4L

Bit	7	6	5	4	3	2	1	0
Name	T5DR4L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR4L[7:0]	定时器通道 4 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 4 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LODA4 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR4 中, 互补模式为通道 34 的死区宽度寄存器。

表 6-24 T5DR5H

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR5H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR5H[3:0]	定时器通道 5 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 5 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LODA5 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR5 中, 互补模式为通道 56 的死区占空比寄存器高 4 位。

表 6-25 T5DR5L

Bit	7	6	5	4	3	2	1	0
Name	T5DR5L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
---	----	----



7-0	T5DR5L[7:0]	定时器通道 5 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 5 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA5 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR5 中，互补模式为通道 56 的死区占空比寄存器低 8 位。
-----	-------------	--

表 6-26 T5DR6H

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR6H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR6H[3:0]	定时器通道 6 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 6 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA6 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR6 中。

表 6-27 T5DR6L

Bit	7	6	5	4	3	2	1	0
Name	T5DR6L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR6L[7:0]	定时器通道 6 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 6 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LODA6 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR6 中，互补模式为通道 56 的死区宽度寄存器 8 位。

6.3、看门狗

6.3.1、特性

看门狗复位是系统的一种保护设置。看门狗由 8 位计数器和一个预分频器构成，可作为定时器独立运行或者产生看门狗复位。在正常状态下，由程序将看门狗定时器清 0。若出错，系统处于未知状态，看门狗定时器溢出系统复位。看门狗结构图如下：

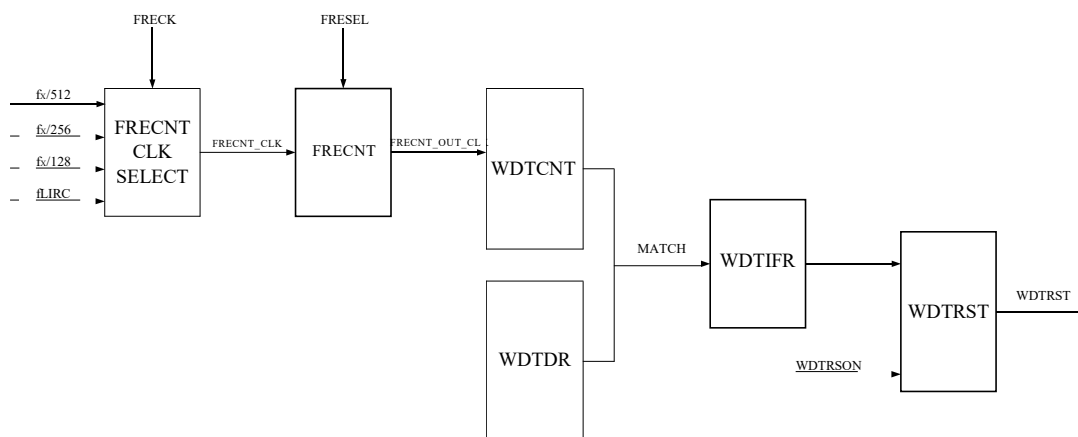


图 6-14 看门狗定时器框图

$$\text{Watchdog timeout interval} = (1 + \text{WDTDR}[7:0]) \times 1 / (\text{F}_{\text{FRECENT CLK}}) \times 1 / (\text{F}_{\text{FRECENT OUT CLK}})$$

6.3.2、寄存器列表

表 6-28 WDT 寄存器列表

寄存器名称	地址	描述	初始值
WDTDR	8AH	WDT 溢出值寄存器	FFH
WDTCNT	8AH	WDT 计数器	00H
FRECR	8EH	WDT 预分频控制寄存器	01H
FRECNT	8FH	WDT 预分频计数器	00H
WDTCR	92H	WDT 控制寄存器	00H

6.3.3、寄存器说明

表 6-29 WDTDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WDTDR[7:0]							
R/W	W	W	W	W	W	W	W	W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	WDTDR[7:0]	WDT 数据寄存器 设置计数周期，当 WDTCNT 计数到预置的 WDTDR 时溢出

表 6-30 WDTCNT 寄存器



Bit	7	6	5	4	3	2	1	0
Name	WDCNT[7:0]							
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	WDCNT[7:0]	WDT 计数器 读 WDTDR 返回 WDCNT 计数值

表 6-31 FRECR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	FRECK[1:0]		-	FRECLR	FRESEL[2:0]		
R/W	-	R/W	R/W	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	1

位	字段	描述
6-5	FRECK[1:0]	预分频器时钟选择控制位 00: $f_x/512$ 01: $f_x/256$ 10: $f_x/128$ 11: f_{LIRC}
3	FRECLR	预分频软件清 0 0: 无效 1: 预分频计数器清 0 (一个时钟周期后该位自动复位)
2-0	FRESEL[2:0]	预分频器分频选择位 000: 2 分频 001: 4 分频 010: 8 分频 011: 16 分频 100: 32 分频 101: 64 分频 110: 128 分频 111: 256 分频



表 6-32 FRECNT 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FRCNT[7:0]							
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	FRCNT[7:0]	预分频计数器

表 6-33 WDTCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WDTEN	WDTRSON	WDTCL	-	-	-	-	WDTIFR
R/W	R/W	R/W	W	-	-	-	-	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	WDTEN	WDT 使能 0: WDT 模块关闭 1: WDT 模块使能
6	WDTRSON	WDT 工作模式选择 0: WDT 模块作为 8-bit 独立运行定时器 1: WDT 模块产生复位信号
5	WDTCL	0: 无影响 1: WDT 计数器清 0, 3 个 WDT 时钟周期后该位自动清除
0	WDTIFR	WDT 中断标志位 0: 没有中断产生 1: 产生 WDT 中断 该标志位置 位后软件写“0”清除



6.4、WT

6.4.1、特性

WT 具有实时时钟操作功能，内部结构由时钟选择电路，计数电路，输出选择电路和控制寄存器组成。在选择 32.768KHz 外部晶振时，可以进行准确计时。WTCR 寄存器用来控制时钟输入，输出间隔，清除 WT 计数和设置 WTEN 使能位，为了提高分辨率 WT 计数器可以组成 22 位计数器，包括低 14 位和高 8 位二进制计数器，WTDR 寄存器用来设置 WT 的中断间隔值，读 WTDR 寄存器返回 8 位计数器的值。

- 14 位预分频计数器，用于产生 2KHz 时钟
- 8 位 WT 计数器，最长可计 128 秒
- 多种时钟选择： f_{LXT} 、 f_{LIRC} 、 $f_x/256$ 、 $f_x/512$
- 中断间隔选择：
 $fwck/2^7$ 、 $fwck/2^{13}$ 、 $fwck/2^{14}$ 、 $fwck/(2^{14} \times (8\text{bit WTDR value} + 1))$
- 计数溢出产生中断
- 具有软件复位功能

6.4.2、工作方式

6.4.2.1、14 位计数器模式

当 $WTIN \neq 11$ 时，WT 为 14bit 计数器，由 WTCR 寄存器中的 WTCK 选择不同时钟分频。当计数溢出后 WTIFR 标志位置位，WTIFR 标志位可软件写“0”清除该标志位。

6.4.2.2、22 位计数器模式

配置 $WTIN = 11$ 时，WT 为 22 位计数器，低 14 位的溢出信号作为高八位的计数时钟，此时当高八位计数器计数到与数据寄存器的值一致时(即匹配信号 match 拉高)，中断标志位置起，同时在下一个计数时钟到来时，高八位计数器会清 0，此后每隔 $2^{14} \times (7\text{ bit wtdr value} + 1)$ 个计数时钟中断标志位都会被置起。

6.4.3、原理框图

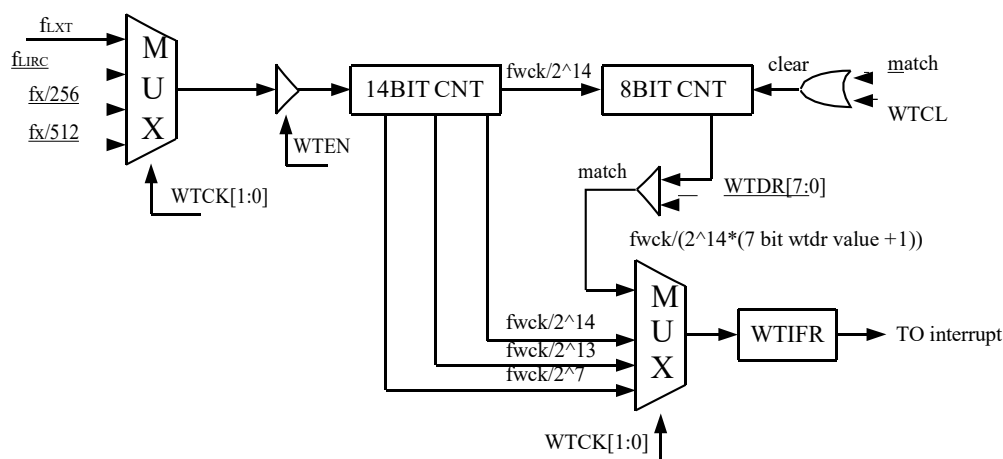


图 6-15 WT 计数器原理框图



6.4.4、寄存器列表

表 6-34 WT 寄存器列表

寄存器名称	地址	描述	初始值
WTDR	8BH	WT 数据寄存器	FFH
WTCNT	8BH	WT 计数器寄存器	00H
WTCR	93H	WT 控制寄存器	00H

6.4.5、寄存器说明

表 6-35 WTDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WTDR[7:0]							
R/W	W	W	W	W	W	W	W	W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	WTDR[7:0]	22 位计数器模式溢出周期

表 6-36 WTCNT 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WTCNT[7:0]							
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	WTCNT[7:0]	WT 计数器

表 6-37 WTCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WTEN	-	WTCL	WTIFR	WTIN[1:0]		WTCK[1:0]	
R/W	R/W	-	W	R/W0	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	WTEN	WT 模块使能位 0: WT 模块关闭 1: WT 模块使能
5	WTCL	WT 软件复位 0: 无效 1: WT 计数器清 0 该位有效仅清除 RTC 高 8 位计数器计数值, 低 14 位计数器计数值只能关闭 WT 或者由系统复位清除
4	WTIFR	WT 溢出标志位



		0: 无效 1: WT 计数溢出 该标志位 由软件写“0”清0
3-2	WTIN[1:0]	WT 模块中断间隔选择 00: $fwck/2^7$ 01: $fwck/2^{13}$ 10: $fwck/2^{14}$ 11: $fwck/(2^{14} \times (7 \text{ bit WTDR value} + 1))$
1-0	WTCK[1:0]	WT 模块时钟选择 00: f_{LXT} 01: $fx/256$ 10: $fx/512$ 11: f_{LIRC}



6.5、异步收发器 UART

6.5.1、特性

芯片共含 2 个相同的异步收发器: UART1/2。UART 模块通过两个引脚与其他设备连接在一起, UART 双向通讯需要两个引脚: 接收数据输入引脚(UARTRX)和发送数据输出引脚(UARTTX), UART 采用过采样技术来区别数据和噪声从而恢复数据。

- 全双工异步串行通信
- 具有高精度波特率产生模块, 波特率可编程支持波特率微调
- 可配置 8bit 或 9bit 数据长度, 可配置的 1 或 2 个停止位
- 单独的发送和接收使能控制
- 支持多处理器通信
- STOP 模式下 RX 引脚唤醒
- 可进行软件复位操作

6.5.2、功能说明

6.5.2.1、数据格式

UART 通过 TX 引脚发送数据, 由 RX 引脚接收数据。数据可以由 UARTCR1 中的 M 控制位选择 8bit 或 9bit 数据格式, 具有可编程的奇偶校验使能位和可编程的停止位个数。

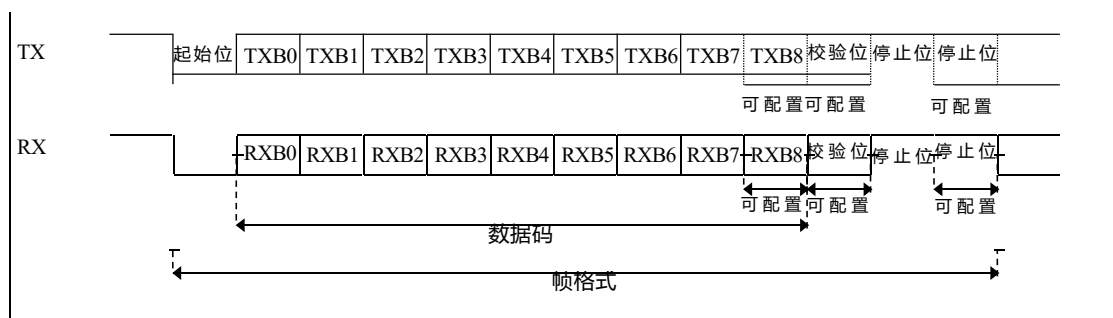


图 6-16 UART 数据格式图

6.5.2.2、发送器

发送器根据 M 位的状态发送 8 位或 9 位的数据字。当 M 位置 1, 字长为 9 位, 并且第九位(MSB)应该写入寄存器 UARTCR1 的 T8 位, 当发送使能位(TEN)被设置时, 发送移位寄存器中的数据在 TX 脚上输出。

6.5.2.3、接收器

UART 可以接收 8 位或 9 位的数据字。如果 M 位置 1, 字长为 9 位, 其中 MSB 存放在寄存器 UARTCR1 的 R8 位, 在 UART 接收期间, 数据的最低有效位首先从 RX 脚移进。在此模式里, UARTDR 寄存器有一个缓冲器(RDR), 位于内部总线和接收移位寄存器之间。

6.5.2.4、高精度波特率发生器

接收器和发送器的波特率可按照下面的公式通过配置 16 位除法器 UARTDIV 来设置:



$$BaudRate = \frac{Fclk}{16 \times (2^{10} - UARTBD) + Fraction}$$

UARTBD = UARTBRR2[5:4] + UARTBRR1[7:0]

Fraction = UARTBRR2[3:0]

UART_DIV 是一个无符号的整数, 存储在寄存器 BRR1 和 BRR2 中。

例: Fclk = 16MHz, 需要得到 115200Hz 的波特率, UARTBD 和 Fraction 值计算方法如下:

$16000000/115200/16 = 8.6805$

UARTBD = 1024 - 8 = 1016

由 BaudRate 计算公式: $115200 = 16000000/(16 \times 8 + Fraction)$

得到: Fraction = 10.88 ≈ 11

10'd1016 = 8'h3F8, 10'd11 = 8'hB; 故 UARTBRR1 = 8'hF8, UARTBRR2 = 8'h3B

波特计数器会在对寄存器 BRR1 写入新值时更新为新的波特率寄存器值, 应当在写寄存器 BRR1 前, 先写寄存器 BRR2。

表 6-38 波特率设置举例

Baud Rate	fx=16MHz			fx=8MHz		
	UARTBRR1	UARTBRR2	ERROR	UARTBRR1	UARTBRR2	ERROR
2400	0x60	0x2A	0.01%	0x30	0x35	0.01%
4800	0x30	0x35	0.01%	0x98	0x33	-0.02%
9600	0x98	0x33	-0.02%	0xCC	0x31	0.04%
14.4k	0xBB	0x37	0.01%	0xDE	0x3C	-0.08%
19.2k	0xCC	0x31	0.04%	0xE6	0x31	-0.08%
28.8k	0xDE	0x3C	-0.08%	0xEF	0x36	-0.08%
38.4k	0xE6	0x31	-0.08%	0xF3	0x30	0.16%
57.6k	0xEF	0x36	-0.08%	0xF8	0x3B	-0.08%
115.2k	0xF8	0x3B	-0.08%	0xFC	0x35	0.64%
230.4k	0xFC	0x35	0.64%	0xFE	0x33	-0.79%

6.5.2.5、奇偶校验奇偶校验控制(发送时生成一个奇偶位, 接收时进行奇偶校验)可以通过设置 UARTCR1

寄存器上的 PCEN 位而激活。此时数据帧的格式为:

|起始位|8/9 位数据|奇偶校验位|1/2 位停止位 接收模式: 如果奇偶

校验失败, UARTSR 寄存器中的 PE 标志被置“1”, 并且如果

UARTCR1 寄存器的 PIE 在被预先置 1 的话, 会产生中断。

发送模式: 如果 UARTCR1 的 PCEN 位被置位, 则在数据的 MSB 位发送后, 将校验位发送出去(根据 PS 值来选择偶校验还是奇校验), 之后再发送停止位。



6.5.2.6、多处理器通讯在多处理器配置中, 只有被寻址的接收者被激活, 才接收随后的数据, 这样就可以减少

由未被寻址的接收器的参与带来的多余的 UART 服务开销。多处理器通信模式下, 未被寻址的设备处于静默模式。在静默模式里:

- 任何接收状态位都不会被设置
- 所有接收中断被禁止
- UARTCR1 寄存器中的 RWU 位被置 1

在多处理器通信模式里, 如果数据 MSB 位是 1, 该字节被认为是地址, 否则被认为是数据。在一个地址字节中, 目标接收器的地址被放在 4 个 LSB 中。这个 4 位地址被接收器同它自己地址做比较, 接收器的地址被编程在 UARTCR2 寄存器的 ADDR 位域中。

6.5.2.7、标志位

- 发送缓冲器空标志(TXE)

当 UARTDR 寄存器中的数据被硬件转移到移位寄存器的时候, 该位被硬件置位。如果 TIE 位为 1, 则产生中断, 对 UARTDR 寄存器的写操作会使该位清 0。

- 接收缓冲器非空(RXNE)

当移位寄存器中的数据被转移到 UART_RDR 寄存器中时该位被硬件置位, 如果 RIE 为 1 则产生中断, 软件写“0”清 0 该标志位。

- 发送完成标志位(TC)

当一帧数据发送完毕后由硬件将该位置位, 若 TCIE 置位则产生中断, 可软件写“0”清除该标志位, 对 UARTDR 寄存器的写操作也会清 0 该标志位。

- 接收唤醒标志位(RWUF)

当 UART 处于静默模式且接收到的地址和设定的本机地址匹配时硬件置位该标志位, RWUF 置位后若下一个接收到的地址不匹配或者 RWU 清 0 时硬件自动清 0 RWUF, RWUF 也可以软件写“0”清 0。

- 溢出标志位(OVR)

当 RXNE=1 且接收到的下一个数据准备写入到 UART_RDR 寄存器时 OVR 标志位被硬件置位, OVR 置位后所有之后传送的字节都被丢弃, 软件写“0”清除该标志位。

- 帧错误标志位(FE)

当检测到错误的停止位时硬件自动置位 FE 标志位, 软件写“0”清除 FE 标志位。

- 奇偶检验错误标志位(PE) 在接收模式下使能奇偶校验若出现奇偶校验错误硬件自动置位 PE, 若 PIE 为 1 则产生

中断, 软件写“0”清除该标志位。

- 唤醒标志位(WAKE)

STOP 模式下 UART 检测到 RX 引脚拉低时置位 WAKE, 若 WAKEI 置位则产生中断, 软件写“0”清除 WAKW 标志位。



6.5.4、寄存器列表

表 6-39 UART 寄存器列表

寄存器名称	地址	描述	初始值
UART1CR1	C1H	UART1 控制寄存器 1	00H
UART1CR2	C2H	UART1 控制寄存器 2	00H
UART1CR3	C3H	UART1 控制寄存器 3	00H
UART1DR	C5H	UART1 数据寄存器	00H
UART1SR	C4H	UART1 状态寄存器	C0H
UART1BRR1	C6H	UART1 波特率控制寄存器 1	00H
UART1BRR2	C7H	UART1 波特率控制寄存器 2	00H
UART2CR1	C9H	UART2 控制寄存器 1	00H
UART2CR2	CAH	UART2 控制寄存器 2	00H
UART2CR3	CBH	UART2 控制寄存器 3	00H
UART2DR	CCH	UART2 数据寄存器	00H
UART2SR	CDH	UART2 状态寄存器	C0H
UART2BRR1	CEH	UART2 波特率控制寄存器 1	00H
UART2BRR2	CFH	UART2 波特率控制寄存器 2	00H

6.5.5、寄存器说明

表 6-40 UARTnCR1(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	PCEN	PS	M	RWU	RWUF	PIE
R/W	-	-	R/W	R/W	R/W	R/W	R/W0	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5	PCEN	奇偶校验控制使能 0: 奇偶校验控制被禁用 1: 奇偶校验控制被使能
4	PS	奇偶校验选择 0: 偶校验 1: 奇校验
3	M	选择帧数据长度 0: 8 bit 1: 9 bit
2	RWU	静默模式使能 0: 接收器处于正常工作模式 1: 接收器处于静默模式
1	RWUF	接收唤醒标志 0: 静默模式下接收到的地址不匹配 1: 静默模式下接收到的地址匹配
0	PIE	校验中断使能 0: 中断被禁止



	1: 当 UART_SR 中的 PE 为 1 时, 产生 UART 中断
--	--------------------------------------

表 6-41 UARTnCR2(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TIE	TCIE	RIE	WAKEIE	TEN	REN	UARTEN	-
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TIE	发送中断使能 0: 中断被禁止 1: 当 UART_SR 中的 TXE 为 1 时, 产生 UART 中断
6	TCIE	发送完成中断使能 0: 中断被禁止 1: 当 UART_SR 中的 TC 为 1 时, 产生 UART 中断
5	RIE	接收中断使能 0: 中断被禁止 1: 当 UART_SR 中的 OR 或者 RXNE 为 1 时, 产生 UART 中断
4	WAKEIE	UART 在 STOP 模式唤醒中断使能 0: 唤醒中断被禁止 1: 当 WAKE 置位是请求中断
3	TEN	发送使能 0: 发送被禁止 1: 发送被使能
2	REN	接收使能 0: 接收被禁止 1: 接收被使能
1	UARTEN	UART 模块使能 0: UART 模块禁止 1: UART 模块使能

表 6-42 UARTnCR3(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADDR3	ADDR2	ADDR1	ADDR0	-	STOP	T8	R8
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-4	ADDR[3:0]	UART 从机地址
2	STOP	停止位选择 0: 1 个停止位 1: 2 个停止位
1	T8	发送数据位 8



		0: 发送数据为 0 1: 发送数据为 1
0	R8	接收数据位 8 0: 接收数据为 0 1: 接收数据为 1

表 6-43 UARTnDR(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTDR7:0							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	UARTDR[7:0]	UART 数据寄存器

表 6-44 UARTnSR(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TXE	TC	RXNE	WAKE	SOFTTRST	OVR	FE	PE
R/W	R	R/W0	R/W0	R/W0	R/W	R/W0	R/W0	R/W0
POR	1	1	0	0	0	0	0	0

位	字段	描述
7	TXE	发送数据寄存器空 0: 数据还没有被转移到移位寄存器 1: 数据已经被转移到移位寄存器
6	TC	发送完成 0: 发送还未完成 1: 发送完成
5	RXNE	接收数据寄存器非空 0: 数据没有收到 1: 收到数据, 可以读出
4	WAKE	UART 唤醒中断标志位 0: 没有唤醒中断产生 1: 产生唤醒中断
3	SOFTTRST	UART 软件复位 0: 无操作 1: 复位 UART
2	OVR	溢出错误 0: 没有溢出错误 1: 检测到溢出错误
1	FE	帧错误 0: 没有检测到帧错误 1: 检测到帧错误



0	PE	奇偶检验错误 0: 没有检测到奇偶校验错误 1: 检测到奇偶校验错误
---	----	--

表 6-45 UARTnBRR1(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTBRR1[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	UARTBRR1[7:0]	UART0 波特率控制寄存器 1

表 6-46 UARTnBRR2(n=1~2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTBRR2[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	UARTBRR2[7:0]	UART0 波特率控制寄存器 2



6.6、串行外设接口 SPI

6.6.1、特性

SPI 允许芯片与其他设备以全双工、同步、串行方式通信。此接口可以被配置成主模式，并为从设备提供通信时钟(SCK)。

- 三线全双工同步传输
- 支持主从模式
- 8 个主模式时钟速率(最快为 $f_x/2$)
- 从模式下支持软件或硬件进行 NSS 管理
- 可编程的时钟极性和相位
- 可编程的数据发送顺序，MSB 在前或者 LSB 在前
- 支持三种中断：发送缓冲器空、接收缓冲器空和错误中断
- 可软件控制 MISO 和 MOSI 引脚功能交换

6.6.2、功能说明

6.6.2.1、NSS 引脚管理

软件管理 NSS 引脚时，主机模式内部 NSS 引脚时钟保持高电平，从机模式内部 NSS 引脚时钟保持低电平。硬件管理 NSS 引脚时，内部 NSS 引脚的值由外部 NSS 引脚决定。

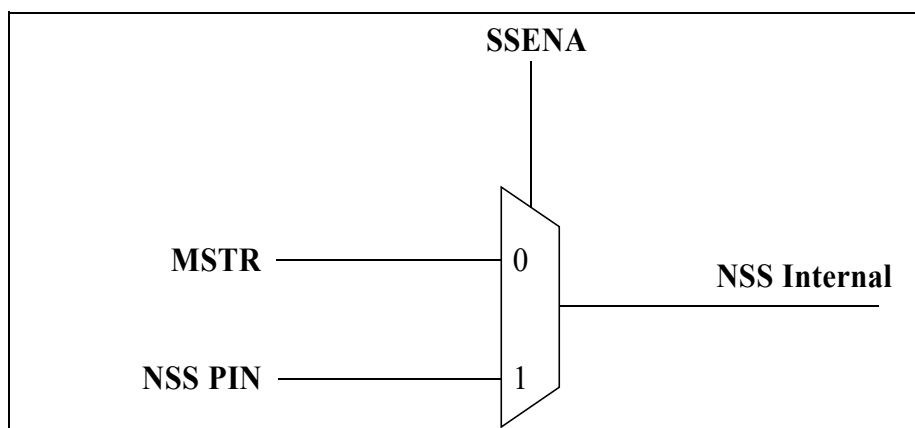


图 6-19 NSS 引脚管理图

6.6.2.2、时钟相位和极性

使用 CPOL 和 CPHA 位，能够组合成四种可能的时序关系。CPOL(时钟极性)位控制在没有数据传输时时钟的空闲状态电平，此位对主模式和从模式下的设备都有效。如果 CPOL 被清 0，SCK 引脚在空闲状态保持低电平；如果 CPOL 被置“1”，SCK 引脚在空闲状态保持高电平。

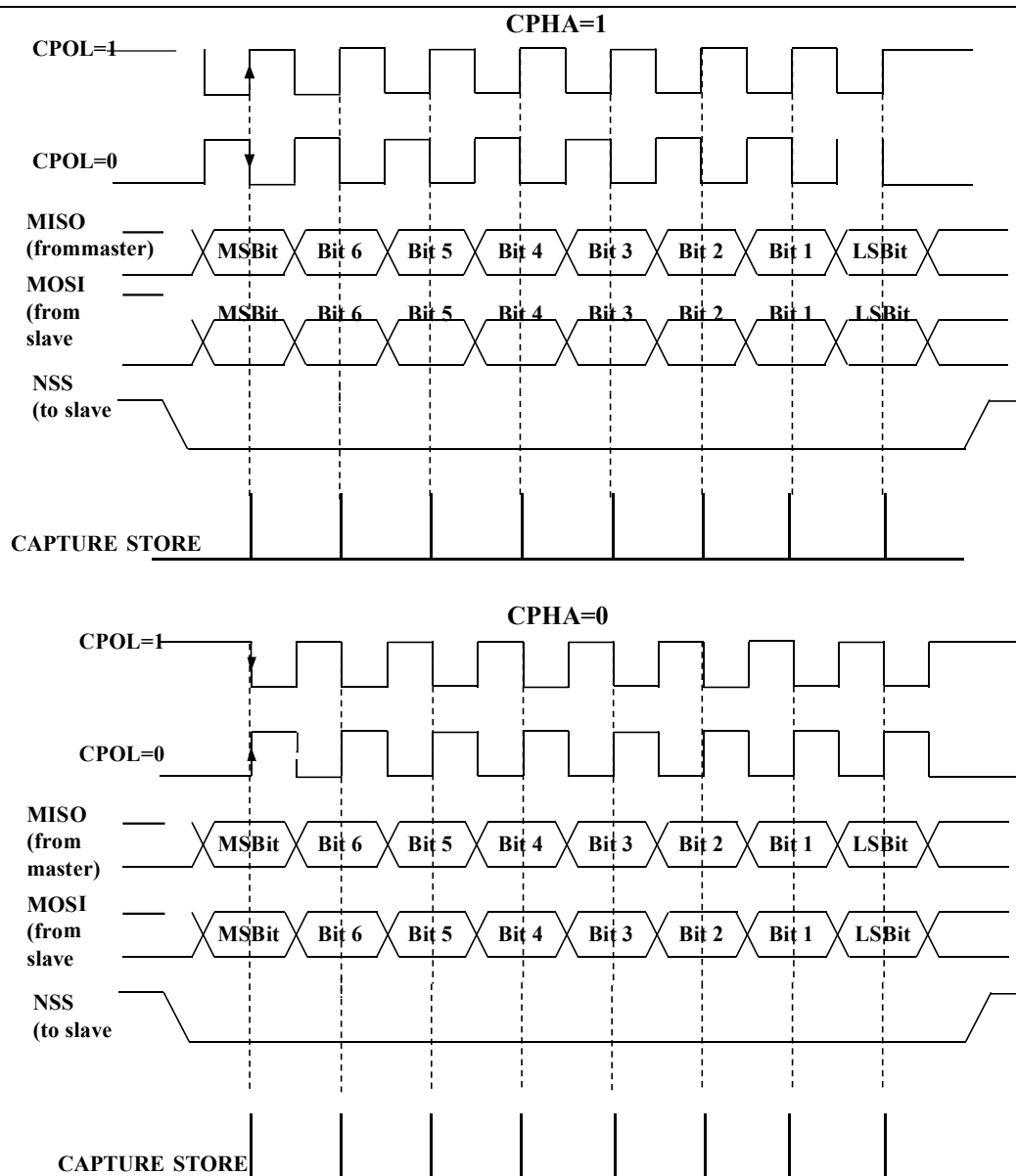


图 6-20 时钟相位和极性时序图

6.6.2.3、总线忙标志(BUSY)

此标志表明 SPI 通信的状态。当它被置“1”时,表明 SPI 正忙于通信,或者在发送缓冲器里有一个有效的数据正在等待被发送。此标志的目的是说明在 SPI 总线上是否有正在进行的通信。

以下情况时此标志将被置“1”:

- 数据被写进主设备的 SPIDR 寄存器上。
- SCK 时钟出现在从设备的时钟引脚上。

发送/接收一个字(字节)完成后, BUSY 标志立即清除;此标志由硬件设置和清除。监视



此标志可以避免写冲突错误。写此标志无效。仅当 SPE 位被置 1 时此标志才有意义。

6.6.2.4、发送缓冲器空标志(TXE)

此标志被置“1”时表明发送缓冲器为空，因此下一个待发送的数据可以写进缓冲器里。当发送缓冲器有一个待发送的数据时，TXE 标志被清除。当 SPI 被禁止时(SPE 位置“0”)，此标志被清除。

6.6.2.5、接收缓冲器非空(RXNE)

此标志为“1”时表明在接收缓冲器中包含有效的接收数据。该标志位由软件写“0”清除。

6.6.2.6、模式错误(MODF)

模式错误发生在：在片选引脚硬件模式管理，主设备下 NSS 脚被拉低或从设备下 NSS 脚被拉高；或者在片选引脚软件模式管理，主设备下 SSI 位被复位时或从设备下 SSI 位被置位；此时，MODF 位被自动置位。该位由硬件置位，软件序列清 0。

模式错误对 SPI 设备有以下影响：

- MODF 位被置位，如果 ERRIE 位置“1”，则产生 SPI 中断。
- SPE 位被复位。这将停止一切输出，并且关闭 SPI 接口。
- MSTR 位被复位，因此强迫此设备进入从模式。

6.6.2.7、溢出错误(OVR)

当主设备已经发送了数据字节，而从设备还没有清除前一个数据字节产生的 RXNE 时，产生溢出错误。当产生溢出错误时，OVR 位被设置，当 ERRIE 位置“1”时，则产生中断。

6.6.2.8、中断标志位(SPIFR)

该位表明 SPI 是否产生中断，执行中断后硬件自动清 0 或软件写“0”清 0。

6.6.2.9、NSS 引脚状态标志位(SS_HIGH)

在硬件管理 NSS 引脚时，该位指示 NSS 引脚状态。

当 NSS 引脚保持高电平时 SS_HIGH 置位，当 NSS 引脚保持低电平时 SS_HIGH 硬件自动清 0，也可软件写“0”清除该标志位。

6.6.2.10、FXCH 功能

通过将 FXCH 位置“1”，可交换 MISO 和 MOSI 引脚功能。



6.6.2.11 、SPI 中断

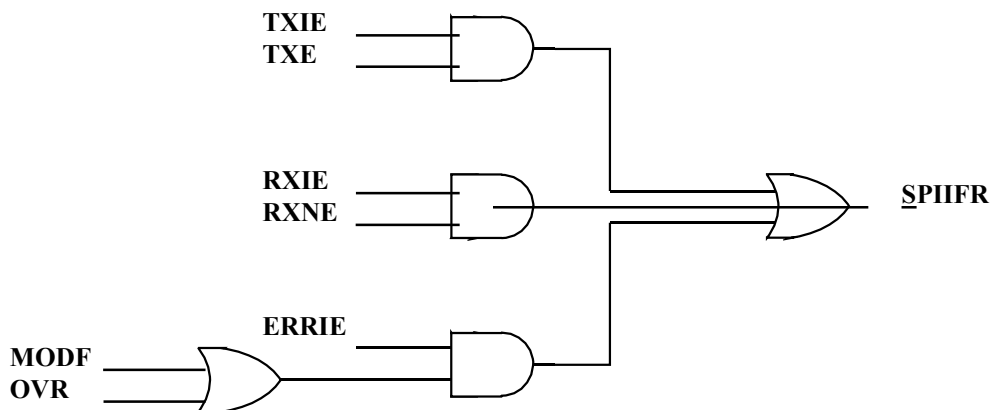


图 6-21 SPI 中断框图

6.6.3 、原理框图

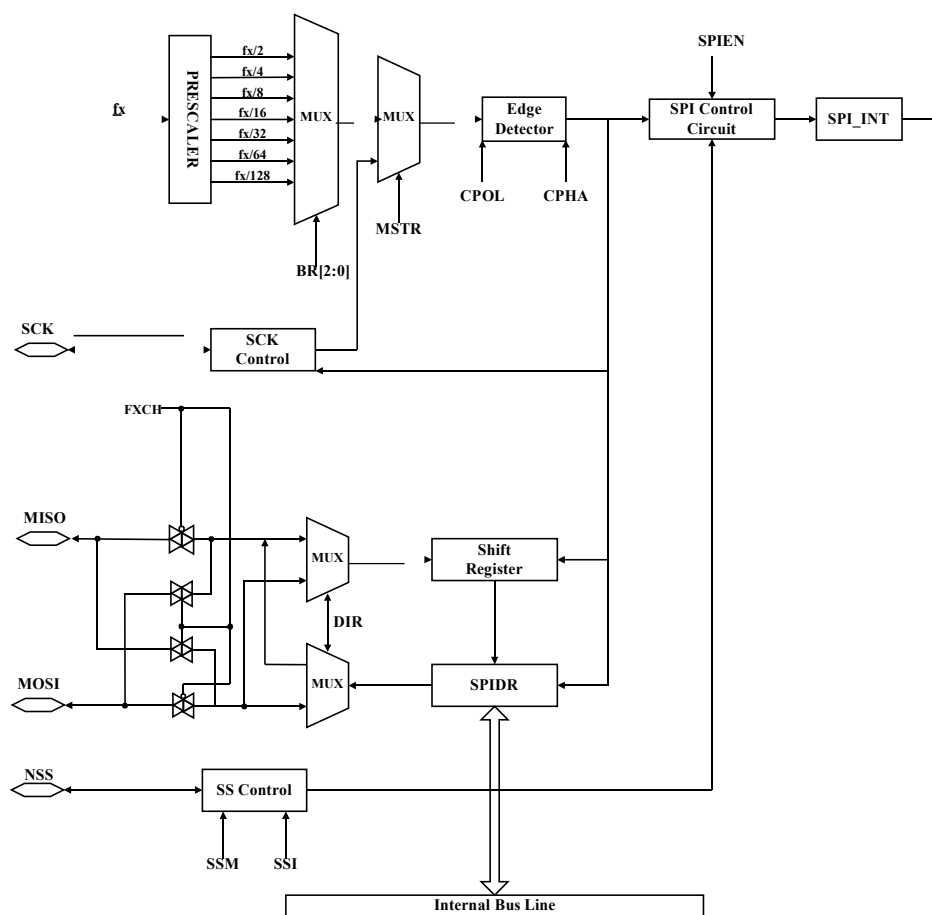


图 6-22 SPI 原理框图



6.6.4、寄存器列表

表 6-47 SPI 寄存器列表

寄存器名称	地址	描述	初始值
SPICR1	DAH	SPI 控制寄存器 1	00H
SPICR2	DBH	SPI 控制寄存器 2	00H
SPISR	DCH	SPI 状态寄存器	02H
SPIDR	DDH	SPI 数据寄存器	00H

6.6.5、寄存器说明

表 6-48 SPICR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SPIE	DIR	MSTR	CPOL	CPHA	BR[2:0]		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	SPIE	SPIE: SPI 使能控制位 0: SPI 模块禁止 1: SPI 模块打开
6	DIR	SPI 数据帧格式 0: 先发送低字节 (LSB) 1: 先发送高字节 (MSB)
5	MSTR	SPI 主从模式选择 0: 从设备 1: 主设备
4	CPOL	SPI 管脚控制状态 0: 空闲状态 SCK 保持 0 1: 空闲状态 SCK 保持 1
3	CPHA	SPI 数据采样格式 0: SCK 周期的第一个沿采集数据 1: SCK 周期的第二个沿采集数据
2-0	BR[2:0]	SPI 工作时钟选择 000: $f_x/4$ 001: $f_x/16$ 010: $f_x/64$ 011: $f_x/128$ 100: $f_x/2$ 101: $f_x/8$ 110: $f_x/32$ 111: $f_x/64$



表 6-49 SPICR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TXIE	RXIE	ERRIE	BUSY	MODF	-	-	-
R/W	R/W	R/W	R/W	R	R/W0	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TXIE	发送缓冲空中断使能 0: TXE 中断禁止 1: TXE 中断使能
6	RXIE	接收缓冲非空中断使能 0: RXNE 中断禁止 1: RXNE 中断使能
5	ERRIE	错误中断使能 0: 禁止 1: 使能
4	BUSY	总线忙标志 0: SPI 空闲 1: SPI 忙于通信, 或者 TX 缓冲区非空
3	MODF	模式错误标志 0: 没有发送模式错误 1: 发生模式错误

表 6-50 SPISR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SPIIFR	OVR	SS_HIGH	-	FXCH	SSENA	TXE	RXNE
R/W	R/W0	R/W0	R/W0	-	R/W	R/W	R	R/W0
POR	0	0	0	0	0	0	1	0

位	字段	描述
7	SPIIFR	SPI 中断标志位 0: 没有中断产生 1: 有中断产生
6	OVR	溢出标志位 0: 没有发生溢出错误 1: 有发生溢出错误
5	SS_HIGH	NSS 引脚状态标志 0: 写 0 清 0 1: 高电平进入 NSS 引脚
3	FXCH	SPI 端口控制位 0: 无影响 1: 更换 MOSI 和 MISO 端口功能
2	SSENA	NSS 引脚控制位



		0: 禁止外部 NSS 引脚输入 1: NSS 引脚的值由外部引脚控制
1	TXE	发送缓冲区空标志 0: 发送缓冲区非空 1: 发送缓冲区空
0	RXNE	接收缓冲区空标志 0: 接收缓冲区空 1: 接收缓冲区非空

表 6-51 SPIDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SPIDR[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	SPIDR[7:0]	SPI 数据寄存器

6.7、I2C 总线

6.7.1、特性

I2C 通过 SDA 和 SCL 两根数据线进行半双工串行通讯, I2C 可配置主从模式, 由主机提供通讯时钟 SCL, SDA 和 SCL 需要外接上拉电阻

- 并行总线 I2C 总线协议转换器
- 多主机功能, 该模块既可作为主设备也可以作为从设备, 支持多主机和主机仲裁
- I2C 主设备功能: 提供 SCL 时钟, 产生起始和停止条件
- I2C 从设备功能: 可编程的 7 位从机地址检测, 支持广播呼叫功能, 可进行起始位/停止位检测
- 支持软件复位功能
- 可配置 SCL 拉为低电平后 SDA 开始输出数据时间
- 多种状态标志位
- 多个中断事件触发源

6.7.2、功能说明

6.7.2.1、通信协议

当时钟高电平周期时, SDA 总线上的数据必须保持稳定, SCL 线上的时钟信号是低时, 数据线上的高或低状态才可以改变。START(S)和 STOP(P)情况除外, 这些情况下数据线改变发生在时钟线高电平时。

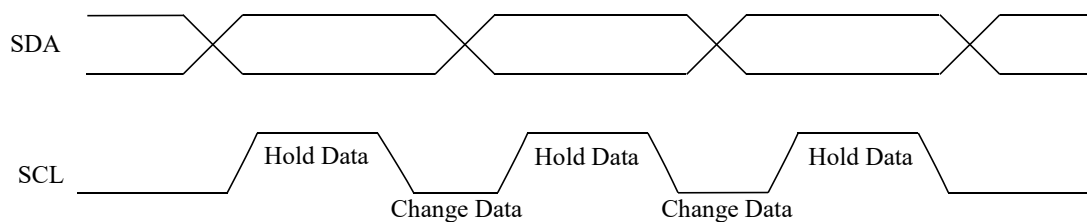


图 6-23 I2C 通信协议时序图

6.7.2.2、时钟同步

SCL 上一个由高到低到转变将会引起设备开始对低电平脉冲进行计数, 并保持 SCL 现在的状态直到时钟高电平被接收到。然而如果另一个时钟仍然维持在低电平的话, 时钟由低到高的变化不能改变 SCL 线的状态。这样, 随着最长的低电平脉冲产生一个同步 SCL 时钟, 高电平由最短的高脉冲决定。

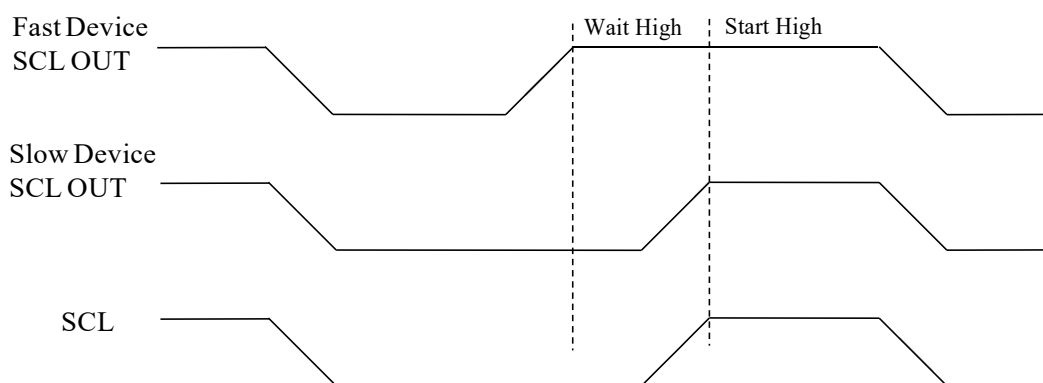


图 6-24 时钟同步时序图

6.7.2.3、总线仲裁

如果总线空闲时主机可以开始进行发送。两个或更多个主机可以产生 START 信号。仲裁在 SDA 线上产生, 当 SCL 低电平时, 通过主机发送一个高电平, 当另一个主机在发送低电平时会关闭数据输出状态, 因为总线电平不等于它自身的电平。仲裁连续很多位直到一个主机赢得 I2C 总线。

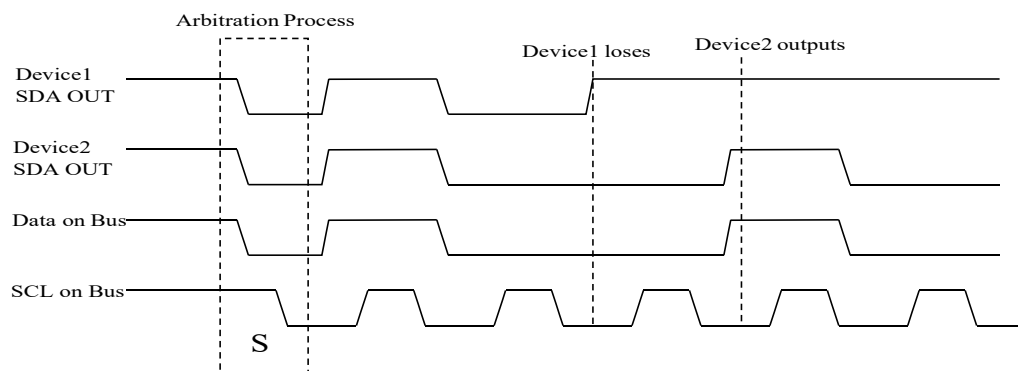


图 6-25 总线仲裁时序图



6.7.2.4、开始/重复开始/停止信号

主控制器会发出一个 START(S)信号通知其他设备连接他们将会用到 SCL, SDA 总线。

STOP(P)信号由主控制器产生去释放总线以便其他设备可以使用。

SCL 高电平时, SDA 上由高到低的转变被规定是一个 START(S)信号。

SCL 高电平时, SDA 上由低到高的转变被规定是一个 STOP(P)信号。

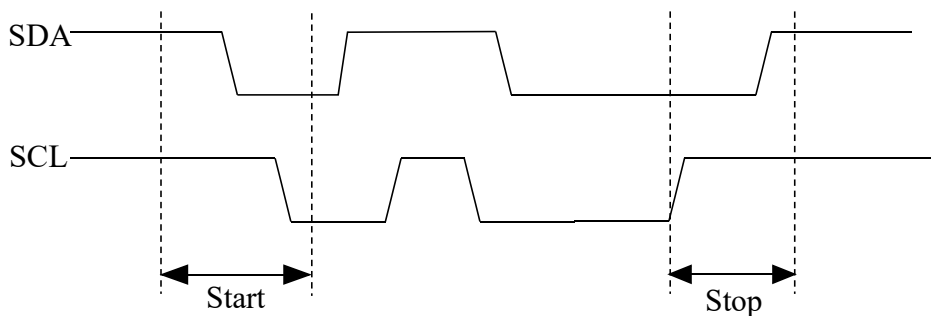


图 6-26 开始/重复开始/停止信号时序图

6.7.2.5、时钟发生器

主模式下的 SCL 时钟可按照下面的公式通过配置 16 位时钟控制寄存器来设置:

$$I2CCCR[15:0] = f_{sys} / (5 \times f_{scl}) - 1$$

$$I2CCCR[15:0] = \{I2CCCRH[7:0], I2CCCL[7:0]\}$$

f_{scl} 为 SCL 时钟的频率

例: $f_{sys} = 16\text{MHz}$, $f_{scl} = 100\text{KHz}$, 计算方法如下:

$$I2CCCR[15:0] = 16000000 / (5 \times 100000) - 1 = d'31 = h'1F$$

故 $I2CCCRH = 8'h00$, $I2CCCL = 8'h1F$

SCL 时钟的占空比为低电平:高电平 = 3:2。



6.7.2.6、主机发送流程

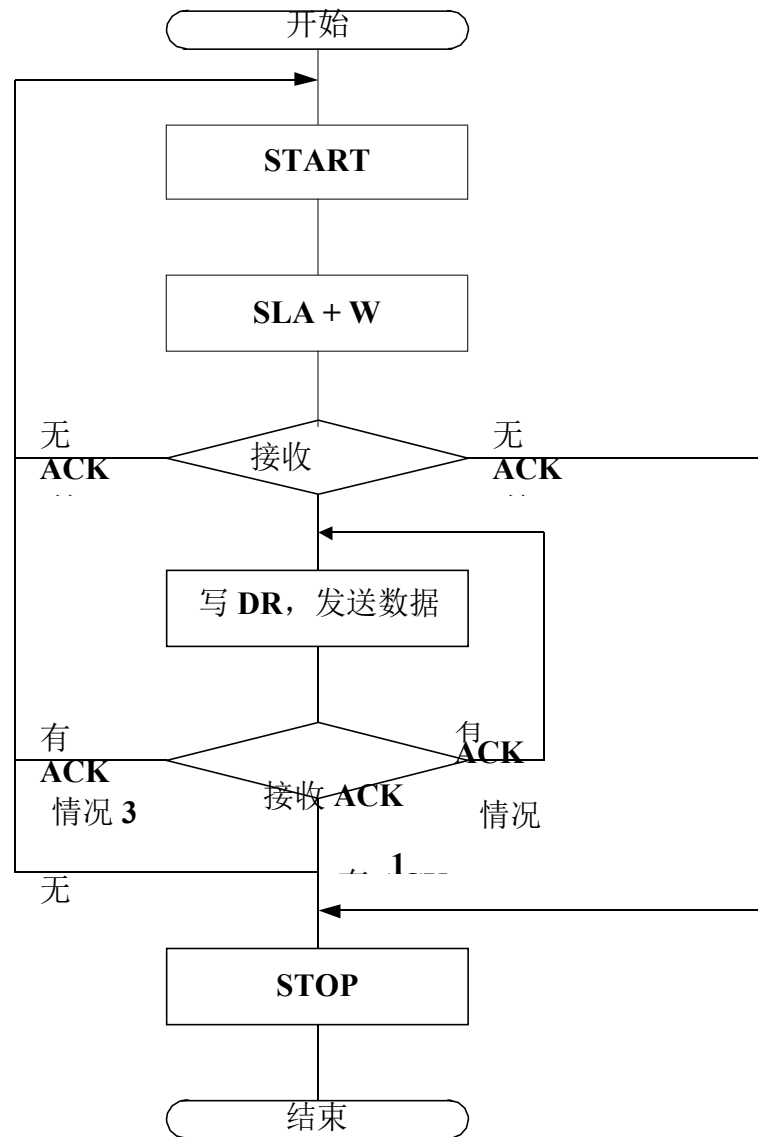


图 6-27 主机发送流程图



6.7.2.7、主机接收流程

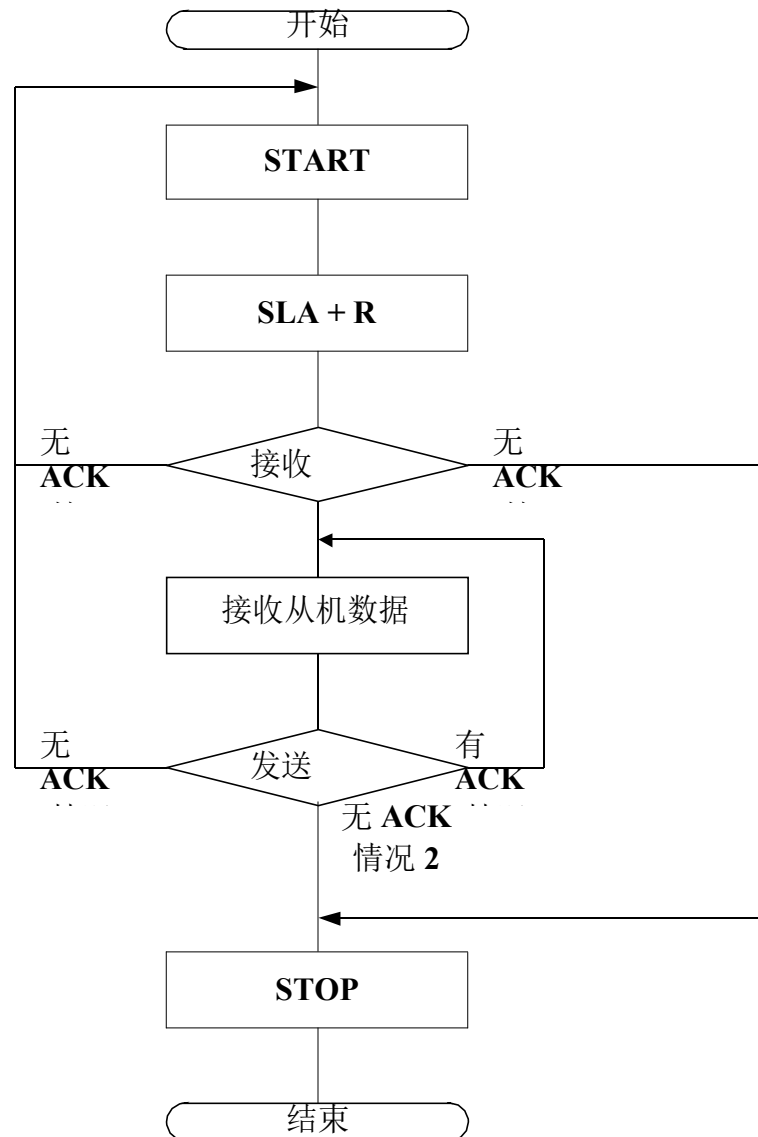


图 6-28 主机接收流程图



6.7.2.8、从机发送流程

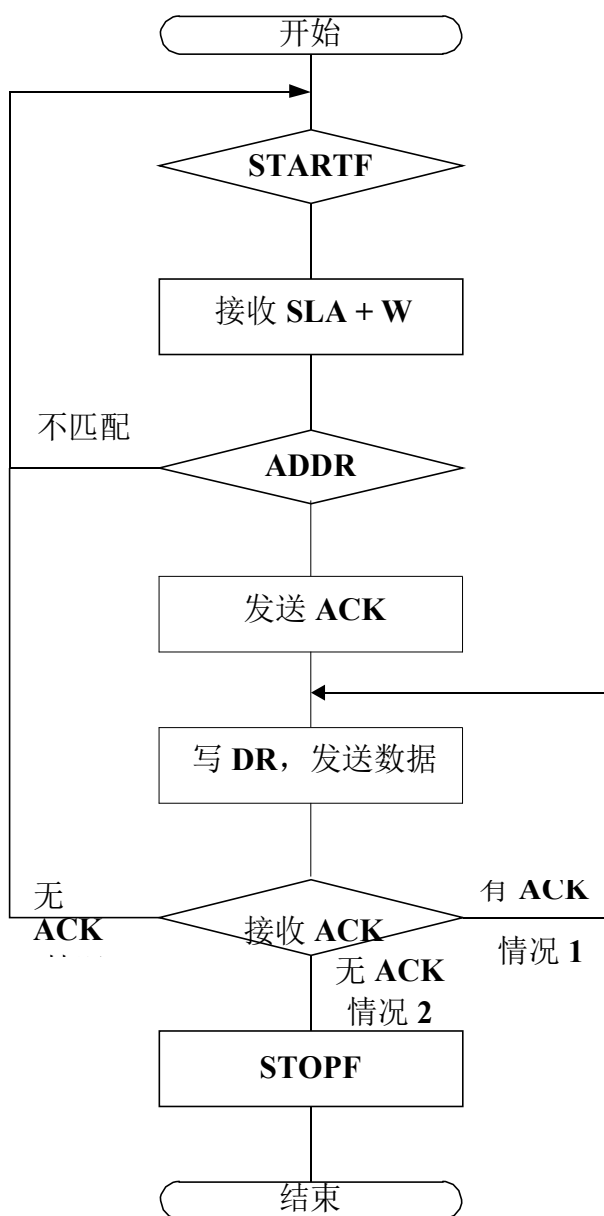


图 6-29 从机发送流程图



6.7.2.9、从机接收流程

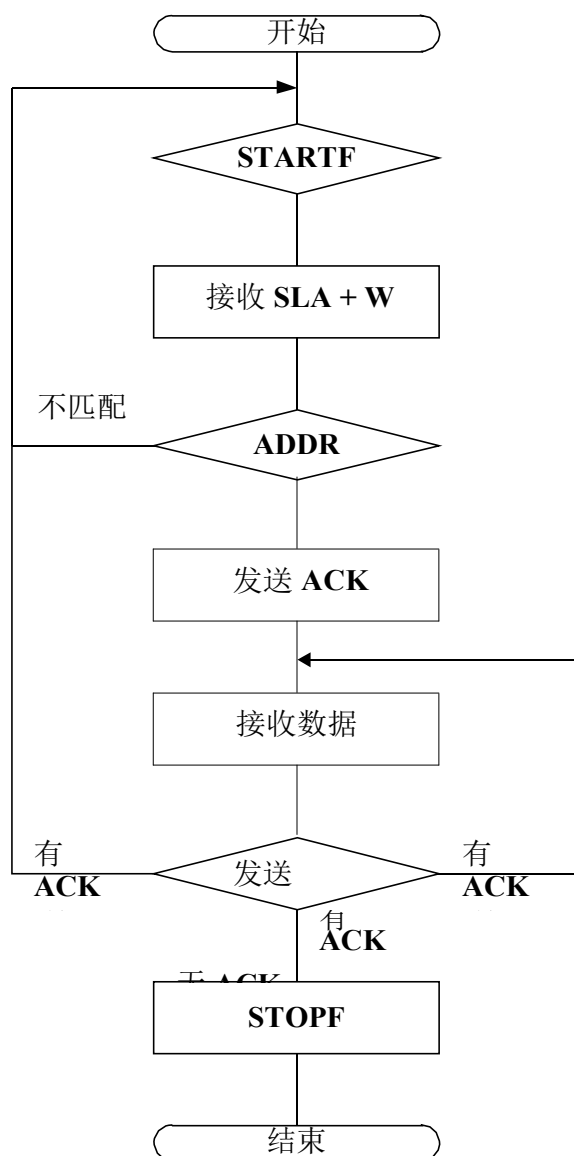


图 6-30 从机接收流程图

6.7.2.10、总线忙 (BUSY)

此标志位表明 I2C 是否处于通信中，当硬件检测到 SDA 或者 SCL 变成低电平，该位置位；检测到结束条件时，硬件清 0 该位。该位表明总线上时候正有通信在进行。即使模块没有使能的情况下(I2CEN=0)，该位也有效。

6.7.2.11、发送缓冲器空标志(TXE)

在发送数据时，数据寄存器为空时该位被置“1”，在发送地址阶段不设置该位。软件写数据到 DR 寄存器可清除该位。



6.7.2.12、接收缓冲器非空 (RXNE) 在接收时，当数据寄存器不为空，该位被置“1”。在接收地址阶段，该位不被置位。软件写“0”清除该位。

6.7.2.13、停止条件检测位 (STOPF) 主

模式：

- 0：停止条件发送未完成
- 1：停止条件发送完成

从模式：

- 0：没有检测到停止条件；
- 1：检测到停止条件。 注意：当主设备发送完停止条件或从设备在总线上检测到停止条件时，硬件将该位置“1”。

软件写 0 清除该位，或当 I2CEN=0 时，硬件清除该位。

6.7.2.14、起始条件检测 (STARTF) 主模

式：

- 0：起始条件发送未完成
- 1：起始条件发送完成

从模式：

- 0：未检测到起始条件
- 1：检测到起始条件 注意：主模式下，起始条件后写入发送的地址数据自动清除该位。或当 I2CEN=0 时，

硬件清除该位。

6.7.2.15、字节发送结束标志位 (BTF)

0：数据字节发送未完成；

1：数据字节发送结束； 软件对数据寄存器写操作将清除该位；在传输中发送一个起始或停止条件，或当

I2CEN=0 时，由硬件清除该位，也可软件写“0”清除该位。

6.7.2.16、地址响应标志位 (ADDR) 地址

匹配(从模式)

- 0：地址不匹配或没有收到地址；
- 1：收到的地址匹配。

当收到的从地址与 I2CADDR 寄存器中的内容相匹配硬件将该位置“1”。

地址已被发送(主模式)

- 0：未发送地址；



- 1: 地址发送结束。

注意: 在如果未收到 ACK 应答, ADDR 位不会被置位。可软件清除该位或写数据寄存器清除该位, 或当 I2CEN=0 时, 由硬件清除该位。

6.7.2.17、发送/接收指示标志位 (TRA)

该位在整个寻址阶段结束时, 根据地址字节的 R/W 位来决定。当检测到结束条件 (STOPF=1), 重复起始条件, 总线仲裁失败 (ARLO=1), 或者 I2CEN=0 时由硬件清 0。

6.7.2.18、仲裁失败标志位 (ARLO) 当该模块丢失了对总线的仲裁控制并转交给其他主设备,

硬件自动置位 ARLO。软件写

0 清除该位; 或者当 I2CEN=0 时由硬件清 0。仲裁失败发生后, 模块自动切换回从模式 (MODE=0)。

6.7.2.19、溢出错误标志位 (OVR)

接收时, 当 DR 寄存器中的内容还没有读出, 并且没有清除 RXNE 位, 又收到新的字节(包括 ACK 脉冲), 会发生溢出错误, 新收到的字节将丢失。如果发生 ARLO 时, OVR 不会被置位。软件写 0 清除该位之前, 先要清除 RXNE 位; 或者当 I2CEN=0 时由硬件清 0。

6.7.2.20、应答错误标志位 (NO_ACK) 当发送器发送完一个字节时没有收到接收器的应答信

号或者主机发送完地址未被响应

时硬件置位 NO_ACK, 软件写 0 清除该位, 或当 I2CEN=0 时由硬件清 0。

6.7.2.21、广播呼叫标志位 (GCALL)

从机模式时 GCALL 指示是否发生广播呼叫操作, 主机模式时该标志位指示是否接收到 ACK 信号。

6.7.2.22、ACK 信号标志位 (RXACK) 该标志位指示是否接

收到 ACK 信号。

6.7.2.23、广播呼叫功能

广播呼叫地址为 00H, I2C 将广播呼叫地址当做有效的地址寻址并根据判断进入接收或者发送状态。



6.7.2.24、中断

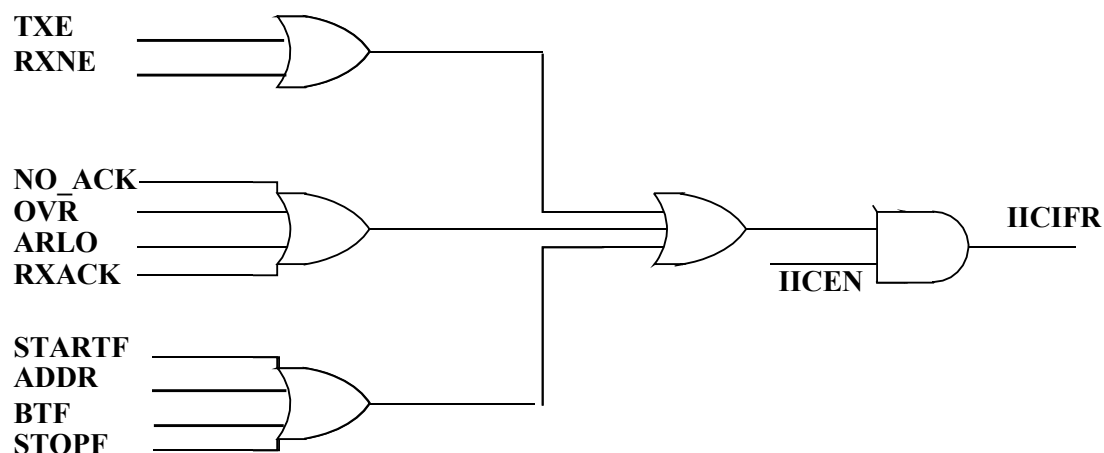


图 6-31 I2C 中断框图

6.7.3、原理框图

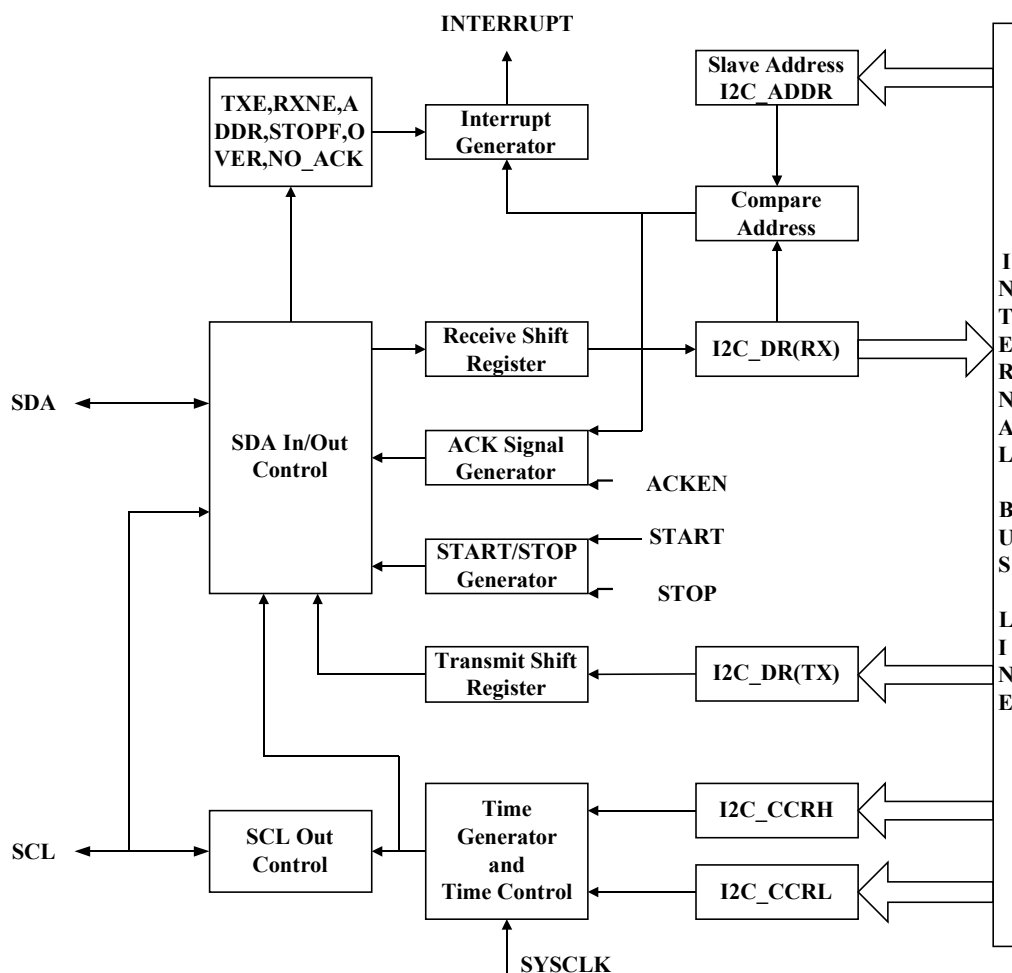


图 6-32 I2C 原理框图



6.7.4、寄存器列表

表 6-52 I2C 寄存器列表

寄存器名称	地址	描述	初始值
I2CSR1	D1H	I2C 状态寄存器 1	00H
I2CSR2	D2H	I2C 状态寄存器 2	00H
I2CDR	D3H	I2C 数据寄存器	00H
I2CADDR	D4H	I2C 从机地址寄存器	00H
I2CCCR1	D5H	I2C 时钟控制寄存器低字节	00H
I2CCCRH	D6H	I2C 时钟控制寄存器高字节	00H
I2CCR1	D9H	I2C 控制寄存器 1	00H

6.7.5、寄存器说明

表 6-53 I2CSR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	GCALL	BTF	STOPF	ADDR	ARLO	BUSY	TRA	RXACK
R/W	R	R/W0	R/W0	R/W0	R/W0	R	R	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	GCALL	主控模式：该位代表是否从从机接收 ACK 信号 0：没有接收到 ACK 信号(Master mode) 1：接收到 ACK 信号(Master mode) 从动模式：表示一般调用 0：没有检测到常规调用地址(Slave mode) 1：检测到常规调用地址(Slave mode)
6	BTF	字节发送结束标志位 0：数据字节发送未完成 1：数据字节发送结束
5	STOPF	STOP 条件检测标志位 主控模式： 0：停止条件发送未完成 1：停止条件发送完成 从动模式： 0：没有检测到停止条件 1：检测到停止条件
4	ADDR	地址已被发送(主模式)/地址匹配(从模式) 主控模式： 0：地址发送未结束 1：地址发送结束 从动模式： 0：收到的地址匹配 1：收到的地址匹配 I2C 寻址成功后若 I2C 为发送状态，则写 I2CDR 寄存器会自动清除 ADDR 标



		志位; 若 I2C 为接收状态, 只能软件写 “0” 清除该标志位
3	ARLO	仲裁失败 (主模式) 0: 未检测到仲裁失败 1: 检测到仲裁失败
2	BUSY	总线忙标志位 0: 总线上没有通信 1: 总线上有通信
1	TRA	发送器/接收器状态标志位 0: 接收数据 1: 发送数据
0	RXACK	显示 ACK 信号状态 0: 没有 ACK 信号 1: SCL 第 9 个周期接收到 ACK 信号

表 6-54 I2CSR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TXE	RXNE	-	-	STARTF	I2CIFR	OVR	NO_ACK
R/W	R	R/W0	-	-	R/W	R	R/W0	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TXE	数据寄存器为空(发送时) 0: 发送数据寄存器非空 1: 发送数据寄存器空
6	RXNE	数据寄存器非空(接收时) 0: 接收数据寄存器为空 1: 接收数据寄存器非空
3	STARTF	起始条件检测标志位 主模式: 0: 起始条件发送未完成 1: 起始条件发送完成 从模式: 0: 没有检测到起始条件 1: 检测到起始条件
2	I2CIFR	I2C 中断标志位 0: 没有 I2C 中断 1: 产生 I2C 中断
1	OVR	溢出错误标志位 0: 未发生溢出错误 1: 发生溢出错误
0	NO_ACK	未接收到应答信号标志位 0: 未接受到应答信号 1: 接受到应答信号



表 6-55 I2CDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	I2CDR[7:0]							
R/W	R/W							
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	I2CDR[7:0]	I2C 数据寄存器

表 6-56 I2CADDR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	I2CADDR[7:1]							-
R/W	R/W							-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-1	I2CADDR[7:1]	I2C 地址数据寄存器

表 6-57 I2CCCRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	I2CCCRL[7:0]							
R/W	R/W							
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	I2CCCRL[7:0]	I2C 时钟控制数据寄存器低字节

表 6-58 I2CCCRH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	I2CCCRH[7:0]							
R/W	R/W							
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	I2CCCRH[7:0]	I2C 时钟控制数据寄存器高字节



表 6-59 I2CCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	I2CRST	I2CEN	-	I2CIE	ACKEN	MODE	STOP	START
R/W	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	I2CRST	软件复位 0: 无影响 1: I2C 模块复位初始化
6	I2CEN	I2C 使能控制位 0: 禁用 I2C 模块 1: 启用 I2C 模块, I2C 引脚自动配置为开漏引脚
4	I2CIE	中断使能位 0: 禁止 I2C 中断 1: 使能 I2C 中断
3	ACKEN	应答使能 0: 不返回应答 1: 收到一个字节(匹配的地址字节或者数据字节)后返回应答 该位必须在使能 I2C 模块后才允许写入
2	MODE	I2C 操作模式选择控制位 0: 从机 1: 主机
1	STOP	发送 STOP 信号控制位 0: 不产生停止位 1: 当前字节传输完成后, 或者当前起始位发送完后, 产生停止位
0	START	发送 START 信号控制位 0: 不产生起始位 1: 产生起始位或重复起始位 该位必须在使能 I2C 模块后才允许写入



6.8、数模转换器 A/D

6.8.1、特性

A/D 可以将一个输入的模拟信号转换为相应的 12-bit 数字信号。A/D 模块有 20 个模拟输入通道。A/D 模块由 AD 控制高位寄存器(ADCCRH), AD 控制低位寄存器(ADCDRL), AD 高位数字寄存器(ADCDRH), AD 低位数字寄存器(ADCDRL), ADSEL[4:0]的设置用来选择转换通道。ADCDRH 和 ADCDRL 包含 AD 的转换结果。AD 转换完成, 转换结果保存到 ADCDRH 和 ADCDRL, AD 转换状态位置“1”, AD 中断产生。在 AD 转换中, AFLAG 位被读作“0”。

- 12 位 A/D 转换器
- 20 个模拟输入通道 AN0~AN19
- 参考电压可编程选择内部 VDD 或者片内 VREF4V/3V/2V
- 具有 AD 转换完成标志位 AFLAG 和 AD 中断 ADCIFR
- AD 转换时钟可选 f_x 、 $f_x/2$ 、 $f_x/8$ 、 $f_x/16$
- AD 转换结果读出格式可编程
- 可选内部 $1/4VDD$ 作为模拟输入

6.8.2、原理框图

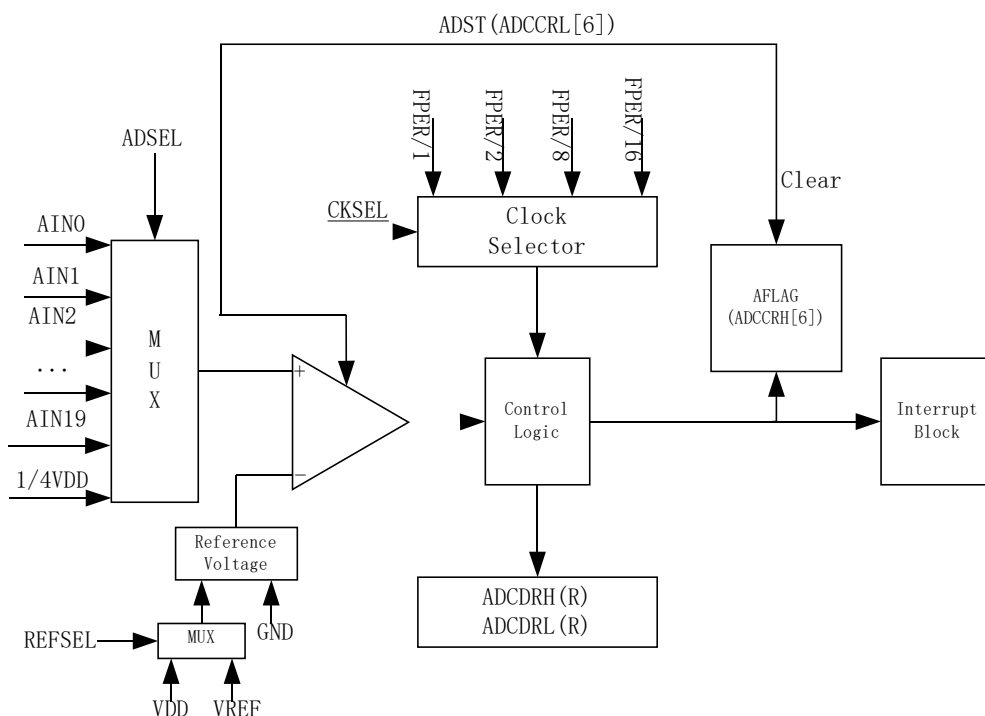


图 6-33 A/D 原理框图



6.8.3、寄存器列表

表 6-60 A/D 寄存器列表

寄存器名称	地址	描述	初始值
ADCDRL	ABH	AD 转换结果寄存器低字节	xxH
ADCDRH	ACH	AD 转换结果寄存器高字节	xxH
ADCCRL	ADH	AD 控制寄存器低字节	00H
ADCCRH	AEH	AD 控制寄存器高字节	00H
ADT	F1H	AD 偏移误差校准寄存器	00H

6.8.4、寄存器说明

表 6-61 ADCCRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	STBY	ADST	REFSEL	ADSEL[4:0]				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	STBY	AD 模块使能控制位 0: AD 模块关闭 1: AD 模块使能
6	ADST	AD 转换开始控制位 0: 转换停止 1: 转换开始触发, 转换结束后该位硬件自动清零
5	REFSEL	AD 基准电压选择控制位 0: 内部参考电压 VDD 1: 内部 VREF 模块提供参考电压
4-0	ADSEL[4:0]	AD 模拟输入通道选择位 00000: AN0 00001: AN1 00010: AN2 00011: AN3 00100: AN4 00101: AN5 00110: AN6 00111: AN7 01000: AN8 01001: AN9 01010: AN10 01011: AN11 01100: AN12 01101: AN13 01110: AN14



		01111: AN15 10000: AN16 10001: AN17 10010: AN18 10011: AN19 10100: 内部 1/4VDD
--	--	---

表 6-62 ADCCRH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADCIFR	AFLAG	VREFSEL[1:0]		-	ALIGN	CKSEL[1:0]	
R/W	R/W0	R	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	ADCIFR	AD 中断标志位 0: 没有产生 AD 中断 1: 产生 AD 中断
6	AFLAG	A/D 转换操作状态 0: AD 转换进行中 1: AD 转换结束
5-4	VREFSEL[1:0]	AD 内部 VREF 选择位 00: VDD 01: 4V 10: 3V 11: 2V
2	ALIGN	AD 转换结果保存格式选择 0: AD 转换结果保存格式为 {ADCDRL[7:0], ADCDRH[7:4]} 1: AD 转换结果保存格式为 {ADCDRL[7:0], ADCDRH[3:0]}
1-0	CKSEL[1:0]	AD 转换时钟选择控制位 00: f_x 01: $f_x/2$ 10: $f_x/8$ 11: $f_x/16$

注: 建议 AD 转换时钟最快不要超过 8MHz

表 6-63 ADCDRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADDM3	ADDM2	ADDM1	ADDM0	-	-	-	-
	ADDM7	ADDM6	ADDM5	ADDM4	ADDM3	ADDM2	ADDM1	ADDM0
R/W	R	R	R	R	R	R	R	R
POR	X	X	X	X	X	X	X	X



位	字段	描述
7-4	ADDM[3:0]	MSB align,A/D Converter Low Data (4-bit)
7-0	ADDL[7:0]	LSB align,A/D Converter Low Data (8-bit)

表 6-64 ADCDRH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADDM11	ADDM10	ADDM9	ADDM8	ADDM7	ADDM6	ADDM5	ADDM4
	-	-	-	-	ADDM11	ADDM10	ADDM9	ADDM8
R/W	R	R	R	R	R	R	R	R
POR	X	X	X	X	X	X	X	X

位	字段	描述
7-0	ADDM[11:4]	MSB align,A/D Converter High Data (8-bit)
3-0	ADDL[11:8]	LSB align,A/D Converter High Data (4-bit)

表 6-65 ADT 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADTS1	ADTS0	-	ADT4	ADT3	ADT2	ADT1	ADT0
R/W	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-6	ADTS[1:0]	ADC 校准通道选择位 10: 内部 GND 通道 11: 内部 VDD 通道 0x: 正常通道
4-0	ADT[4:0]	ADC 偏移误差校准位 00000: 默认值 (无校准) 00001~01111: 校准正失调 (-1~-15 LSB@VREF=5V) 10000~11111: 校准负失调 (+1~+16 LSB @ VREF=5V)



6.9、LCD

6.9.1、特性

单片机通过设置 P00~P06 作为 COM 引脚，其它输出引脚作为 SEG 引脚，以驱动外部的液晶面板。LCD 驱动功能是由 LCDCR 寄存器来控制，另外，该寄存器可设置 LCD 的开启和关闭以及输出偏压值等功能，使得 COM 口输出 $V_{DD}/2$ 的电压，从而实现 1/2 bias LCD 的显示。

LDCR 寄存器中的 SCOMEN 位是 LCD 驱动的主控制位，而 COMCR 寄存器中的 COMnEN 位设置 P06~P00 端口是否用于 LCD 驱动；作为 LCD 驱动的端口，可输出 $V_{DD}/2$ 电压。

6.9.2、原理图

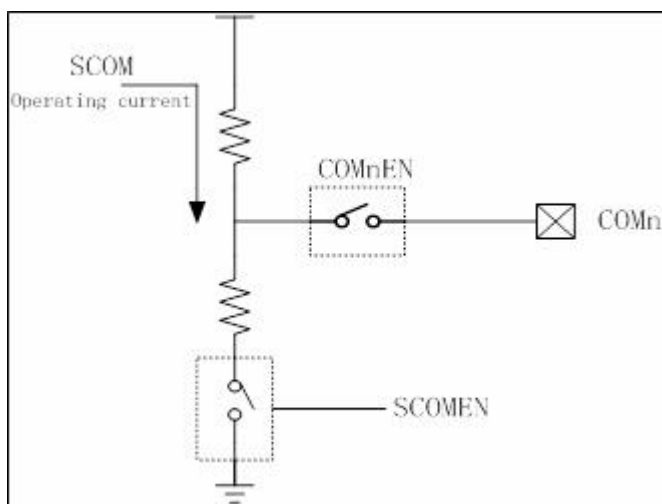
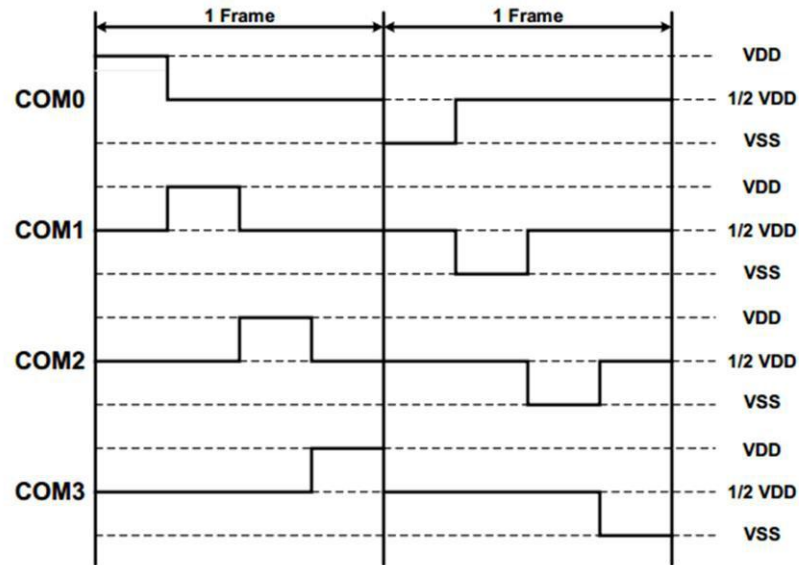


图 6-34 LCD 端口原理框图



1/2Bias LCD COM0~COM3 一轮扫描的 COM&SEG 电平和显示关系:

COM0	COM1	COM2	COM3	SEn 点亮	SEn 不亮
VDD	1/2VDD	1/2VDD	1/2VDD	VSS	VDD
VSS	1/2VDD	1/2VDD	1/2VDD	VDD	VSS
1/2VDD	VDD	1/2VDD	1/2VDD	VSS	VDD
1/2VDD	VSS	1/2VDD	1/2VDD	VDD	VSS
1/2VDD	1/2VDD	VDD	1/2VDD	VSS	VDD
1/2VDD	1/2VDD	VSS	1/2VDD	VDD	VSS
1/2VDD	1/2VDD	1/2VDD	VDD	VSS	VDD
1/2VDD	1/2VDD	1/2VDD	VSS	VDD	VSS

图 6-35 LCD 输出示意图

以 1/2 Bias 为例, 用 P00 作为其中一个 COM 输出 3 级电压的设置步骤如下:

- 1、设置 LCDCR = 0x80: 使能 1/2Bias 输出, 设置内部最小的偏置电流
- 2、输出 VDD: 依次设置 COMCR = 0x00、P1 = 0x01、P1IO = 0x01
- 3、输出 1/2VDD: 设置 COMCR = 0x01
- 4、输出 VSS: 依次设置 P1 = 0x00、COMCR = 0x00

6.9.3、寄存器列表

表 6-66 LCD 寄存器列表

寄存器名称	地址	描述	初始值
COMCR	4159H	LCD 控制寄存器	00H
LDCR	415DH	LCD 控制寄存器	00H



6.9.4、寄存器说明

表 6-67 COMCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	COM6EN N	COM5EN N	COM4EN N	COM3EN N	COM2EN N	COM1EN N	COM0EN N
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6	COM6EN	P06 选择 GPIO 或 COM6 0: GPIO 1: COM
5	COM5EN	P05 选择 GPIO 或 COM5 0: GPIO 1: COM
4	COM4EN	P04 选择 GPIO 或 COM4 0: GPIO 1: COM
3	COM3EN	P03 选择 GPIO 或 COM3 0: GPIO 1: COM
2	COM2EN	P02 选择 GPIO 或 COM2 0: GPIO 1: COM
1	COM1EN	P03 选择 GPIO 或 COM1 0: GPIO 1: COM
0	COM0EN	P02 选择 GPIO 或 COM0 0: GPIO 1: COM

表 6-68 LCDCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SCOMEN N	ISEL1	ISEL0	-	-	-	-	-
R/W	R/W	R/W	R/W	-	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	SCOMEN	SCOM 模块控制位 0: 关闭 1: 打开
6-5	ISEL	SCOM 工作电流选择位 00: 25uA



		01: 50uA 10: 100uA 11: 200uA
--	--	------------------------------------

6.10、运放比较模块 OPA

6.10.1、特性

OPA 模块可由寄存器配置使能，P44 为正输入端，P45 为负输入端。

6.10.2、寄存器列表

表 6-69 OPA 寄存器列表

寄存器名称	地址	描述	初始值
OPACR	EFH	OPA 控制寄存器	00H
OPAFR	EEH	OPA 校准寄存器	20H

6.10.3、寄存器描述

表 6-70 OPACR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPAOUT	OPACFM	OPARS	OPAEN	-	-	-	-
R/W	R	R/W	R/W	R/W	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	OPAOUT	校准模式运放输出状态位 0: 正端电压低于负端电压 1: 正端电压高于负端电压
6	OPACFM	工作模式选择位 0: 正常模式 1: 校准模式
5	OPARS	校准模式输入端选择位 0: 负端输入 1: 正端输入
4	OPAEN	OPA 使能位 0: 使能 1: 不使能

表 6-71 OPAFR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	OPAFR5	OPAFR4	OPAFR3	OPAFR2	OPAFR1	OPAFR0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	1	0	0	0	0	0

位	字段	描述
---	----	----



5-0	OPAFR[5:0]	输入失调电压校正位 0X20: 无校准 0X00~0X1F: 校准负失调 0X21~0X3F: 校准正失调
-----	------------	--

范例:

```
OPACR = 0x50;           //校正模式
OPAFR = 0x3F;           //最大校准值
temp = OPACR & 0x80;
while((OPACR & 0x80) == temp)
{
    temp = OPACR & 0x80;
    OPAFR--;
}
OPACR = 0x10;           //正常模式
```

6.11、低压检测模块 LVD

6.11.1、特性

低压检测模块（LVD）是为了监测供电电压，当供电电压低于设定电压时，LVDF 标志位将置位。

- LVD 支持 13 档低压检测点配置
- 可作为中断触发源

6.11.2、寄存器列表

表 6-72 LVD 寄存器列表

寄存器名称	地址	描述	初始值
LVICR	86H	LVD 控制寄存器	00H

6.11.3、寄存器说明

表 6-73 LVICR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LV DEN	-	-	LV DF	LV DSEL[3:0]			
R/W	R/W	-	-	R/W0	R/W			
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LV DEN	LVD 模块使能位 0: 除能 1: 使能
4	LV DF	低电压状态标志位 0: 非低电压状态 1: 低电压状态标志位



3-0	LVDSEL[3:0]	LVD 检测电压选择位 0000: 2.0V 0001: 2.1V 0010: 2.2V 0011: 2.32V 0100: 2.44V 0101: 2.59V 0110: 2.75V 0111: 2.93V 1000: 3.14V 1001: 3.38V 1010: 3.67V 1011: 4.0V 1100: 4.4V
-----	-------------	---

6.12、TOUCH

6.12.1、概述

AiP8F3216 内部集成触摸按键检测电路,通过电荷转移的方式(CTC),可将触摸按键引脚电容变化转变为内部计数值的变化,从而实现对人体触摸的检测,提供手势判断、行为决策的能力。

触摸按键检测电路最多支持 25 个按键通道,工作时只需要在 CAP 引脚上外接一个电容。

6.12.2、功能特点

- 多达 25 个按键通道
- 触摸按键检测模式
 - 电荷转移模式(CTC)
- 一组 16-Bit 计数器
 - TKTMR
- 一组 16-Bit 捕捉计数器
 - TKDR
- 支持触摸按键中断
 - TOUCHF
 - TKTMR0VF
- 多种功能配置
 - 按键充/放电时钟频率可选: 1 分频~9 分频
 - TKTMR 计数模式可选: 定时器模式、计数器模式
 - 比较器参考电压可选: $(0.4/0.5/0.6/0.7) \times VDD$
 - 工作状态指示: 充电/放电
- 跳频配置
 - 可选触摸独立振荡器



5. TKTMR 计数器在 Cx 充电期间, 对 CTC_DUTY 的高电平时间进行计数。每统计一次电容 Cx 充电的时间即为一次采样结果, 充电结束后, 会通过捕捉寄存器 TKDR 记录扫描结果。

6.12.4、工作时序

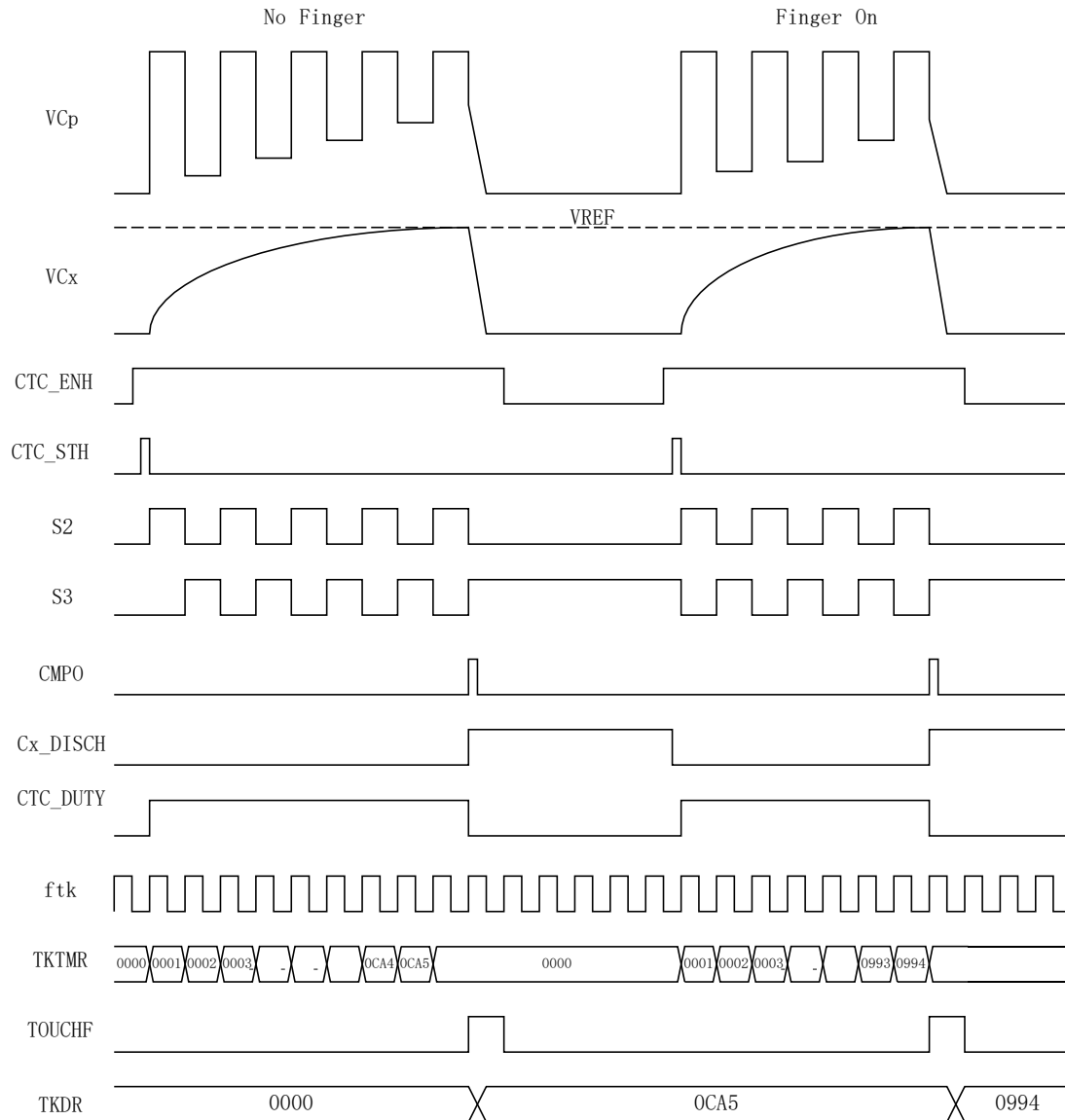


图 6-37 触摸电路工作时序图



6.12.5、寄存器列表

表 6-74 TOUCH 寄存器列表

寄存器名称	地址	描述	初始值
TKCR	4130H	触摸按键控制寄存器	00H
TKCHSEL	4131H	触摸按键通道选择寄存器	00H
TKOSCCR	4132H	触摸独立振荡控制寄存器	40H
CTCCR	4133H	CTC 模式控制寄存器	00H
TKINT	4134H	触摸中断控制寄存器	00H
TKTMR	4135H	TKTMR 低字节寄存器	00H
TKTMRH	4136H	TKTMR 高字节寄存器	00H
TKDRL	4137H	TKDR 低字节寄存器	00H
TKDRH	4138H	TKDR 高字节寄存器	00H
TMRPLDL	4139H	TKTMRPLD 低字节寄存器	00H
TMRPLDH	413AH	TKTMRPLD 高字节寄存器	00H

6.12.6、寄存器说明

表 6-75 TKCR 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	DIG_FIL[2:0]			FILT_SEL	TKEN	TPEN	TP_AUTO	TKST
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述	
7-5	DIG_FIL[2:0]	CTC 转换结束信号滤波时间选择位(单元)	
		DIG_FIL[2:0]	滤波时间
		000	不滤波
		001	1×TKCLK
		010	2×TKCLK
		011	3×TKCLK
		100	4×TKCLK
		101	5×TKCLK
		110	6×TKCLK
		111	7×TKCLK
4	FILT_SEL	数字滤波控制位 0: 模拟+数字滤波 1: 模拟滤波	
3	TKEN	触摸模块总使能位 0: 触摸模块未使能 1: 触摸模块使能	
2	TPEN	触摸时钟跳频控制位 0: 触摸独立振荡不跳频 1: 触摸独立振荡使能跳频	
1	TP_AUTO	触摸独立振荡自动跳频或手动跳频 0: 手动跳频, 频率由 TKOSC_ADJ[6:0]控制 1: 硬件自动跳频。在此模式下, 触摸独立振荡高 5 位微调值在每 32×TTKOSC 后自动减 1, 低两位微调值不变, 由 TKOSC_ADJ[1:0]决定	



0	TKST	触摸检测启动位 0: 触摸检测停止 1: 开始触摸检测, 检测过程中保持为 1, 扫描结束后硬件清 0
---	------	---

表 6-76 TKOSCCR 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	TKOSC_ADJ[6:0]						
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	0	0	0	0	0

位	字段	描述
6-0	TKOSC_ADJ[6:0]	触摸独立振荡器 TKOSC 频率微调位
		TKOSC_ADJ[6:0] 频率变化
		11111111 31.5%
		
		1000010 1.0%
		1000001 0.5%
		1000000 f_{TKOSC}
		0111111 -0.5%
		0111110 -1.0%
		
		0000000 -32.0%

表 6-77 TKCHSEL 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKOSC_SEL	-	CHA_SEL	TKSEL[4:0]				
R/W	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TKOSC_SEL	触摸时钟源 TKCLK 选择位 0: 选择 fsys, 触摸跳频功能无效 1: 选择独立触摸时钟源 TKOSC, 同时使能触摸独立振荡器
5	CHA_SEL	高灵敏度模式选择位 0: 不使能 1: 使能
4-0	TKSEL[4:0]	触摸按键通道选择位
		TKSEL[4:0] 频率
		00000 选择 TK0
		00001 选择 TK1
		00010 选择 TK2
		00011 选择 TK3
		00100 选择 TK4
		00101 选择 TK5
		00110 选择 TK6
		00111 选择 TK7
		01000 选择 TK8
		01001 选择 TK9
		01010 选择 TK10



		01011	选择 TK11
		01100	选择 TK12
		01101	选择 TK13
		01110	选择 TK14
		01111	选择 TK15
		10000	选择 TK16
		10001	选择 TK17
		10010	选择 TK18
		10011	选择 TK19
		10100	选择 TK20
		10101	选择 TK21
		10110	选择 TK22
		10111	选择 TK23
		11000	选择 TK24

表 6-78 CTCR 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	CTC_DUTY	CTCK_SEL[2:0]			CTC_CNT	CX_INTER	CTC_RSEL[1:0]	
R/W	R	R/W			R/W	R/W	R/W	
POR	0	0	0	0	0	0	0	0

位	字段	描述																		
7	CTC_DUTY	CTC 模式工作状态指示位 0: Cx 电容对地放电 1: 电容充电时间计数																		
6-4	CTCK_SEL[2:0]	CTC 模式时钟频率选择位 <table><tr><td>CTCK_SEL[2:0]</td><td>频率</td></tr><tr><td>000</td><td>ftk</td></tr><tr><td>001</td><td>ftk/2</td></tr><tr><td>010</td><td>ftk/3</td></tr><tr><td>011</td><td>ftk/4</td></tr><tr><td>100</td><td>ftk/5</td></tr><tr><td>101</td><td>ftk/7</td></tr><tr><td>110</td><td>ftk/8</td></tr><tr><td>111</td><td>ftk/9</td></tr></table>	CTCK_SEL[2:0]	频率	000	ftk	001	ftk/2	010	ftk/3	011	ftk/4	100	ftk/5	101	ftk/7	110	ftk/8	111	ftk/9
CTCK_SEL[2:0]	频率																			
000	ftk																			
001	ftk/2																			
010	ftk/3																			
011	ftk/4																			
100	ftk/5																			
101	ftk/7																			
110	ftk/8																			
111	ftk/9																			
3	CTC_CNT	CTC 计数模式选择位 0: 定时器模式 1: 计数器模式																		
2	CX_INTER	CTC 充电电容选择位 0: 外置充电电容 1: 内置充电电容																		
1-0	CTC_RSEL[1:0]	CTC 模式比较器参考电压选择位 <table><tr><td>CTC_RSEL[1:0]</td><td>参考电压</td></tr><tr><td>00</td><td>0.4VDD</td></tr><tr><td>01</td><td>0.5VDD</td></tr><tr><td>10</td><td>0.6VDD</td></tr><tr><td>11</td><td>0.7VDD</td></tr></table>	CTC_RSEL[1:0]	参考电压	00	0.4VDD	01	0.5VDD	10	0.6VDD	11	0.7VDD								
CTC_RSEL[1:0]	参考电压																			
00	0.4VDD																			
01	0.5VDD																			
10	0.6VDD																			
11	0.7VDD																			



表 6-79 TKTMR_L 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKTMR[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TKTMR[7:0]	TMTMR 低字节数据

表 6-80 TKTMR_H 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKTMR[15:8]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TKTMR[15:8]	TMTMR 高字节数据

表 6-81 TKTMR_PLD_L 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKTMRPLD[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TKTMR[7:0]	TMTMR 低字节数据

表 6-82 TKTMR_PLD_H 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKTMRPLD[15:8]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 6-83 TKDRL 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKDRL[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TKDRL[7:0]	TKDRL 低字节数据



表 6-84 TKDRH 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TKDR[15:8]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TKDR[15:8]	TKDR 高字节数据

表 6-85 TKINT 寄存器

Bit	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	AUTP_LOAD	TOUC	-	TOUCHIE	TKTMROVF	TKTMRPLD_EN	TKTMRIE	TKTMREN
R/W	R/W	R/W0	-	R/W	R/W0	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	AUTP_LOAD	自动跳频重载控制位 0: 关闭 1: 自动跳频每次初值从 0x40 开始
6	TOUCHF	触摸中断标志位 0: 触摸扫描未结束 1: 触摸扫描结束产生中断
4	TOUCHIE	触摸中断使能位 0: 除能 1: 使能
3	TKTMROVF	TKTMR 溢出中断标志位 0: TKTMR 未溢出 1: TKTMR 溢出
2	TKTMRPLD_EN	TKTMR_PLOAD 寄存器预加载使能位 0: 除能 1: 使能
1	TKTMRIE	TKTMR 中断使能位 0: 除能 1: 使能
0	TKTMREN	TKTMR 使能位 0: 除能 1: 使能



7、配置选项

7.1、配置字说明

表 7-1 WORD10

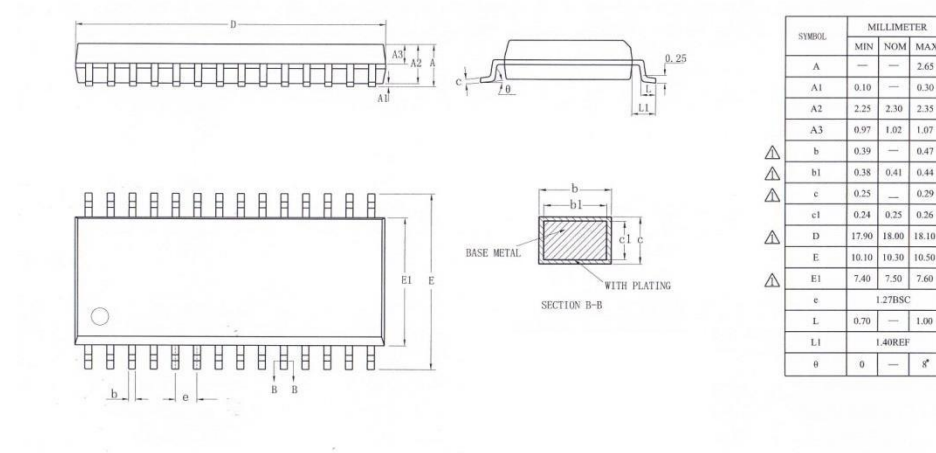
Bit	7	6	5	4	3	2	1	0
Name	HXTFR EQ	—		NRST_EL	—			LOCK_EL

位	字段	描述
7	HXTFREQ	HXT 频率选择位 0: 12MHz 1: 4MHz
4	NRST_EL	外部复位引脚功能选择位 0: 外部复位 1: 普通 IO
0	LOCK_EL	保密位 0: 使能 1: 除能

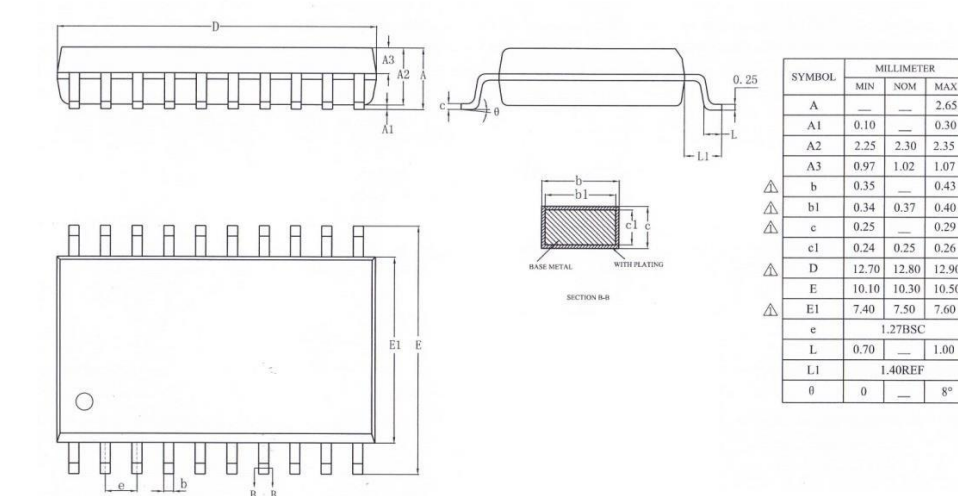


8、封装尺寸与外形图

8.1、SOP28 外形图与封装尺寸

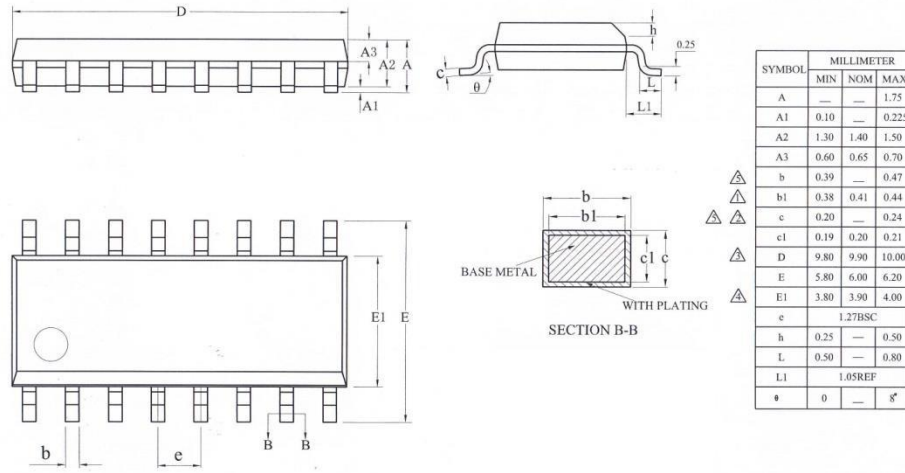


8.2、SOP20 外形图与封装尺寸

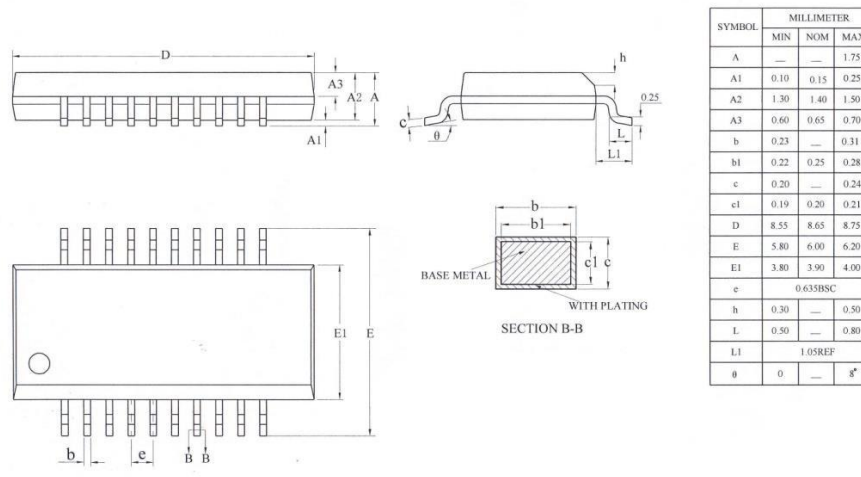




8.3、SOP16 外形图与封装尺寸

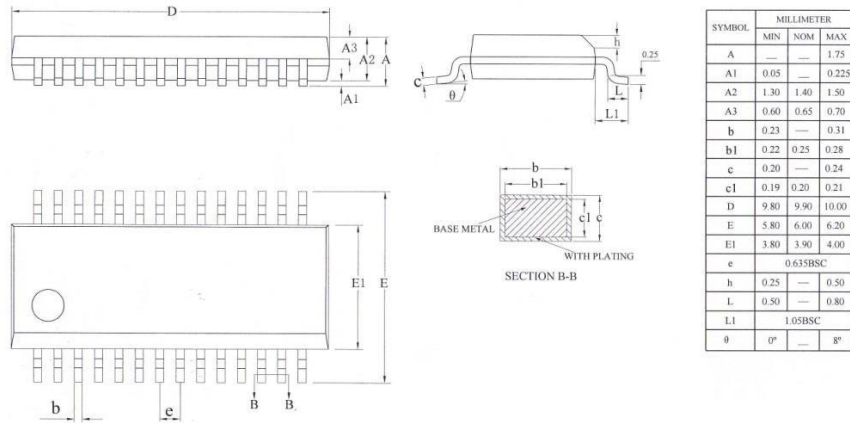


8.4、SSOP20 外形图与封装尺寸





8.4、SSOP28 外形图与封装尺寸





9、声明及注意事项

9.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价 铬 (Cr (VI))	多溴 联苯 (PB Bs)	多溴 联苯 醚 (PB DEs)	邻苯二 甲酸二 丁酯 (DBP)	邻苯二 甲酸丁 苄酯 (BBP)	邻苯二甲 酸二(2- 乙基己 基) 酯 (DEHP)	邻苯二甲 酸二异丁 酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

9.2、注意

在使用本产品之前建议仔细阅读本资料； 本资料中的信息如有变化，恕不另行通知； 本资料仅供参考，本公司不承担任何由此而引起的任何损失； 本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。



无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

表 835-11

版次:B3

编号: AiP8F3216-AX-J003



无锡中微爱芯电子有限公司

国芯思辰（深圳）科技有限公司

深圳公司:深圳市福田区石厦街新天世纪商务中心 A 座 1513 室

公司网址:www.zhongke-ic.com

联系电话:0755-82565229