

AN2210S

ビデオカメラ用ビデオ出力回路／Video Camera Video Output Circuit

■ 概要

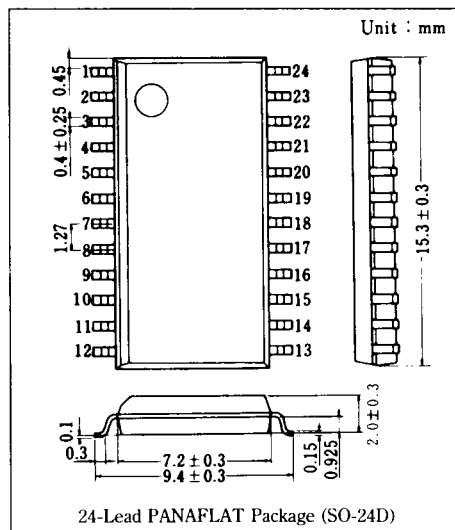
AN2210S は、ビデオカメラのビデオ出力用として設計された、半導体集積回路です。

■ 特徴

●AN2210S は、次の機能を有している。

H. アパーチャ発生	ホワイト信号発生
Y_L ベDESTAL 設定	外部映像信号合成
Y_H , クロマ, アパーチャ合成	文字信号合成
クロマ利得制御	高低輝度クリップ
映像反転回路	バースト温度位相補償
フェードイン・アウト	バースト, 同期信号合成
反転輝度制御	プレイバック機能

- 75 Ω ビデオ出力
- 低電源電圧化: 4.8 V typ.
- パナフラットパッケージ採用

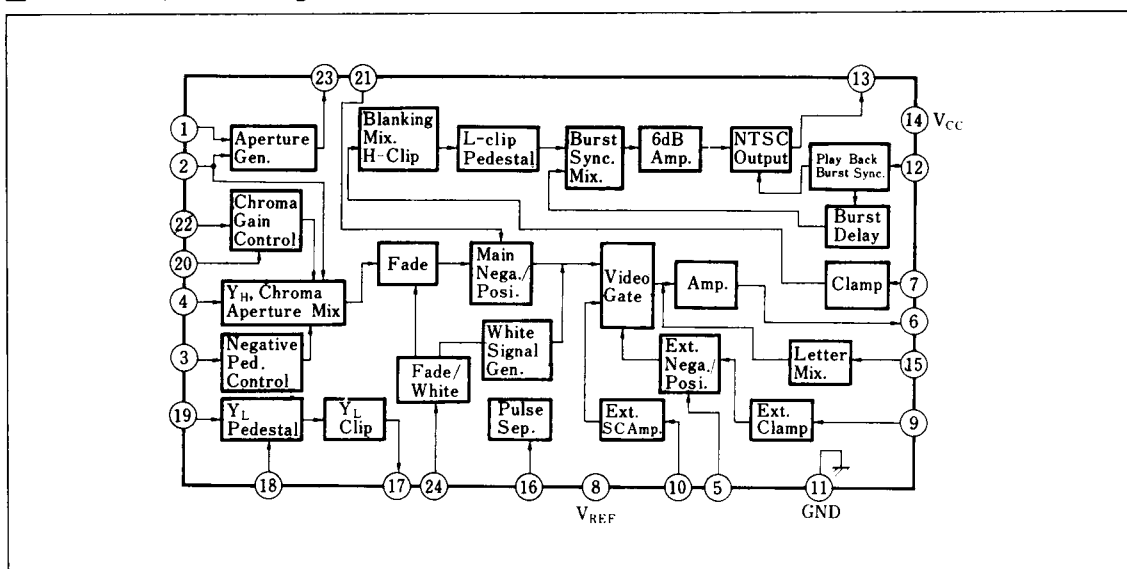


■ Features

●The functions consist of;

H. Aperture (Ap.) sig. gen.	Nega. video pedestal control	Burst, Sync., mix.
Y_L pedestal set	White signal gen.	Play back
Y_H , Chroma, Ap., mix.	Ext. video mix.	●75 Ω Video Output
Chroma gain control	Letter mix.	●Supply voltage operation : 4.8 V typ.
Video N/P	High-low clip	●24-Lead "PANAFLAT" package
Fade in, out	Burst phase	

■ ブロック図/Block Diagram



■ 端子名 / Pin

Pin No.	端子名	Pin Name	Pin No.	端子名	Pin Name
1	Y _H 入力	Y _H Input	13	ビデオ出力	Video Output
2	Y _H (遅延) 入力	Y _H (Delayed) Input	14	電源電圧	V _{CC} (typ. 4.8V)
3	反転輝度制御	Nega. Ped. Control	15	文字信号入力	Letter Input
4	アパーチャ入力	Aperture Input	16	パルス入力	Comp. Pulse Input
5	外部反転入力	Ext. N/P	17	Y _L 出力	Y _L Output
6	アンプ出力	To Clamp	18	Y _L ベデスタル設定	Y _L Pedestal Set
7	6 dB アンプ入力	6 dB Amp. Input	19	Y _L 入力	Y _L Input
8	基準電圧入力	V _{Ref.} (1.8V) Input	20	クロマ利得制御	Chroma Gain Control
9	外部輝度入力	Ext. Y Input	21	本線反転入力	Main N/P
10	外部色信号入力	Ext. SC Input	22	クロマ入力	Chroma Input
11	アース	GND	23	アパーチャ発生出力	Aperture Output
12	バースト同期入力/プレイバック制御	Burst-Sync. Input/P.B.	24	フェードイン・アウト/ホワイト信号発生	Fade/White Gen.

■ 絶対最大定格 / Absolute Maximum Ratings (T_a = 25°C)

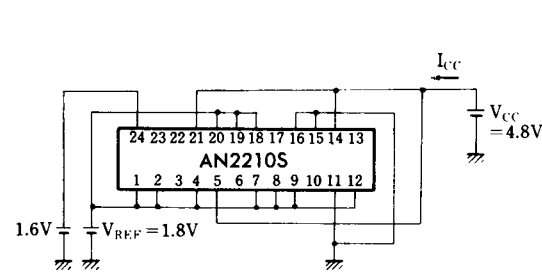
Item	Symbol	Rating	Unit
電源電圧	V _{CC}	5.1	V
電源電流	I _{CC}	33	mA
許容損失	P _D	230	mW
動作周囲温度	T _{opr}	-20 ~ +75	°C
保存温度	T _{stg}	-55 ~ +125	°C

■ 電気的特性 / Electrical Characteristics (V_{CC} = 4.8V, V_{REF} = 1.8V, T_a = 25°C)

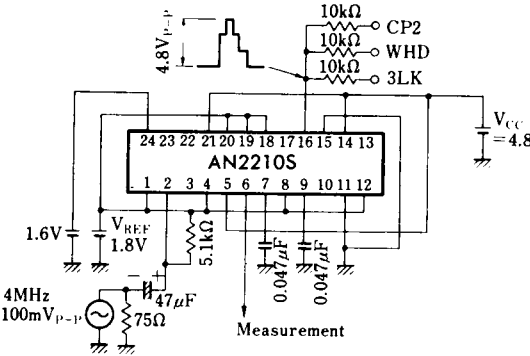
Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
電源電流	I _{CC}	1		19	25.5	32	mA
Y _H アンプ出力振幅	V _O (Y _H)	2	f _i = 4MHz, V _i = 100mV _{P-P}	550	650	750	mV _{P-P}
本線映像信号反転出力振幅	V _O (Main. Nega.)	3		700	800	900	mV _{P-P}
反転信号ベデスタル制御出力振幅 (1)	V _O (Nega.-Ped.)1	3		900	1100	1300	mV _{P-P}
反転信号ベデスタル制御出力振幅 (2)	V _O (Nega.-Ped.)2	3		400	500	600	mV _{P-P}
クロマアンプ出力振幅	V _O (Chroma)	4	f _i = 4MHz, V _i = 100mV _{P-P}	330	420	510	mV _{P-P}
クロマゲインコントロール	G _V (CC)	4	f _i = 4MHz, V _i = 100mV _{P-P}	-5.0	-6.0	-7.0	dB
アパーチャアンプ出力振幅	V _O (AP)	5	f _i = 4MHz, V _i = 200mV _{P-P}	280	330	380	mV _{P-P}
フェードイン出力	V _O (Fade in)	5	f _i = 4MHz, V _i = 200mV _{P-P}			3	mV _{P-P}
ホワイト信号発生出力振幅	V _O (W-Gen.)	5	f _i = 4MHz, V _i = 200mV _{P-P}	520	645	770	mV _{P-P}
外部クロマアンプ出力振幅	V _O (EXT.C)	6	f _i = 4MHz, V _i = 500mV _{P-P}	700	850	1000	mV _{P-P}
外部輝度反転出力	V _O (EXT.Nega.)	7		800	950	1100	mV _{P-P}
文字信号合成出力振幅	V _O (Char.)	8		0.9	1.0		V
ベデスタルレベル	V _O (Ped.)	9	f _i = H _{RATE} , V _i = 0	45	50	55	mV _{P-P}
高輝度クリップレベル	V _O (H-Clip)	9	f _i = H _{RATE} , V _i = 1.0V _{P-P}	830	900	970	mV _{P-P}
低輝度クリップ出力振幅	V _O (L-Clip)	9	f _i = H _{RATE} , V _i = 0.5V _{P-P}	85	98	112	mV _{P-P}
6 dB アンプ出力振幅	V _O (6dB)	10	f _i = 4MHz, V _i = 0.6V _{P-P}	550	615	680	mV _{P-P}
バースト、同期信号アンプ出力振幅	V _O (Sync.)	11	f _i = 4MHz, V _i = 0.6V _{P-P}	400	465	530	mV _{P-P}
アパーチャ発生出力振幅	V _O (AP-Gen.)	12	f _i = 500kHz, V _i = 60mV _{P-P}	1.65	1.85	2.05	V _{P-P}
プレイバック検知レベル	V _i (PB)	13		4.0	5.1		V

注) 動作電源電圧範囲 V_{CC(opr)} = 4.5 ~ 5.1V

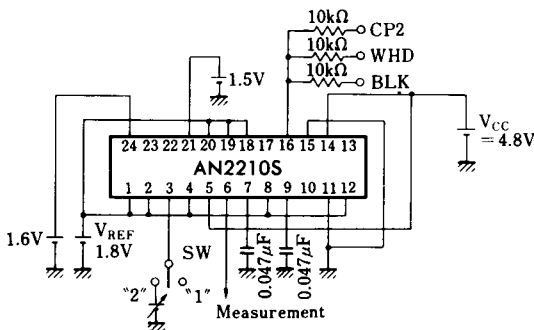
Test Circuit 1 (I_{CC})



Test Circuit 2 ($v_{O(YH)}$)

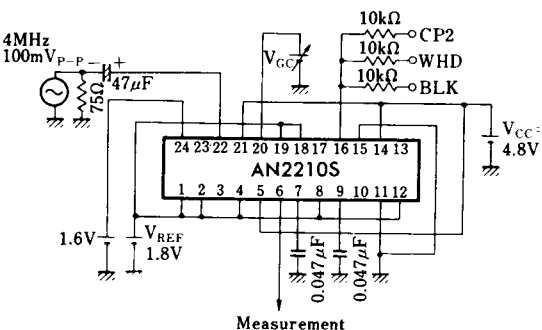


Test Circuit 3 ($v_{O(Main.Nega.)}$, $v_{O(Nega.-Ped.)1}$, $v_{O(Nega.-Ped.)2}$)



項目	SW	印加電圧
$v_{O(Main.Nega.)}$	1	—
$v_{O(Nega.-Ped.)1}$	2	2.0(V)
$v_{O(Nega.-Ped.)2}$	2	1.6(V)

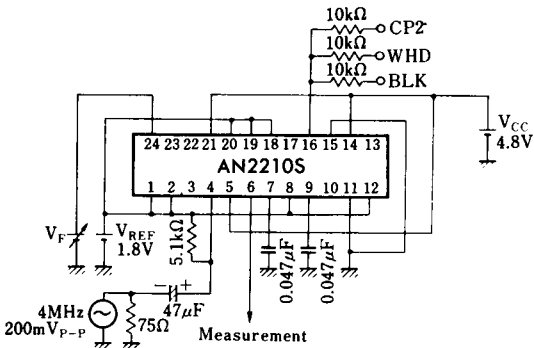
Test Circuit 4 ($v_{O(Chroma)}$, $G_{V(CC)}$)



項目	V_{GC} の電圧 (V)
$v_{O(Chroma)}$	$V_{REF}(1.8V)$
$G_{V(CC)}$	1.9V

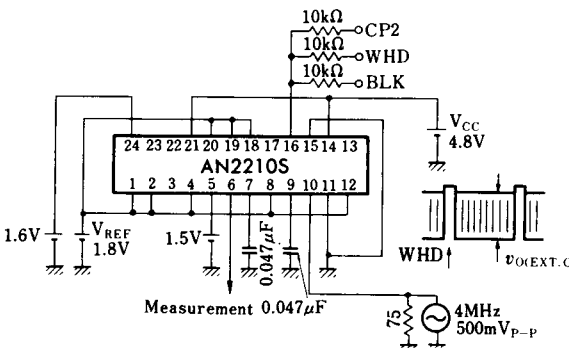
$$G_{V(CC)}(dB) = 20 \log \left(\frac{C_{CC} \text{ での Pin ⑥ 出力}}{G_{V-2}} \right)$$

Test Circuit 5 ($v_{O(AP)}$, $v_{O(Fade in)}$, $v_{O(W-Gen.)}$)

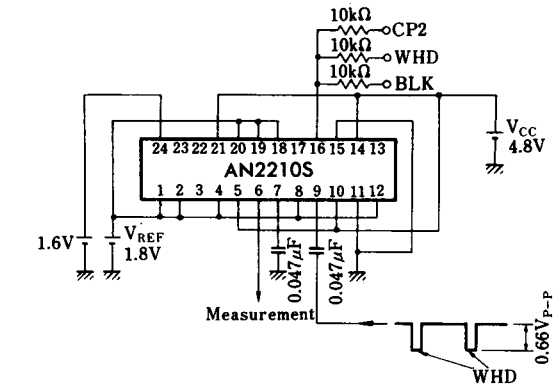


項目	V_F (V)	波形
$v_{O(AP)}$	1.7	正弦波
$v_{O(Fade in)}$	2.8	三角波
$v_{O(W-Gen.)}$	4.0	方波

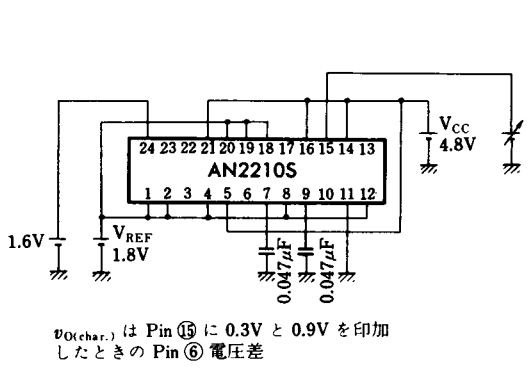
Test Circuit 6 ($v_{O(EXT.C)}$)



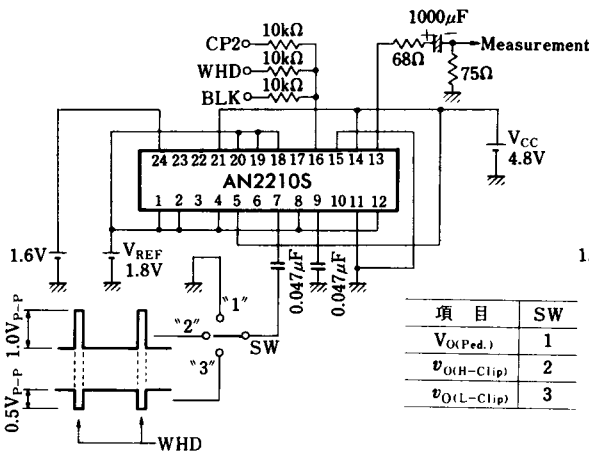
Test Circuit 7 ($V_{O(EXT.Nega.)}$)



Test Circuit 8 ($v_{O(Char.)}$)

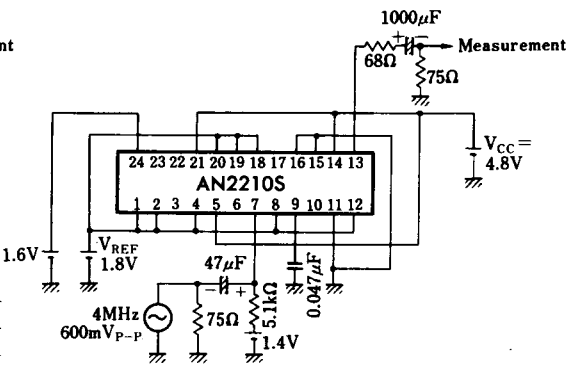


Test Circuit 9 ($V_{O(Ped.)}$, $V_{O(H-Clip)}$, $v_{O(L-Clip)}$)

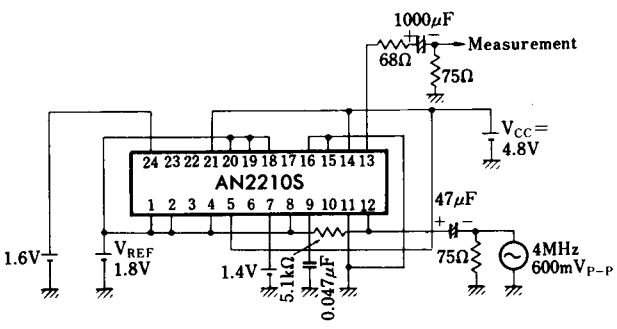


項目	SW
$V_{O(Ped.)}$	1
$v_{O(H-Clip)}$	2
$v_{O(L-Clip)}$	3

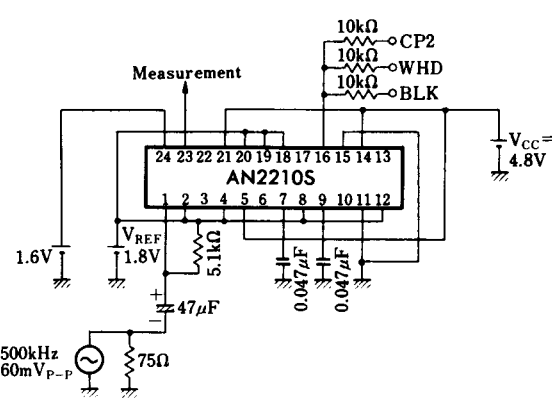
Test Circuit 10 ($v_{O(6dB)}$)



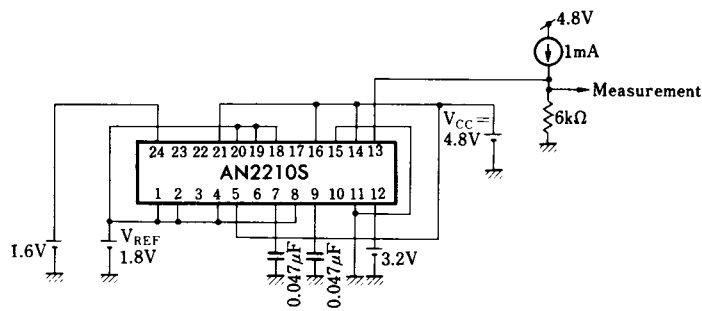
Test Circuit 11 ($v_{O(Sync.)}$)



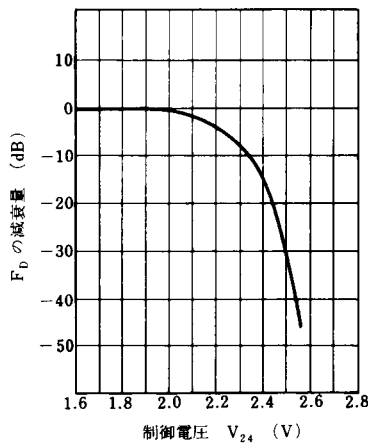
Test Circuit 12 ($v_{O(AP-Gen.)}$)



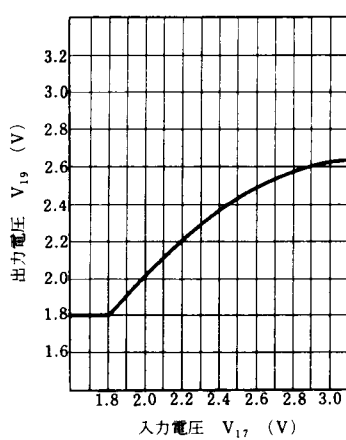
Test Circuit 13 ($V_{t(PB)}$)



$F_D - V_{24}$ (フェード特性)



$V_{19} - V_{17}$ (Y_L 入出力特性)



$G_{V-2} - V_{20}$ (クロマゲインコントロール)

